

電流モード PWM 回路を用いた方位検出アナログビジョンチップの開発

Analog CMOS vision chips for orientation detection with current-mode PWM circuits

山田 崇史, 浅井 哲也, 雨宮 好仁

Takashi Yamada, Asai Tetsuya, and Amemiya Yoshihito

北海道大学 工学部

Department of Electrical Engineering, Hokkaido University

1. はじめに

画像の特徴抽出はロボットビジョンを始めとした高度視覚処理システムにとってきわめて重要である。我々は先にハフ変換の原理に基づいて線分の方角を検出する「インテリジェント視覚センサ(ビジョンチップ)」を開発した。本稿では、チップ上で各画素回路が並列にハフ変換を行うような新しいアーキテクチャを提案する。さらに、全画素回路の出力を統合して線分パラメータを判別する「電流モード PWM 回路」を提案し、SPICE シミュレーションによりその動作を確認する。

2. 方位検出ビジョンチップの構成

提案する方位検出ビジョンチップはハフ変換を並列に行うアーキテクチャを持つ。具体的には図 1(a) に示すような入力空間をチップ上に割り当てて、各画素ごとにハフ変換を行う (θ と ρ は、直線の方位と原点からの距離を表す)。ハフ曲線が交わる点(集積点)が判れば [図 1(b)]、直線のパラメータを検出できる。

提案するチップアーキテクチャを図 2 に示す。多数の画素回路と PWM 変換回路が並列にハフ変換を行う。その出力を集積点検出回路によって統合し、直線の検出を行う。

画素回路は、i) 受光器, ii) 座標を表す基準電流源、および iii) ハフ変換を行う乗算器で構成する [図 3(a)]。位置 (x_0, y_0) にある画素回路は、光が入射すると位置に比例した電流を生成する $[(I_x, I_y) \times (x_0, y_0)]$ 。これらの電流と、外部から与える三角関数電流 ($I_{\cos\theta}, I_{\sin\theta}$) との乗算が図 1(a) のハフ変換の演算に相当する。その出力は電流 (I_ρ) であり、それを PWM 変換して集積点を検出する。

図 3(b) に PWM 変換回路を示す。この回路は、画素回路から入力を受けて、それをパルス幅 (PWM 信号) に変換する。入力電流の値 (I_ρ) が大きければパルスの幅が長く、小さければパルス幅が短くなる。PWM 信号の最大パルス幅(時間)を、PWM 変換回路のパラメータ (I_{ramp}) で調整する。入力電流の値が I_{ramp} の値よりも大きい間は出力 (I_{pwm}) は I_{sat2} に等しくなる。

画素回路の出力を統合する集積点検出回路の構成を図 3(c) に示す。この回路は、同じ ρ 値を持つ画素回路の個数をカウントして集積点を決定(直線を検出)するものである。全ての画素回路の出力を PWM 変換し、その出力(電流)を加算する (I_s) と、パラメータ (ρ_{th}) 以上の ρ 値を持つ画素数 (m) がわかる。パラメータ ρ_{th} を変化させたときの m の変化量が大きければ、この ρ_{th} をもつ画素回路の個数も多い。つまり m の変化量を検出できれば、集積点を検出することができる。そこで、タイミングの異なる 2 つのランプ電流を用いて ρ_{th} の変化するタイミングをずらし、各々の I_s の差分をとる。これによって m に相当する ΔI を求める。この ΔI がしき

い値 I_{th2} 以上の時、出力に電圧パルスが発生する。このときの時間に応じた ρ_{th} 値が集積点を表す。

3. SPICE シミュレーション結果

図 2 のように画素を配置し、チップを交差する二本の光の直線をチップ上に照射する。図 4(a) に画素回路の出力を示す。複数の曲線が交差している点が入力直線を表している。また $\theta = 45^\circ$ における集積点検出回路の出力を示す [図 4(b)]。 ρ に相当した時間に出力が得られ、線分の方角と距離を正しく検出していることを確認した。

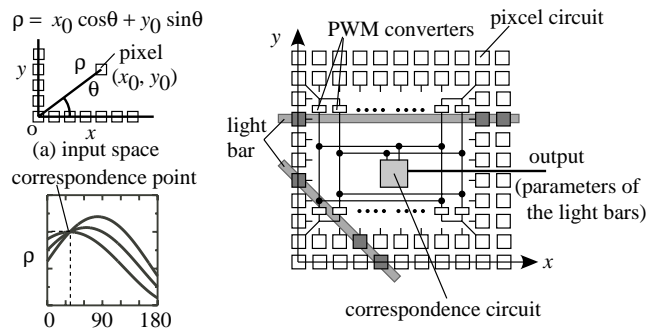


Fig. 1: Hough transformation

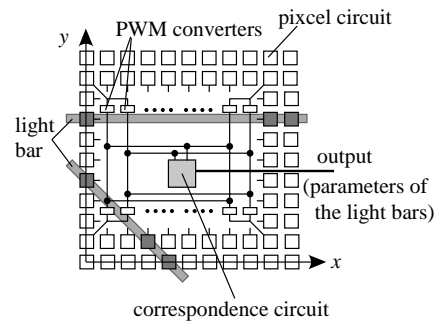


Fig. 2: Floorplan of the orientation-selective vision chip

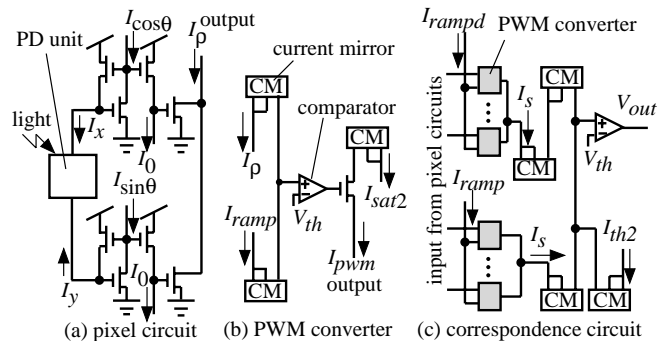


Fig. 3: Three components of the vision chip

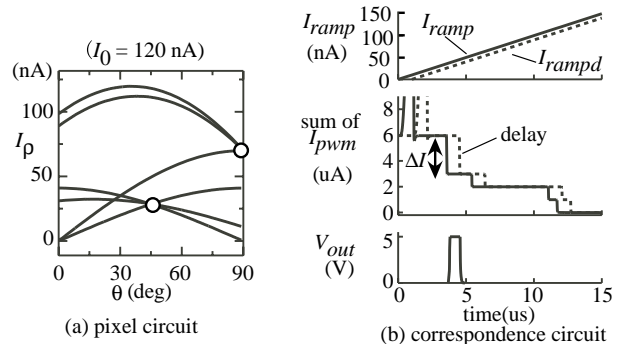


Fig. 4: Simulation results