

# リセット機構を用いた温度検出スイッチ回路システム

## Critical temperature switch system with a resetting circuit

萩原 淳史      廣瀬 哲也      浅井 哲也      雨宮 好仁  
Hagiwara Atsushi      Hirose Tetsuya      Asai Tetsuya      Amemiya Yoshihito

北海道大学大学院 情報科学研究科  
Department of Electrical Engineering, Hokkaido University

### 1. はじめに

ある閾値温度を越えると出力電圧が急激に変化する温度検出スイッチ(CTS ; Critical Temperature Switch)の回路を先に提案した[1]。この CTS は温度変化に対してヒステリシス特性を持つので、温度上昇によりいったん変化した出力は自動的に保持される。しかし保持作用のない温度スイッチが必要な用途も多いので、ここでは CTS のヒステリシス特性をキャンセルするリセット回路を設計した。

### 2. 回路構成

CTS 回路 (図1の右側) は、MOS 抵抗 M7 が温度変化により強反転動作と弱反転動作の間を遷移することを利用する。その遷移はゲート電圧  $V_b$  に現れる。温度が閾値を越えると  $V_b$  は高い値 (約 0.6-0.7V) から低い値 (0.1-0.2V) に変化する。この回路の特性にはフィードバック作用によるヒステリシスがあり、温度をかなり下げないと  $V_b$  は高い値に復帰しない。

このヒステリシス特性をキャンセルするためには、 $V_b$  のノード電圧を周期的に高い値に強制設定すればよい。このリセット操作によって、閾値以下の温度では MOS 抵抗 M7 は確実に強反転動作に復帰する。リセット回路の構成を図1の左側に示す。リング発振器と分周器でリセットパルス (RESET) を発生し、そのパルスを p-MOSFET に加えて一定時間ごとに  $V_b$  を高い値にリセットする。リセットパルスが0のときにサンプルパルス (ON/OFF) により  $V_b$  を取り出して出力電圧  $V_{out}$  とする。

### 3. リセット動作

図2に動作シミュレーションの一例を示す。ここでは、閾値 ( $T_0 = 75^\circ\text{C}$ ) 以下の温度 ( $T = 70^\circ\text{C}$ ) において、弱反転動作の状態にある MOS 抵抗 M7 ( $V_b$  は低い値) がリセットパルスにより強反転動作 ( $V_b$  が高い値) に復帰する様子を示してある。 $V_b$  のサンプリングにより、パルスとは関係なく一定の出力電圧が得られる。

設計回路のレイアウトパターンを図3に示す。0.35- $\mu\text{m}$ , 2P5M-CMOS プロセスを使用した。チップ面積は 0.5 mm $\times$ 1 mm である。CTS 回路とリセット回路ともにサブスレッショルド動作で低消費電力となるように構成した。

#### 参考文献

[1] 萩原他, 電子情報通信学会ソサイエティ大会 C-12-21 2005年9月

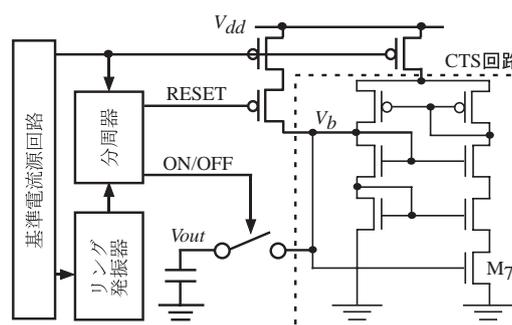


図1. 回路構成

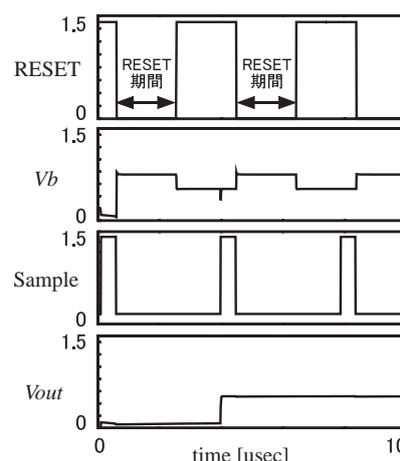


図2. リセット機構を含めたシミュレーション結果。閾値  $T_0 = 75^\circ\text{C}$  の CTS 回路において、 $70^\circ\text{C}$  の動作結果。 $V_b$  の初期電位を0とし、弱反転動作からシミュレーションを行っている。



図3. レイアウトパターン  
(0.35  $\mu\text{m}$ , 2P5M-CMOS プロセス)