

# サブスレッショルド領域動作 LSI のための スイッチトキャパシタ DC-DC コンバータ

Switched-Capacitor DC-DC Voltage Converter for Subthreshold CMOS Circuits

廣瀬 哲也  
Tetsuya HIROSE

浅井 哲也  
Tetsuya ASAI

雨宮 好仁  
Yoshihito AMEMIYA

北海道大学 大学院 情報科学研究科  
Department of Electrical Engineering, Hokkaido University

## 1 はじめに

情報環境社会の進展にともない、極めて微小な電源エネルギーで動作可能なインテリジェントセンサ LSI の構築が求められている。このような極低電力 LSI に向けて、MOSFET をサブスレッショルド領域で動作させて極低消費電力化することを考える。図 1 に提案するサブスレッショルド領域動作を前提としたセンサ LSI アーキテクチャを示す。センサ、AD 変換器、プロセッサユニット、メモリ、リファレンス回路等から構成される。これら全ての回路ブロックをサブスレッショルド領域で動作させることで、極低消費電力化を実現することができる。

## 2 オンチップ DC-DC コンバータ

サブスレッショルド LSI では、回路をかなり低い電圧で動作させる。そのため、外部バッテリー電源の電圧をチップ内で効率よく低電圧に変換する DC-DC コンバータが必須となる。しかし、このような極低電力用途の DC-DC コンバータはこれまで提案されていない。そこで、本稿では極低電力用途のスイッチトキャパシタ型オンチップ DC-DC コンバータを設計した。

## 3 スwitchトキャパシタ型 DC-DC コンバータ

図 2 にスイッチトキャパシタ型 DC-DC コンバータを示す。2 相クロック ( $\phi_1, \phi_2$ ) を使用し、 $C_1$  および  $C_2$  のキャパシタの直列 / 並列接続を繰返すことで入力  $V_{IN}$  の半分の電圧  $V_{OUT}$  を出力する。さらに、電力変換効率を上げ、かつ出力電圧変動率を下げるために、 $C_3$  と  $C_4$  からなる逆相ブロックを追加する。2 相クロックは、リング発振器とノンオーバーラップ回路 (いずれもサブスレッショルド動作) で生成する。

## 4 動作シミュレーション

図 3 に動作シミュレーションの一例を示す。電力変換効率と出力電圧を負荷電流の関数としてプロットしている。容量値  $C(C=C_{1,2,3,4})$  が 10 pF および 100 pF の場合を示した。この例では、変換効率は、 $C=100$  pF、負荷電流  $6.5 \mu\text{A}$  の時に最大値 77% であった。キャパシタサイズとクロック周波数の最適化によりさらなる効率の改善が可能である。

## Subthreshold CMOS Sensor LSI

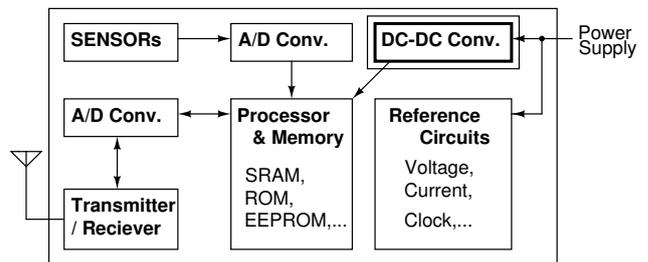


図 1 サブスレッショルド領域動作を前提としたインテリジェントセンサ LSI アーキテクチャ

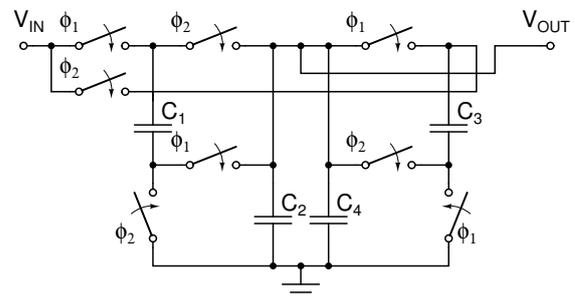


図 2 スwitchトキャパシタ型 DC-DC コンバータ

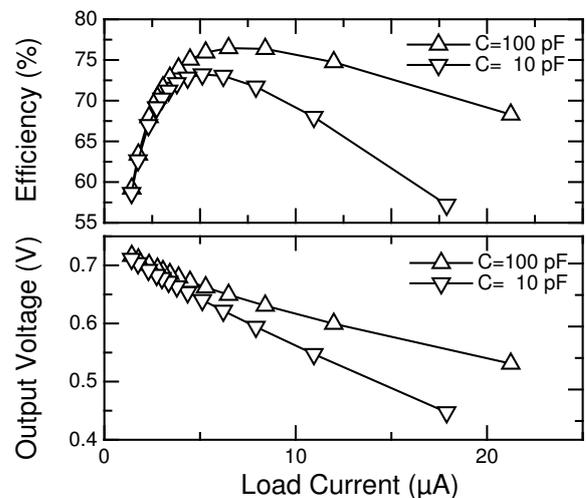


図 3 電力変換効率と出力電圧値のシミュレーション結果