

# Collision-based fusion gateの電源電圧-動作周波数特性

Operating frequency characteristic of collision-based fusion gates versus power supply valtage

山田 和人  
Kazuhito Yamada

浅井 哲也  
Tetsuya Asai

廣瀬 哲也  
Tetsuya Hirose

雨宮 好仁  
Yoshihito Amemiya

北海道大学 大学院 情報科学研究科  
Graduate School of Information Science and Technology, Hokkaido University

## 1 はじめに

集積回路においてその消費電力を抑えるためには、電源電圧を下げるのが効率の良い方法の一つである。全ての論理は NAND ゲートの組み合わせで実現できる。また、NAND ゲートは電源-グラウンド間のトランジスタ数が3個であり、電源電圧を下げやすい。しかし、NAND ゲートで複雑な組み合わせ論理回路を構成すると非常に多くのトランジスタが必要となる。collision-based fusion gate を用いれば、電源電圧-グラウンド間のトランジスタを3個に限定した組み合わせ論理回路を、従来よりも少ないトランジスタで実現できる [1]。本稿では、collision-based fusion gate について電源電圧-動作周波数の測定を行った。

## 2 unit gateの電源電圧-動作周波数特性と低電圧源で動作する回路の設計に適した回路表現について

これまで我々は、図 1(a) 左に示す表記図を用いて回路設計を行ってきた。しかし、この表記図では電源-グラウンド間のトランジスタ数がわかりにくいため、電源-グラウンド間のトランジスタ数を制限する回路の設計の際に混乱を招きやすい。そのため新たに図 1(b) 左に示す表記図を採用した。unita gate は図 1(b) 右の回路から構成される。新たな表記の collision-based fusion gate を図 1(a) 右に示す。この表記図では、ソースへの入力が二回続かないよう設計すれば、電源電圧-グラウンド間のトランジスタを3個に制限できる。また、新たな表記図による基本的な回路構成を図 1(c),(d),(e) に示す。

図 2 に Collision-based fusion gate の電源電圧-動作周波数特性について示す。図 2(a) に示す系で測定を行った (MOSIS AMIS 0.35  $\mu\text{m}$  CMOS プロセスのパラメータを利用)。unit gate1 のゲートをグラウンドに接続し、M1 のソースに図 2(a) 上に示す入力を与えた。unit gate1 の出力  $V_{out}$  に対する unit gate2 の出力  $V_e$  を測定した。unit gate2 を置いている目的は、unit gate1 に負荷容量を与える事と、unit gate2 の入力  $V_{out}$  に対する出力  $V_e$  により動作周波数を判定する事である。

図 2(b) に示すように、 $V_{dd}$  が 0.8 V の時、 $V_{in}$  が時刻 10 ns で  $V_{dd}$  から Gnd へ降下しているにもかかわらず、 $V_{out}$  は  $V_{dd}/2$  より大きい電圧を出力した。つまり、論理 "0" を出力すべき時間に論理 "1" を出力したという問題が起こっている。 $V_{dd}$  が 2 V の時は、その問題は起きていない。つまり、unit gate は電源電圧によって動作周波数が制限される。電源電圧-動作周波数特性を図 2(c) に示す。

## 3 結果と今後の展望

Collision-based fusion gate の電源電圧-動作周波数特性を測定しその結果を示した。その中で Collision-based fusion gate の表記図について検討した。電源電圧-グラウンド間のトランジスタ数がわかりやすい表記図を用いた。新たな表記図による基本的な論理回路を示した。

今回用いた回路構成では、動作周波数に対する電源電圧の依存性が大きく、高速動作が難しいことがわかった。

今後は、Collision-based fusion gate の入出力を実現する、今回とは異なる回路構成や新たなデバイスについて検討していく。

### 参考文献

- [1] Yamada K., et al., *IEICE Electron. Expr.* **3**(13), 292-298 (2006).

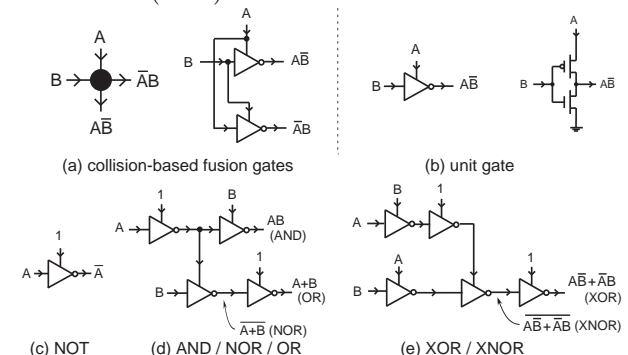


図 1 (a) collision-based fusion gate の過去の表記図 (左) と新たな表記図 (右)、(b) collision-based fusion gate を構成する unit gate (左) と回路図 (右)、(c),(d),(e) collision-based fusion gate による基本的な論理回路

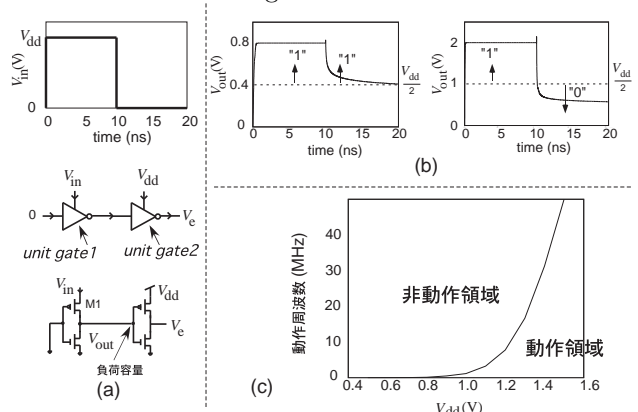


図 2 (a) 電源電圧-動作周波数の測定系、(b) 電源電圧による  $V_{out}$  の違い、(c) unit gate の電源電圧-動作周波数特性