

# Collision-Based Computingに基づく単一磁束量子論理回路

## Single-Flux Quantum Logic Circuit based on Collision-Based Computing

山田和人 Kazuhito Yamada      浅井哲也 Tetsuya Asai      廣瀬哲也 Tetsuya Hirose      雨宮好仁 Yoshihito Amemiya

北海道大学大学院 情報科学研究科  
Graduate School of Information Science and Technology, Hokkaido University

### 1 はじめに

我々はこれまで、新概念ロジック回路である Collision-Based Computing(CBC)に関する研究を行ってきた [1]。

CBCとは、セルオートマトン(CA)を用いた情報処理の形である。CAモデルにおいて、あるルールを設定すると、セルのパターンを保ったままある方向へ移動するもの(グライダー)が確認できる。それらのグライダーは衝突すると消滅する性質を持ち、その性質を利用することで、論理演算を行うことができる。

本稿では、単一磁束量子回路を用いて、CBCに基づく組み合わせ論理回路の設計を行う。

### 2 単一磁束量子を用いて CBC を実行する回路

図1(a)に、CBCの基本演算ユニットを示す。これを用いて図1(b),(c),(d)に示す、基本的な組み合わせ論理回路が構成可能である。また、図1(b),(c)を用いて、NANDを構成する事が可能なので、基本演算ユニットにより全ての組み合わせ論理回路が構成可能である。

単一磁束量子回路を用いて、提案の基本演算ユニットの動作を実際に構成する事が可能になる。その回路構成と動作について以下に述べる。

回路構成を図2に示す。この回路は、circulator 二つ、メモリーループ  $L_A, L_B$  を含む二つの transmission buffer とクロックノード CK から構成する。ジョセフソン接合の臨界電流は図に示す値を設定する (Nb/Al-AIOx/Nb 2.5-kA/cm<sup>2</sup> プロセスを想定)。インダクタンスは全て 8 pH とする。  $J_A$  はノード n1 からノード CK に磁束が伝わらないようにするために配置している。回路動作には、入力信号と共に、クロックパルスが必要となる。

circulator は3つのジョセフソン接合  $J_1, J_2, J_3$  とバイアス電流  $I_{dc}$  から構成する。バイアス電流は 0.1 mA とし、ジョセフソン接合の臨界電流は、図2に示すように与える。'a' から磁束が入った時は、  $J_1, J_3$  のみが常伝導状態となり、磁束が'b' から出力され、'c'からは出力されない。また、'b' から磁束が入った時は、  $J_1, J_2$  のみが常伝導状態となり、磁束が'c' から出力され、'a'からは出力されない。

図1(e)に示す回路の in1 からのみ磁束が入力された場合は、circulator  $C_A$  を通り、ノード n1 に磁束が伝わる。クロックノード CK にクロックが入っていないときは、磁束がメモリーループ  $L_A$  に保持される。CK にクロックパルスが入力されると、保持されていた磁束が circulator  $C_B$  に伝達され、out1 より出力される。in2 からのみ磁束が入力された場合も同様である。in1,in2 の

両方から磁束が入力された場合は、  $L_A, L_B$  の両方に磁束が入る事で、  $J_B$  の臨界電流を超える。それにより磁束が打ち消し合い、out1,out2 からは磁束が出力されない。in1,in2 を論理入力 A,B と対応させると、out1,out2 は  $AB, \bar{A}\bar{B}$  の論理出力に対応する。つまり、図1(a)の基本演算ユニットの動作を単一磁束量子回路で構成可能である。提案の回路を用いて全ての組み合わせ論理回路が構成可能である。

図3に提案の回路のシミュレーション結果を示す。クロックパルスに 10GHz を与えた。提案の回路は、論理入力 A,B に対し対応するノードから  $AB, \bar{A}\bar{B}$  を出力した。

### 3 まとめと今後の展望

単一磁束量子を用いて CBC を実行する回路を提案し、その回路構成とシミュレーション結果を示した。今後は、クロックが不要な回路構成と回路規模の縮小を目指す。

### 参考文献

[1] Yamada K., et al., *IEICE Electron. Expr.* **3**(13), 292-298 (2006).

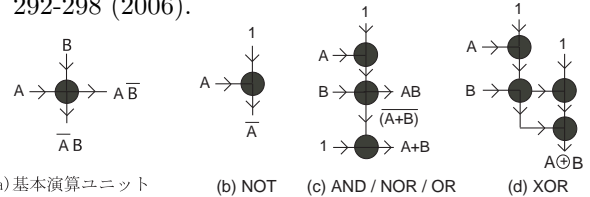


図1 CBCの基本演算ユニット(a)と基本的な組み合わせ論理回路(b),(c),(d)

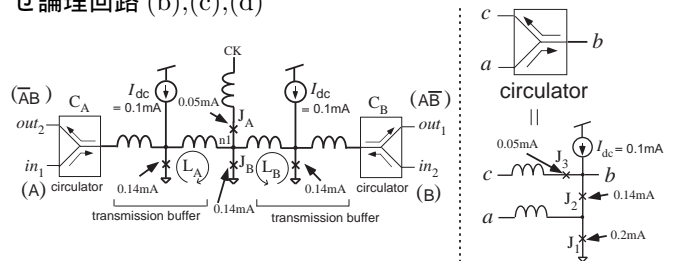


図2 提案回路構成

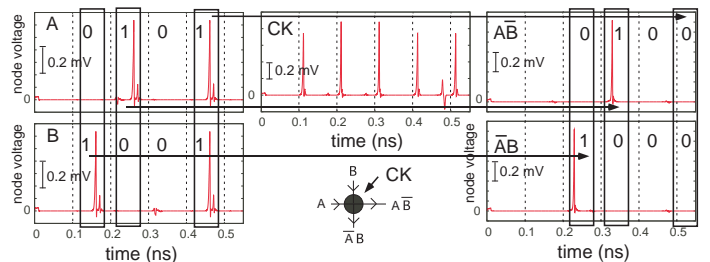


図3 シミュレーション結果