

Collision-Based Computingに基づく非同期式単一磁束量子論理回路 Asynchronous Single-Flux Quantum Logic Circuit based on Collision-Based Computing

山田和人 Kazuhito Yamada 浅井哲也 Tetsuya Asai 雨宮好仁 Yoshihito Amemiya

北海道大学大学院 情報科学研究科
Graduate School of Information Science and Technology, Hokkaido University

1 はじめに

我々はこれまで、新概念ロジック回路である Collision-Based Computing(CBC)に関する研究を行ってきた [1]。CBC とは、セルオートマトン (CA) を用いた情報処理の形である。CA モデルにおいて、あるルールを設定すると、セルのパターンを保ったままある方向へ移動するもの (グライダー) が確認できる。それらのグライダーは衝突すると消滅する性質を持ち、その性質を利用することで、論理演算を行うことができる [2]。

本稿では、dual-rail data path を持つ単一磁束量子回路を用いて CBC に基づく組み合わせ論理回路の設計を行う。

2 単一磁束量子を用いて CBC を実行する回路

図 1(a) に、CBC の基本演算ユニットを示す。これを用いて基本的な組み合わせ論理回路が構成可能である (図 1(b),(c),(d))。また、図 1(b),(c) を用いて、NAND を構成する事が可能なので、基本演算ユニットにより全ての組み合わせ論理回路が構成可能である。

単一磁束量子回路により提案の基本演算ユニットの動作を構成できる [3]。過去に提案した回路では、クロックパルス間に信号線に磁束が存在しなければ、論理 '0' であり、信号線に磁束が存在すれば、論理 '1' である、と判断していた。そのため回路動作に外部クロックが必要であった。提案の方式においては、演算ユニットを多段接続して論理演算を行う。そのため、望みの論理演算によっては、ユニットの接続数が多くなってしまい計算に時間がかかるという問題があった。その解決のために、dual-rail data path を持つ単一磁束量子回路を提案する。dual-rail data path を採用すれば、クロックパルスを用いずに論理 '1' と '0' を磁束で表現できるようになる。そのため、回路の高速動作が期待できる。

図 2(a) に dual-rail data path を用いた CBC の基本演算ユニットを示す。論理入力 A,B の両方が入ったことを判定するパルスに同期してこのユニット動作させれば、外部クロックが不要となり、上述の問題を解決できる。

論理入力の有無を判定する回路を図 2(b) に示す。ジョセフソン接合の臨界電流は図に示す値を設定する (Nb/Al-AIOx/Nb 2.5-kA/cm² プロセスを想定)。インダクタンスは全て 8 pH、バイアス電流は 0.1 mA とする。

この回路は端子 A,B の両方に磁束が入力されると電圧パルスを出力する。端子 'A' から磁束が入ると、磁束はメモリーループ L_A に保持される。端子 'B' から磁束が入ると、メモリーループ L_B に磁束が保持されると同時に、電圧パルス P_B により、保持されていた磁束が出

力ノードへ伝達される。その後、出力ノードへ伝達された磁束は図に矢印で示す方向へ伝達され、 L_B に保持されていた磁束と衝突することで打ち消しあう。

図 2(a) に示す論理入出力を満たす回路を設計した。図 2(b) に示す回路の出力パルスに同期して動作させ、シミュレーションを行った。図 3 にその結果を示す。提案の回路は、図 2(a) に示す演算ユニットの入出力を満たす。20 GHz での回路動作が可能であった。

参考文献

- [1] Yamada K., et al., *IEICE Electron. Expr.* **3**(13), 292-298 (2006).
- [2] Andrew Adamatzky, *Collision-Based Computing*, Springer, 2002.
- [3] Asai T., et al., *Physica C.* (2008) in press.

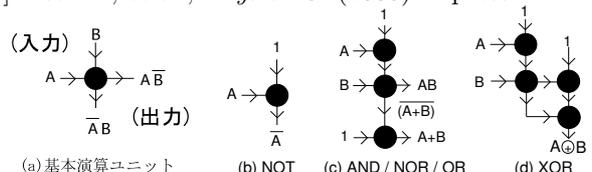


図 1 CBC の基本演算ユニット (a) と基本的な組み合わせ論理回路 (b),(c),(d)

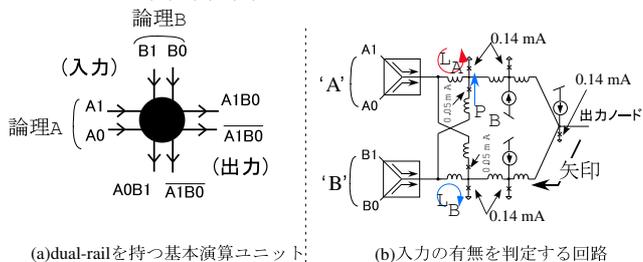


図 2 (a)dual-rail を持つ基本演算ユニット、(b) 入力の有無を判定する回路

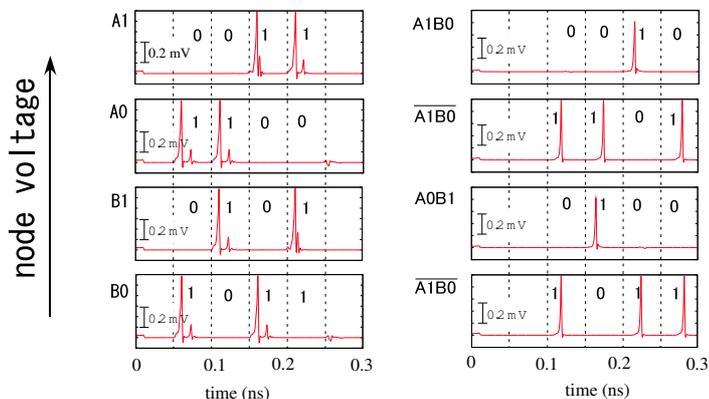


図 3 シミュレーション結果