

# サブスレッショルド差動回路による高抵抗の生成

High resistance resistor consisting of a subthreshold-operated differential pair

浅井 慎一 上野 憲一 浅井 哲也 雨宮 好仁  
Asai Shin'ichi, Ueno Ken, Asai Tetsuya, Amemiya Yoshihito

北海道大学 情報科学研究科  
Department of Electrical Engineering, Hokkaido University

## 1. はじめに

CMOS 差動回路を使って高抵抗素子をつくる方法を提案する。差動回路をサブスレッショルド領域で動作させることにより、10 MΩ以上の高抵抗を小面積に構成できる。一例として、電流 1 nA の差動回路では 120 MΩの抵抗が得られた。以下に動作原理とシミュレーション解析を示す。

## 2. 差動回路による高抵抗

差動回路による抵抗素子の原理を図1に示す。トランジスタ M1 と M2 をダイオード接続とし、テイル電流源と負荷電流源の電流比を 2:1 に設定する。端子 1 と端子 2 の間に電位差を与えたとき、端子 1 から電流  $\Delta I$  が流入し、端子 2 から電流  $\Delta I$  が流出する。差動回路が線形動作域にあれば  $\Delta I$  は電位差に比例する。したがって、この差動回路は 1 と 2 を端子とする抵抗素子として動作する。

回路をサブスレッショルド領域で動作させたとき、抵抗の理論値は  $4mkT/(qI_0)$  で与えられる ( $I_0$  はテイル電流,  $m$  は 1.2-1.5,  $k$  はボルツマン定数,  $T$  は温度,  $q$  は電荷素量)。抵抗が線形となる電位差の範囲はおおよそ  $\pm mkT/q$  である。

## 3. 回路構成と抵抗特性

回路構成を図2に示す。設計上で注意すべきはオフセット電流（抵抗両端の電位差が 0 でも流れる電流）の発生である。すなわち (i) M5 と M3-M4 の電流比が 2:1 からずれると、抵抗の両端に流れ込む（あるいは流れ出す）同相オフセット電流が発生; (ii) M1 と M2 に閾値の差があると、抵抗を通して一端から他端に流れる差動オフセット電流が発生する。

図3(a) は抵抗の特性である。両端 1-2 に電位差  $\Delta V$  をかけたとき端子 1 に流れ込む電流  $\Delta I_1$  と端子 2 から流れ出す電流  $\Delta I_2$  を示す。二つの電流値は厳密には一致しない。これは同相オフセット電流のためである。この同相オフセット電流は、図3(b)に示すように、抵抗両端の電圧の平均値（同相電圧）によって変化する。この例では、同相電圧が 0.4-2.8 V の範囲ならば同相オフセット電流が小さいので抵抗として使用できる。テイル電流 10 nA で 13 MΩ、1 nA では 120 MΩ の抵抗値が得られた（ほぼ理論値と一致）。

## 3. 応用例---CR 移相器と移相発振

応用例として、この抵抗を用いた CR 移相器を設計し、反転増幅器と組み合わせて移相発振器を構成した。図4(a)に回路図を示す（点線で囲んだ部分が差動回路による抵抗）。発振周波数の理論値は、移相器の位相遅れが  $\pi$  となる周波数  $f = \sqrt{6}/(2\pi CR)$  ( $R$  は抵抗値,  $C$  は容量) である。図4(b)に発振波形の例を示す。一例として、 $C = 10$  pF のとき、差動回路のテイル電流  $I_0 = 10$  nA で 2.53 kHz、 $I_0 = 1$  nA では 277 Hz の発振が得られた。この抵抗素子は高い抵抗値を小面積に形成できるので超低周波の発振に適している。

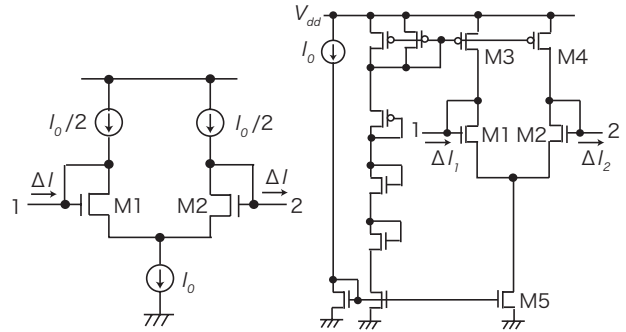
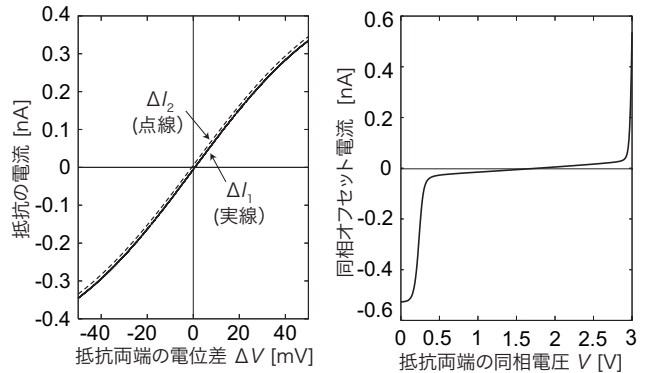


図1 差動回路による抵抗

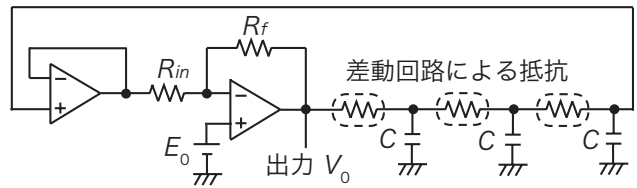
図2 実際の回路構成



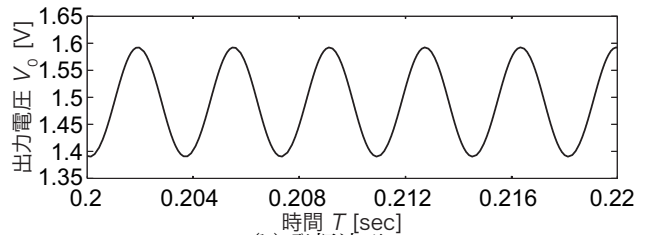
(a) 抵抗の特性

(b) 同相オフセット電流

図3 抵抗の電圧電流特性と同相オフセット電流  
(テイル電流  $I_0 = 1$  nA)



(a) 移相発振器の構成



(b) 発振波形

図4 CR 移相発振器

( $R_{in} = 5$  kΩ,  $R_f = 170$  kΩ,  $C = 10$  pF,  $V_{dd} = 3$  V,  $E_0 = 1.5$  V, 抵抗回路のテイル電流  $I_0 = 1$  nA)