

# ユニポーラ ReRAM の簡易 SPICE モデル

A behavioral SPICE model of unipolar ReRAMs

赤穂伸雄<sup>1</sup>  
Nobuo Akou

浅井哲也<sup>1</sup>  
Tetsuya Asai

柳田 剛<sup>2</sup>  
Takeshi Yanagida

川合知二<sup>2</sup>  
Tomoji Kawai

雨宮好仁<sup>1</sup>  
Yoshihito Amemiya

北海道大学 大学院情報科学研究科<sup>1</sup>

大阪大学 産業科学研究所 産業科学ナノテクノロジーセンター<sup>2</sup>

## 1 まえがき

近年、不揮発メモリの大容量化を目指した抵抗変化型メモリ (ReRAM) の研究が盛んに行われている [1]。この素子は電気的には抵抗素子であるが、その抵抗値の書き換え (記憶) が可能である。この素子を回路シミュレータ上で動かせば、ハードウェアニューラルネット等に ReRAM を組み込んだ新概念アーキテクチャのシミュレーションが可能になる。バイポーラ型 ReRAM (memristor) のモデルは既に提案されている [2]。そこで本稿では SPICE 上で利用出来るユニポーラ型 ReRAM の簡易モデルを提案する。ただしこのモデルは ReRAM の詳細物理モデルを組み込んだものではなく、ロジック利用において必要な機能のみを取り入れたものであることを断っておく。

## 2 ReRAM

本研究の対象とする ReRAM (ユニポーラ型) は酸化薄膜を金属で挟んだ構造を持つ (図 1a)。この ReRAM の金属端子間は初期状態では絶縁されている。この金属端子間に電圧 ( $V_{TH}$ ) をかけると端子間にフィラメントと呼ばれる電流パスが形成され、絶縁状態 (OFF) から抵抗状態 (ON) に変化すると考えられている。測定時には ON 状態になった時の最大電流を制限する必要がある。この制限電流をコンプライアンス電流 ( $I_C$ ) と呼び、 $I_C$  の大きさによって記憶する抵抗値が決まる。ReRAM が ON 状態にある時に  $I_C$  より高い電流 ( $I_{TH}$ ) を流すとフィラメントが切れ、OFF 状態に戻ると考えられている [1] (図 1b)。

## 3 等価回路

ReRAM は電気的には抵抗素子であるため、ReRAM の両端子間をオームの法則 (状態に応じて抵抗値が変化) を満たす電流源 ( $I_R$ ) で表すことにする (図 2b)。

ReRAM のロジックメモリ動作を模擬するために双安定の系を用いる。図 2a に双安定な力学系ポテンシャルの例を示す。簡単のためこの関数を  $U = x^4 - x^2$  と置く。このポテンシャルを持つ系が安定状態であるためには、系のダイナミクス ( $\frac{dx}{dt}$ ) がリアプノフの式  $\frac{\partial U}{\partial t} = \frac{\partial U}{\partial x} \frac{dx}{dt} \leq 0$  を満たせばよい。よって、 $\frac{dx}{dt} = -\frac{\partial U}{\partial x} = -x^3 + 3x$  を得る。この系を SPICE に組み込むため、上式と似たような系を電子回路で構成する。左辺の微分項にはキャパシタ ( $C_1$ ) を用い ( $x$  は  $C_1$  にかかる電圧 ( $V_{C1}$ ) に対応)、右辺には 3 次式を満たす非線形電流源 ( $I_1$ ) を用いる (図 2c)。

ReRAM の ON 抵抗は上述の通り  $I_C$  の大きさにより決まるため、OFF ON 時の  $I_C$  の値を保持する必要がある。そのために電流を保持するインダクタ ( $L_1$ ) を用いる。 $L_1$  が保持する電流が  $I_C$  に等しくなるまで参照電圧を積分するために、電流制御電圧源 ( $V_1$ ) を用いる (図 2d)。

ReRAM の抵抗値は OFF ON 時に急減少するため、この変化時に ON OFF 変化の条件を満たしてしまうと系が不安定になる。従って OFF ON 判定を行う回路素子にヒステリシスを持たせるか、判定結果 ( $V_{C1}$ ) を短時間保持する機構が必要となる。本稿では簡単のため CR 遅延回路を用いる (図 2e)。ただし、 $V_{C1}$  を  $C_1$  に直接繋げると双安定系のダイナミクスの動作を妨げるため、電圧制御電圧源 ( $V_2$ ) を介して抵抗 ( $R_1$ ) とキャパシタ ( $C_2$ ) を繋げる ( $V_{C1}$  の遅延電圧は  $V_{C2}$  に現れる)。

先に述べたように、OFF ON 時における  $I_C$  は保持する必要がある。この電流を確定するために、 $V_{C2}$  の変化

に対して遅れて変化する電圧 ( $V_{C3}$ ) を作り、 $V_{C3}$  が OFF 状態のときに  $V_1$  を動作させる (つまり、 $L_1$  が保持する電流が  $I_C$  に等しくなるまで参照電圧を出力させる)。この遅れもまた CR 回路で構成する (図 2e)。

OFF 状態にある ReRAM は両端子間の電圧が  $V_{TH}$  以上になると ON 状態に変化する。この時に、モデルの安定点を移動させる必要がある。そのために、両端子間の電圧が  $V_{TH}$  以上になったとき、 $C_1$  を充電するような電流を流す。逆に、ON 状態にある ReRAM は両端子間の電流が  $I_{TH}$  以上になると OFF 状態に変化する。この時も安定点を移動させる必要がある。そのために、両端子間の電圧が  $I_{TH}$  以上になったとき、 $C_1$  を放電するような電流を流す。

提案モデルの動作を確認するため、ReRAM の状態が OFF ON OFF と変化するようなシミュレーションを行った。実際の  $TiO_2$  薄膜素子を使った実験結果および特性 (図 1c) を用い、OFF から ON 状態に変化するときに  $I_C (= 10mA)$  で電流を制限した。その結果、図 3 左の IV 特性を得た。この SPICE コードを図 3 右に示す。実デバイスの測定結果から、 $I_C$ -ON 抵抗値特性、 $I_C$ - $I_{TH}$  特性、 $V_{TH}$ 、OFF 抵抗値が読み取れば、それらを SPICE コードに与える事で本モデルが利用できる。

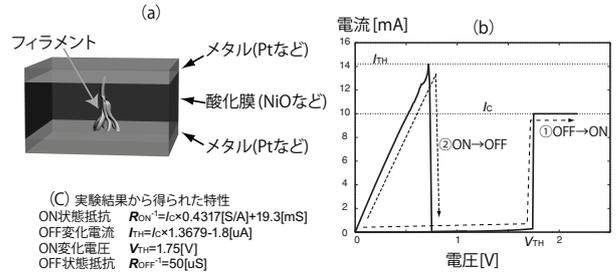


図 1 ユニポーラ ReRAM の構造と特性

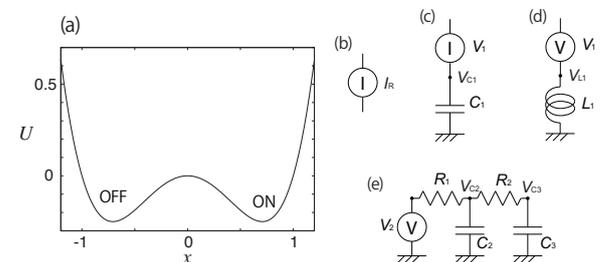


図 2 二つの安定点を持つ系と等価回路図

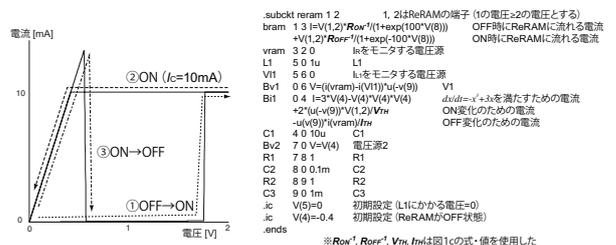


図 3 SPICE 動作させた結果と SPICE コード

## 参考文献

- [1] A. Sawa, Materials Today, 11(6), 28, 2008.
- [2] D. B. Strukov, et. al, Nature, 453, 80, 2008.