

サブスレッショルド CMOS 回路による間欠動作スイッチ

Intermittent switch consisting of subthreshold-operated CMOS circuits

松下拓道 上野憲一 浅井哲也 雨宮好仁
Hiromichi Matsushita Ken Ueno Tetsuya Asai Yoshihito Amemiya

北海道大学 情報科学研究科

Department of Electrical Engineering, Hokkaido University

1. はじめに

LSI を間欠動作で省電力化するためのタイマースイッチを設計した。このスイッチは一定時間ごとにパルスを発生して後続の LSI を間欠動作させる。サブスレッショルド CMOS による構成で、消費電力は $0.2 \mu\text{W}$ 以下であった。

2. RC 時定数による周期の設定

間欠パルスの幅と周期を決めるには時間基準が必要である。ここではオンチップ化の容易さを考えて、抵抗と容量の時定数を基準とした。回路動作の概要を図 1 に示す。リングオシレータを発振させ、その周期が抵抗-容量の時定数 RC と等しくなるように発振周波数を調節する。その発振出力を分周し、パルス生成回路で間欠周期あたり 1 パルスを抜き出してスイッチ出力とする。

3. スイッチ回路の構成

スイッチ回路の構成を図 2 に示す。リングオシレータ RO を電流制限型インバータ列で構成し、その電流 I_0 で発振周波数 f を調節する。発振出力で比較回路のスイッチトキヤパシタを駆動し、その等価抵抗 $1/(fC)$ と基準抵抗 R を比較する。その結果を P 点の電位として RO に帰還する。RO の周波数が RC の逆数となるように自動調節される。

RO の発振出力を多段の T-F/F で分周し、その出力をもとにパルス生成回路で間欠パルスをつくる。パルス幅と周期は T-F/F とパルス生成回路の結線により自由に調節できる。すべての回路に電流制限型のゲートを使用した。

4. 回路の動作と出力波形

スイッチ回路の動作をシミュレーション解析した。パラメータには $0.35 \mu\text{m}$ -CMOS デバイスの数値を用いた。RO 発振周波数 f は比較回路の RC 時定数に対して比例変化し、

その関係は $f = 1.6/(RC)$ であった。間欠パルスの幅と周期は T-F/F とパルス生成回路の結線によって決まり、数 μs から数日の広い範囲で設定することができた。

動作の一例を図 3 に示す。この例では $R = 5 \text{ M}\Omega$, $C = 10 \text{ pF}$ であり、RO の周波数 $f = 30.8 \text{ kHz}$ であった。パルス生成回路の入力 A と B をそれぞれ 1 段目と 8 段目の T-F/F からとることにより、デューティ比 256 : 1 の間欠パルスを生成した。このとき消費電力は 135 nW であった。

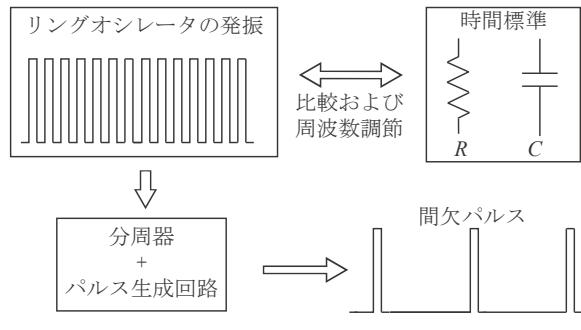


図 1 タイマースイッチ回路の動作

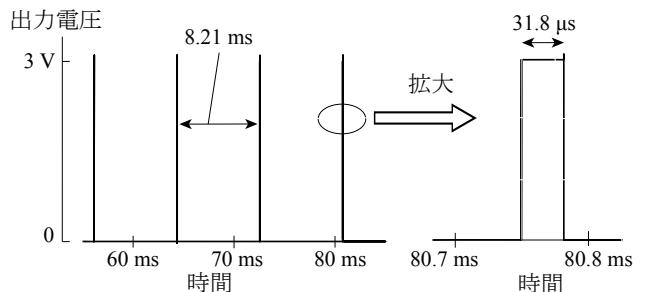


図 3 出力パルス波形の例（シミュレーション）

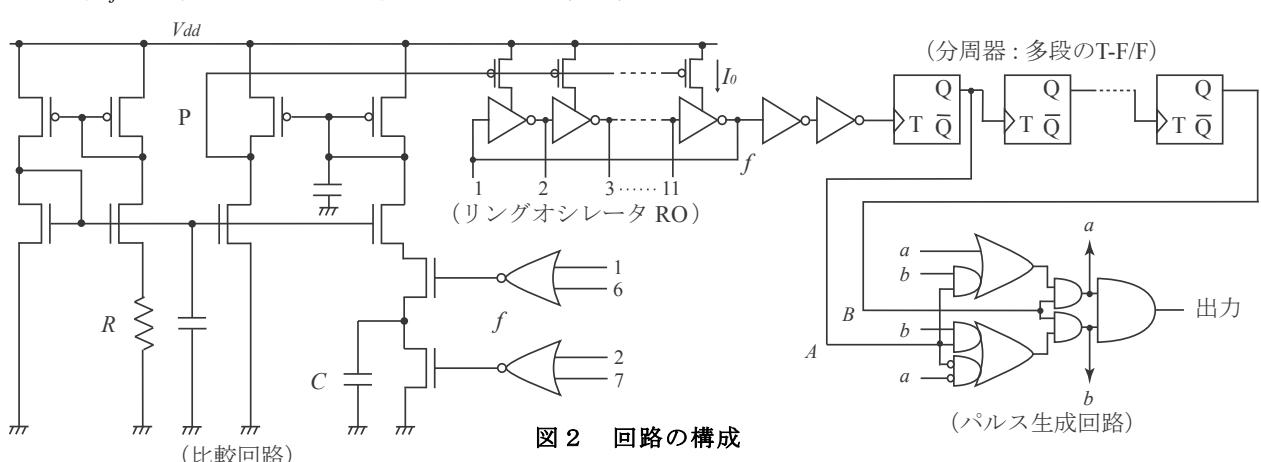


図 2 回路の構成