

LSI を間欠動作させるための低電力タイマースイッチ回路

Low-Power Timer Switch Circuit for Intermittent Operation of LSIs

松下拓道 上野憲一 浅井哲也 雨宮好仁
 Hiromichi Matsushita Ken Ueno Tetsuya Asai Yoshihito Amemiya
 北海道大学 情報科学研究科

Department of Electrical Engineering, Hokkaido University

1. まえがき

間欠動作により LSI を省電力化させるためのタイマースイッチ回路を提案する。この回路はパルスを一定時間ごとに生成して後続の LSI を間欠動作させる。サブスレッシュホールド動作の CMOS 回路による構成で、消費電力は 200 nW 以下であった。

2. 発振周波数の調整

回路の構成を図 1 に示す。消費電力を抑えるため、クロック発振には簡単なリングオシレータを使用する。その発振周期が基準の抵抗-容量で決まる時定数 RC と等しくなるように周波数を調整する。その発振出力を分周し、パルス生成回路で間欠周期あたり 1 パルスを抜き出してスイッチ出力とする。

3. タイマースイッチの構成

リングオシレータを電流制限インバータ列で構成し、その電流 I_0 で発振周波数 f を調整する。発振出力で周波数調整回路のスイッチトキャパシタを駆動し、その等価抵抗 $1/(fC)$ と基準抵抗 R の値を比較する。その結果をリングオシレータに負帰還して $f=1/(RC)$ となるように調整する。

安定化したリングオシレータの発振出力を T-F/F 列で分周し、その出力をもとにパルス生成回路で間欠パルスをつくる。T-F/F 列とパルス生成回路のあいだの結線を変えることでパルス幅と周期を調整できる。すべての論理ゲートを電流制限型として電力消費を削減した。

4. 回路の動作

このスイッチ回路の動作をシミュレーション解析した。パラメータには $0.35 \mu\text{m}$ -CMOS デバイスの数値を用いた。一例として $C=5 \text{ pF}$ 、電源電圧 3 V としたときの R と発振周波数の関係を図 2 に示す。設計どおりにリング発振周波数 $f=1/(RC)$ となった。T-F/F 列とパルス生成回路の結線

により、パルス幅と周期を数 μs から数日の範囲で変えることができる。一例として $R = 10 \text{ M}\Omega$ に設定し、T-F/F を 9 段とする。パルス生成回路への入力信号 A を 1 段目の T-F/F から取り出したとき、周期 25 ms でデューティ比 512:1 の間欠パルスを発生した。このときスイッチ回路全体の消費電力は 195 nW であった。

$R = 10 \text{ M}\Omega$ のときの発振周波数の温度変化を図 3 に示す。発振周波数の温度・電源電圧依存性は小さく、それぞれ $0.04\%/^{\circ}\text{C}$ 、 $0.5\%/V$ であった (抵抗 R は温度変化なしと仮定)。

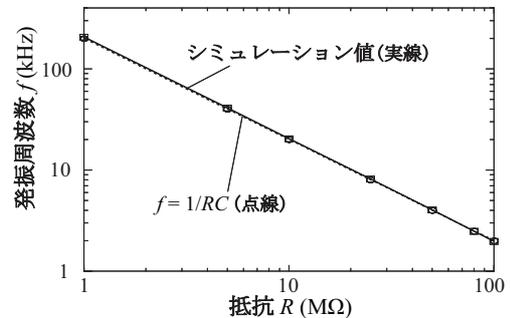


図 2 抵抗 R による発振周波数の制御

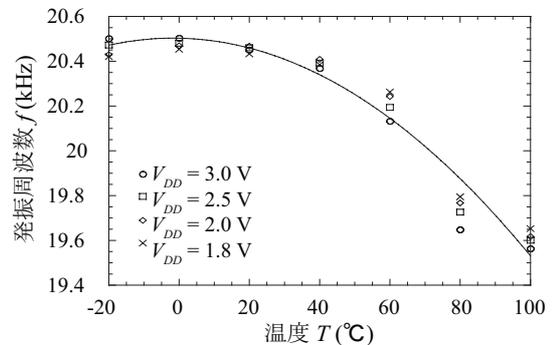


図 3 発振周波数の温度・電源電圧特性

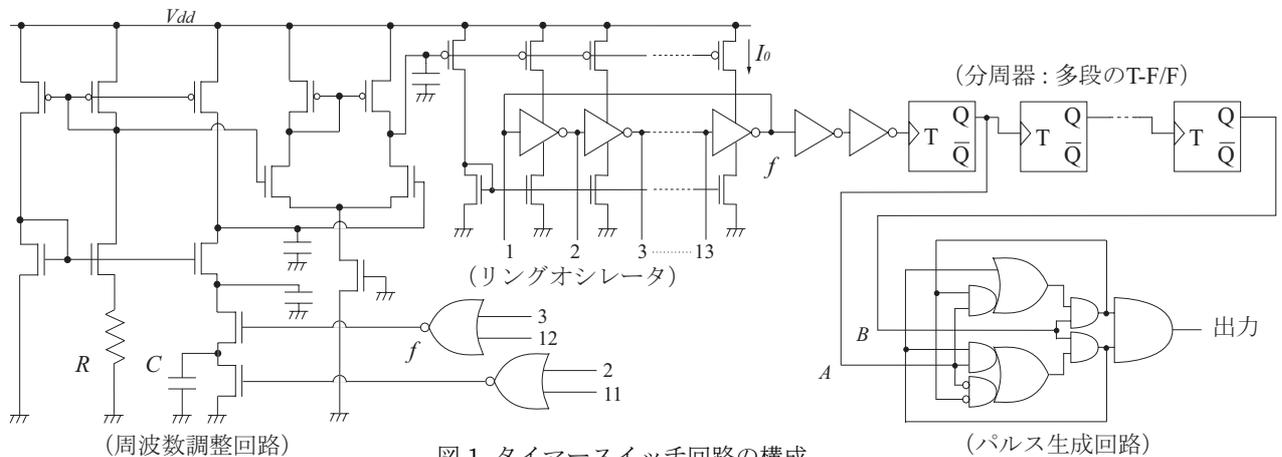


図 1 タイマースイッチ回路の構成