

# 磁束と電荷を結ぶ新しい機能デバイスの開拓

## —電気回路のための第4の基本素子とは—

雨宮 好仁† 高橋 庸夫‡

北海道大学 情報科学研究科 〒001-0814 札幌市北区北14条西9丁目

E-mail: † amemiya@sapiens-ei.eng.hokudai.ac.jp, ‡ y-taka@nano.ist.hokudai.ac.jp

**あらまし** 磁束と電荷を結ぶデバイスの構成方法を検討する。このデバイスは「抵抗・キャパシタ・インダクタと並ぶ4番目の電気回路素子」としてその存在の可能性が以前から論議されており、これまでの研究では「抵抗の一種である」という考え方が主流となっている。ここでは、従来の考え方にとらわれることなく、スピントロニクスによって磁束-電荷を結ぶ場となる物理系とデバイス構成する方法について考えてみた。

**キーワード** 磁束, 電荷, 回路素子, 電子, スピン

## The fourth passive circuit element relating magnetic flux to charge

Yoshihito AMEMIYA† Yasuo TAKAHASHI‡

Department of Electrical Engineering, Hokkaido University Kita 14, Nishi 9, Sapporo, 001-0814 Japan

E-mail: † amemiya@sapiens-ei.eng.hokudai.ac.jp, ‡ y-taka@nano.ist.hokudai.ac.jp

**Abstract** A way of developing a device that relates magnetic flux to electric charge is proposed. This device produces a magnetic flux if it receives a charge and produces a charge if it receives a magnetic flux. Such a device is regarded as the “fourth circuit element that follows resistors, capacitors, and inductors” and has been expected to provide new functionalities for circuit technology. We propose a method of creating this fourth-element device with spintronics technology.

**Keyword** magnetic flux, charge, circuit element, electron, spin

### 1. はじめに

本稿の目的は「磁束と電荷を結ぶ電子デバイス」の実現方法を検討することにある。このデバイスは、電荷を与えればその量に比例する磁束を発生し、磁束を与えればその大きさに比例する電荷を発生する素子である。

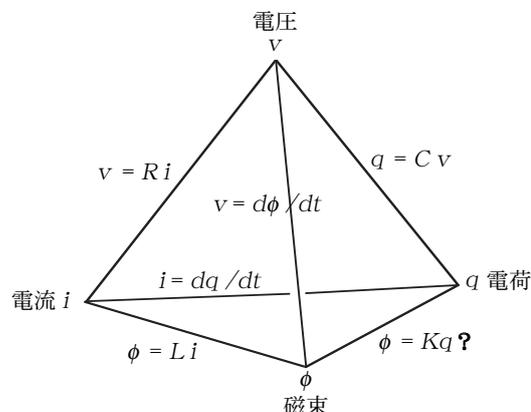
磁束と電荷を結ぶデバイスは「抵抗, キャパシタ, インダクタと並ぶ4番目の電気回路素子」としてその存在の可能性が以前から論議されていた。しかし従来の研究は「このデバイスは抵抗の一種である」という考えのもとに行われており、そのため新概念デバイスの提案につながっているとは言い難い状況である。ここでは、従来の考え方にとらわれることなく、磁束と電荷を結ぶ場となる物理系とデバイス化について検討する。このようなデバイスはスピントロニクスにより構成できる可能性がある。

### 2. 研究の背景

#### 2.1 第4の電気回路素子

電気回路において基本となる物理変数は電圧  $v$ ,

電流  $i$ , 電荷  $q$ , および磁束  $\phi$  の四つである。これらを相互に結ぶ関係は 図1 に示す変数四面体の各辺に対応する六つであり、そのうち五つはすでに知られている。それらを 表1 に示す。このうち磁束-電流, 電荷-電圧, および電圧-電流の関係にはそれぞれ回路素子が対応している。たとえば、電荷-電圧の関係の比例係数は容量、それに対応する素子がキャパシタである。



**図1** 電気回路の基本変数と相互関係 ( $v$ - $\phi$  の関係はレンツの法則と対応させるために  $v = -d\phi/dt$  と表すことも多いが、ここではマイナス符合を省略.)

表 1 基本変数を結ぶ関係と回路素子

変数の組	関係式	比例係数	回路素子
磁束-電流	$\phi = Li$	インダクタンス $L$	インダクタ
電荷-電圧	$q = Cv$	容量 $C$	キャパシタ
磁束-電圧	$v = d\phi/dt$	$(j\omega)$	(変圧器の二次側)
電流-電荷	$i = dq/dt$	$(j\omega)$	(回路の節点)
電圧-電流	$v = Ri$	抵抗 $R$	抵抗
磁束-電荷	$\phi = Kq$ ?	名称未定 $K$	?

ここで興味の対象は図 1 の 6 番目の辺、すなわち磁束  $\phi$  と電荷  $q$  を結ぶ関係である。これを抵抗・キャパシタ・インダクタの存在から連想すると、次のようなことが推測される。すなわち

「磁束と電荷を結びつける  $\phi = Kq$  ( $K$  は比例係数) という物理現象が存在し、それに対応する回路素子も存在する」

という推測である。これは Chua によって最初に提唱された[1]。このアイデア自体は極めて面白いものであったが、しかし Chua はこの素子を検討するにあたって次節のように本来とは少し異なった方向に進んで行った。

## 2.2 Chua の考え方と研究方向

以下は Chua の考え方である。いま  $\phi = Kq$  という関係式を見ると、係数  $K$  の単位は抵抗と同じく  $V/A$  ( $=\Omega$ ) である。したがって対応する回路素子は抵抗の一種であり、電圧  $v$  をかけると電流  $i$  が流れるものと考えられる。すなわち、素子の中では仮想的に  $\phi = Kq$  の現象が生じているとして、素子の外部には  $v$  と  $i$  が  $v = d\phi/dt$  と  $i = dq/dt$  の関係に従って現れると考える。そうして、 $\phi = Kq$  を生む物理現象に言及することなく、電圧と電流だけで素子特性を論じる。係数  $K$  が定数ならばこの素子は普通の抵抗 ( $v = Ki$ ) であるが、新しい特性を得るため特に  $K$  が電荷  $q$  に依存する場合を考える。そのときには、この素子は電流で生じた電荷によって端子電圧が変化する抵抗素子、すなわち

「流した電流の積分量に応じて抵抗が変化する非線形の抵抗素子」

となる。電流は印可電圧にも関係するから、電圧履歴によって抵抗が変化する非線形素子、と考えてもよい。たとえば  $K(q) = k_1(1 + k_2q^2)$  と

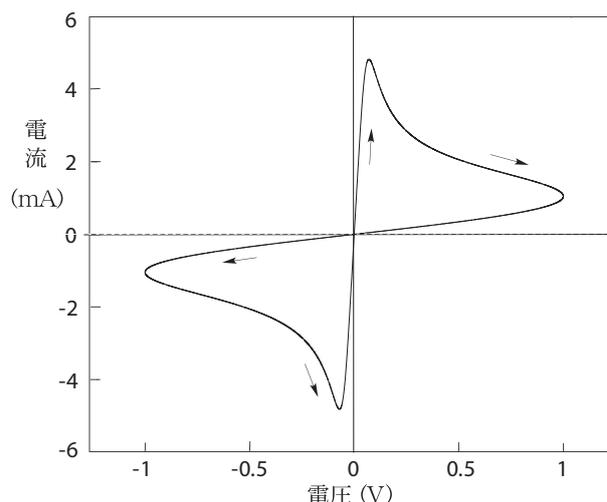


図 2  $K(q) = k_1(1 + k_2q^2)$  のときの特性 (正弦波の電圧  $\sin\omega t$  (V) で駆動したときの電圧-電流平面上の軌跡. パラメータは  $k_1 = 10 \Omega$ ,  $k_2 = 10 A^{-2}s^{-2}$ ,  $\omega = 1 s^{-1}$ .)

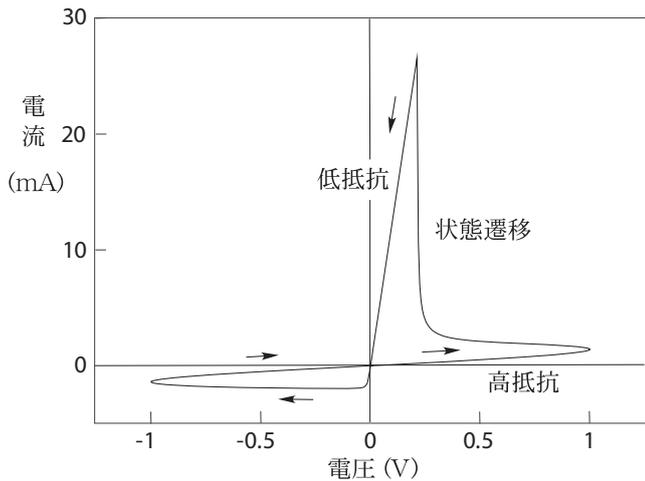
において正弦波電圧で駆動すると、素子は  $v-i$  平面上で図 2 のようなヒステリシス軌跡を描く。この素子は電圧電流の履歴を記憶できる新しいメモリデバイスである。

上記のように Chua がこの素子を非線形の抵抗素子に対応させたのは、そのとき彼が非線形抵抗を持つ電子回路の多周期振動やカオス現象に関する研究を展開していたからであろう。Chua はこの素子を memristor (memory resistor) と名付けて、素子の  $v-i$  特性と非線形振動について幾つかの理論解析を行った[2]。

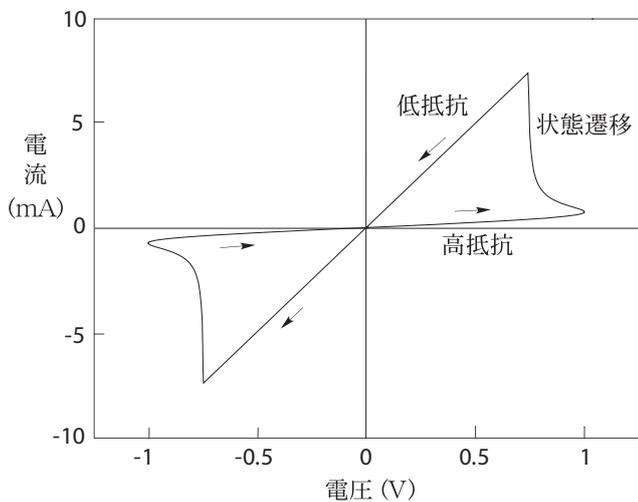
## 2.3 Memristor デバイス

その後、この memristor を実現したという発表が HP 社の研究グループから出された[3,4]。正確に言うと、同グループが以前から開発を進めてきた 'cross-point switch' [5-7] というデバイスが memristor に相当する、という発表である。

彼らのデバイスには幾つか変形構造があり、一例は酸化チタン ( $TiO_2$ ) の薄膜 (3-30 nm 厚) を白金電極で挟んだ二端子素子である。酸化チタン薄膜は酸素空孔 (ドナー) の多い低抵抗層と少ない高抵抗層の二層からなる。素子に電流を流すと、生じた電界により酸素空孔が移動して低抵抗層から高抵抗層に出入りするため素子抵抗が変化する。酸素空孔のドリフト速度が低抵抗層の電界に比例するとしたモデルでは、図 3 (a) のように高抵抗-低抵抗の間を遷移する記憶スイッチ作用



(a) 空孔移動モデルによるスイッチ特性例



(b) 修正モデルによる対称スイッチ特性例

**図 3** 酸化チタン薄膜ダイオードの記憶スイッチング  
(正弦波の電圧で駆動したときの電圧-電流平面上的軌跡. 文献 [3] をもとにそれぞれ適切なパラメータ数値例を用いて計算したもの.)

が現れる。酸素空孔の非線形ドリフトまたは過剰蓄積を仮定すると、**図 3(b)**のような対称性の記憶スイッチ作用が予想される。これは素子の実測結果と定性的に一致する。この素子は不揮発性のアナログメモリとして動作し、ニューラルネットワークのシナプス素子などに应用できることである。

## 2.4 従来の研究の問題点

Chua の提案を発端とする memristor の研究は興味深いものであるが、しかし本来の研究目標である「抵抗・キャパシタ・インダクタと並ぶ 4 番目

の電気回路素子の探索」という観点で見ると方向が外れている。Memristor では素子の物理変数を（磁束と電荷ではなく）電圧と電流に帰着しているが、これでは特殊な抵抗素子を開発することにはなっても、磁束と電荷を結ぶ物理系と回路素子を探索することにはならない。また HP 社が発表した memristor は不揮発メモリに应用の可能性はあるが、その動作には既存の ReRAM デバイスや電気化学的積分素子と類似のところがあ、新概念のデバイスに位置づけることは難しい。ここはやはり磁束と電荷をそのまま結ぶ物理系を探索し、それをもとに新しい素子を開拓すべきである。その方針の一案を次節で述べる。（なお末尾の付記を参照）

## 3. 磁束と電荷を結ぶ物理系の構成

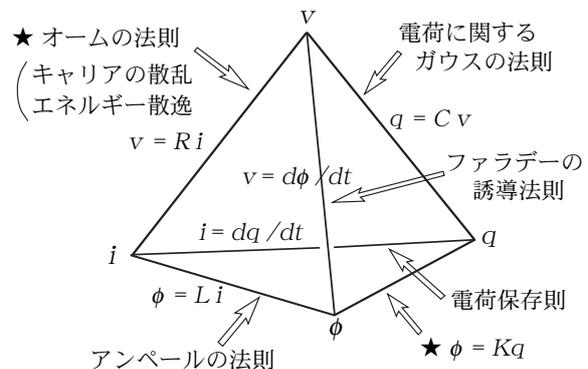
### 3.1 変数関係の類似性

いま改めて **図 4** の変数四面体を見ると、2 組の対向辺どうし ( $qv$  と  $\phi i$  および  $v\phi$  と  $iq$ ) にはそれぞれ次のように類似の性質がある。

(i) 辺  $qv$  の関係 ( $q = Cv$ ) は電荷に関するガウスの法則に由来し、辺  $\phi i$  の関係 ( $\phi = Li$ ) はアンペールの法則にもとづいている。いずれも物理変数を電磁気の基本法則で直接に結んだものであり、かつ対応する電気回路素子がある（キャパシタとインダクタ）。

(ii) 辺  $v\phi$  の関係 ( $v = d\phi/dt$ ) はファラデーの誘導法則、辺  $iq$  の関係 ( $i = dq/dt$ ) は電荷の保存則である。これらはいずれも時間微分を含む電磁気の基本法則である。

以上のことから類推して、いま 3 組目の対向辺  $vi$  と  $\phi q$  にも互いに似たところがあると想像してみる。はじめに辺  $vi$  をみると、これが表す抵



**図 4** 変数 4 面体における対辺どうしの類似性

抗現象 ( $v = Ri$ ) は電磁気の基本法則だけで単純に発生するのではなく、電子と物質との相互作用すなわち原子やフォノンとの衝突とエネルギー散逸などを介して  $v$  と  $i$  が間接的に結ばれた結果として生じる。つまり、発現のためには適切な仕組み—舞台装置を必要とする。したがって同様に「 $\phi = Kq$  の現象 ( $\phi = Kq$ ) を発現させるためには、何らか適切な物質やナノ構造を介して  $\phi$  と  $q$  を間接的に結ぶ必要がある」

と考えても良いであろう。そこで、 $\phi = Kq$  の現象を発現させる場として次のような舞台装置を考える。

### 3.2 偏極スピン注入による $\phi = Kq$ の発現

スピントロニクスを利用すると  $\phi = Kq$  の場を形成できる可能性がある。いま図5のように一方向に偏極したスピンが注入された半導体を考える。偏極スピンの注入濃度を  $n$  とおくと、半導体中の磁化  $M_s$  は

$$M_s = m_s n \quad (\text{式 1})$$

となる。係数  $m_s$  は電子のスピン磁気モーメント ( $= 9.28 \times 10^{-24} \text{ Am}^2$ ) である。ここで半導体端面の分極磁化による反磁場を小さく無視できるならば、半導体中の磁束密度  $B$  は  $\mu_0 M_s$  ( $\mu_0$  は真空透磁率) と等しくなる。したがって半導体の中では

$$\text{磁束密度 } B = \text{係数 } \mu_0 M_s \times \text{電子濃度 } n \quad (\text{式 2})$$

が成立する。磁束  $\phi$  は  $B$  に比例し電荷  $q$  は  $n$  に比例するので、この構造は  $\phi = Kq$  の現象を発生する場となっている。

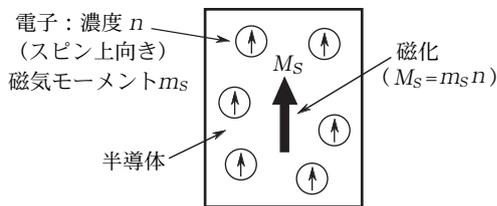


図5 半導体への偏極スピン電子注入

図6(a) に偏極スピン構造の具体例を示す。偏極スピン電子特性を持つ電極から半導体中に偏極スピンを注入する。反磁場を小さくするために、半導体の両端を高透磁率のソフト磁性体で磁気的に短絡する。なお、スピン注入のため半導体に流

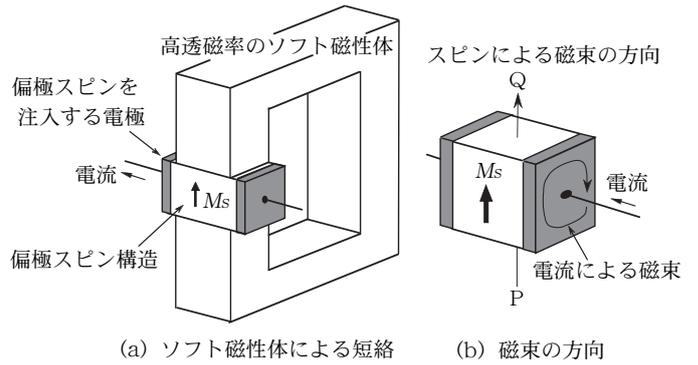


図6 磁性体で短絡された偏極スピン構造

す電流は単に電子を与える手段であって、素子動作の本質とは関係ない。ただしこの電流により余計な磁場が生じるので、その問題を避けるために素子の中心線 PQ 上で PQ 方向の磁束密度を式2の  $B$  と考えることにする (図6(b))。この方向には注入電流による磁場は生じない。

### 3.3 $\phi - q$ 特性の双方向性について

磁束と電荷を結ぶ物理系として、図6の構造は完全ではなく 双方向性 に欠ける。いま抵抗の場合 ( $v = Ri$ ) をみると、図7(a) のように「電圧を加えると電流が流れ、電流を流すと電圧が発生する」という双方向性が成立している。ところが図6の構造だけでは、電子濃度を与えると磁束は生じるが、その逆の「磁束を加えたとき電子が発生して所定の濃度に落ち着く (図7(b)右側)」というメカニズムがなく双方向性を欠く。磁束と電荷を結ぶデバイスを開拓するためには、双方向性を満たす改良構造を考える必要がある。

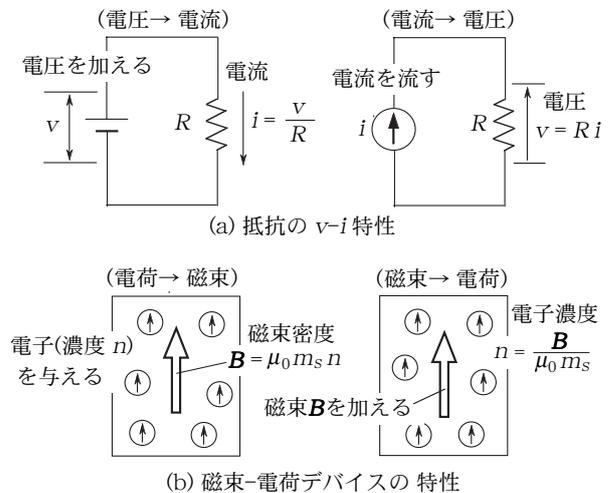


図7 二端子素子を持つべき性質—双方向性

## 4. 双方向性を満たすデバイス構造

### 4.1 電子回路による構成

第一段階として、前図6の構造に電子回路を加えて等価的に双方向性とするを試みる。そのためのシステムを図8に示す。このシステムは、偏極スピン構造P、高透磁率のソフト磁性体F、および演算増幅器による制御電流源 $J_1$ と $J_2$ から

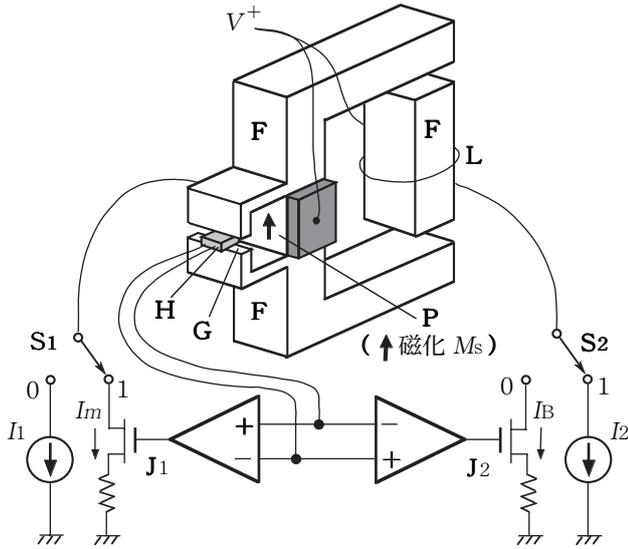


図8 双方向性を発生させるための回路構成

(P:偏極スピン構造(矢印は磁化), F:高透磁率のソフト磁性体, G:磁性体の間隙, H:ホール素子, L:コイル,  $V^+$ :正電源,  $J_1$ と $J_2$ :制御電流源,  $S_1$ と $S_2$ :切換スイッチ)

なる。そして磁性体の間隙Gに発生する漏れ磁束をホール素子Hで検出し、それが0となるように自分の状態をフィードバック制御する。漏れ磁束が0であれば、偏極スピン構造Pに生じている磁束と磁性体Fの中の磁束は大きさと方向が等しい。このシステムは次のように動作する。

#### (i) 電子を与えて磁束を発生させるとき

スイッチ $S_1$ と $S_2$ を0に倒す。偏極スピン構造Pに電流 $I_1$ を流して電子を注入すると、式2に従って電子濃度に対応した磁束が半導体中に現れる。このとき、間隙Gの漏れ磁束が0となるような電流 $I_B$ が制御電流源 $J_2$ からコイルLに流される。したがって偏極スピン構造Fに反磁場は発生せず、式2がそのまま成立して「電荷→磁束」の現象が生じる。

#### (ii) 磁束を与えて電子を発生させるとき

スイッチ $S_1$ と $S_2$ を1に倒す。コイルLに電流 $I_2$ を流して偏極スピン構造Pに磁束を印

可する。その磁束とPの半導体中の磁束が等しくなるように(すなわち間隙Gの漏れ磁束が0となるように) $J_1$ が動作してPに電流 $I_m$ を流す。その結果、半導体中には式2に従って磁束の大きさに対応した濃度の電子が発生する。つまりGの漏れ磁束が0となることを見ることで「磁束→電荷」の現象が生じていることを確認できる。

以上(i)(ii)の動作によって、 $\phi = Kq$ の現象が双方向に発生する場を偏極スピン構造Pの中につくることができる。

### 4.2 双方向性システムの試作構造

図8のシステムを半導体基板上に形成するときの構造の概略を図9に示す。また偏極スピン構造部の断面を図10に示す。半導体基板として、たとえば低抵抗GaAsを使用する。基板表面に $SiO_2$ 等の絶縁膜を形成し、偏極スピン構造とホール素子をつくる部分を開口する。そこにGaAs層を選択エピタキシャル成長させ、続けて磁性半導体のGaMnAsをエピタキシャル成長させる。次いでソフト磁性体のパーマロイ(NiFe)を成膜し、エッチバックなどにより図10の断面図のように平坦化する。その後、図9に示すパターンをリソグラフィとドライエッチングにより形成する。

ホール素子の構造を図11に示す。ホール素子にもGaAsエピタキシャル層を使用し、偏極スピン構造部と同時に形成する。パーマロイをエッチングでパターン形成する時に、ホール素子とパーマロイの間に空隙を開ける。ホール素子の上部に電流端子を取り付け、基板をもう一方の電極として上下方向に電流を流すと、図面の前後の方向にホール電圧が発生する。

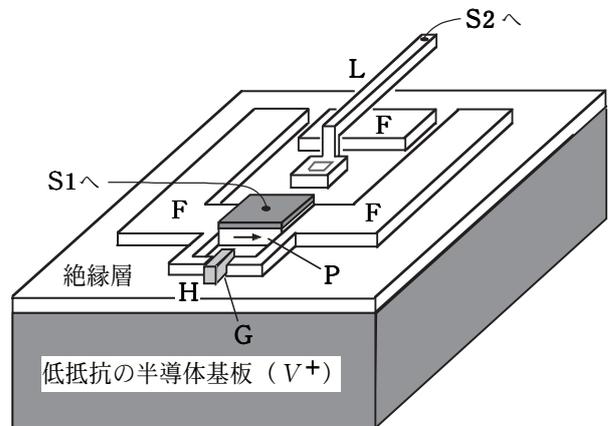


図9 双方向性システムの試作構造  
(図中の記号は図8の各記号に対応)

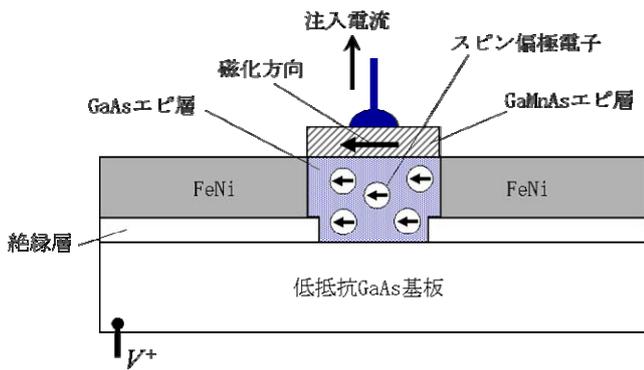


図 10 偏極スピン構造部の断面

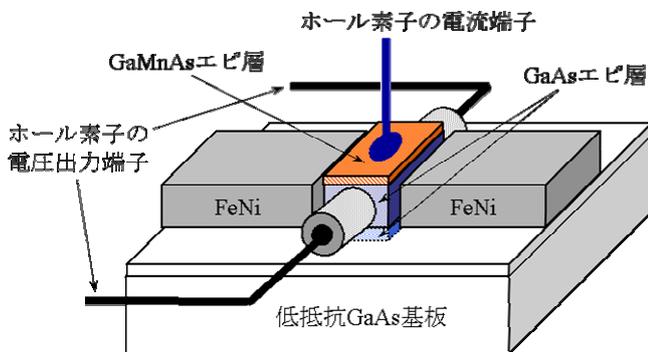


図 11 ホール素子の構造

以上では半導体としてGaAsを使った場合を示したが、Siあるいは最先端の集積回路に使用されると考えられているSiGe等を用いてもよい。その場合にはGaMnAsなどの希釈磁性半導体は使い難いので、偏極スピン注入部として $\text{Co}_2\text{FeSi}$ や $\text{Co}_2\text{FeGe}$ などフルホイスラー合金のハーフメタルを用いる。基本的な作成プロセスフローはあまり変わらない。

#### 4.3 双方向な物理系の実現に向けて

真の $\phi$ - $q$ デバイスをつくるためには（電子回路によらず）デバイスそのものが双方向性を持つように構成しなければならない。これはなかなか難しい。一つのアプローチとして「磁場があるとそれに平行するスピンをもつ電子のエネルギーが低下し、そのエネルギー差により多くの電子が電極から注入される」という特性を持つ偏極スピン構造の実現を検討する。それにより、式2に従って磁束と電子数が双方向に作用する場を実現することを試みたい。現在いくつかのデバイス構造について動作を理論解析中である。

#### 【付記】

実用上の観点からみて「電気回路の二端子素子は電圧と電流を変数とするものに限る」という考え方もある。例えばインダクタが電気回路に使用されるとき、ほとんどの場合は（ $\phi$ - $i$ 現象そのものではなく） $v = d\phi/dt$ により $\phi$ を $v$ に置き換えた $v$ - $i$ 特性が使われている。Chuaの研究方向はこの考えに沿ったものかもしれない。ただそのときでも（第4の回路素子と呼ぶからには） $\phi$ - $q$ を結ぶ物理現象が根底に存在すべきである。また $\phi$ - $q$ 現象を $v$ - $i$ 特性に帰着させるとき、変数四面体の別の辺を通す方法もあり得る。

#### 文 献

- [1] L. O. Chua; "Memristor---the missing circuit element," *IEEE Trans. Circuit Theory*, **CT-18**(5), 507-519 (1971).
- [2] L. O. Chua and S. M. Kang; "Memristive devices and systems," *Proc. IEEE*, **64**(2), 209-223 (1976).
- [3] D. D. Strukov, G. S. Snider, D. R. Stewart, and R. S. Williams; "The missing memristor found," *Nature*, **453**, 80-83 (2008).
- [4] R. S. Williams; "How we found the missing memristor," *IEEE Spectrum*, 25-31. Dec. 2008.
- [5] D. R. Stewart, *et al*; "Molecule-independent electrical switching in Pt/organic molecular/Ti devices," *Nano Lett.* **4**, 133-136 (2004).
- [6] C. A. Richter, D. R. Stewart, D. A. A. Ohlberg, and R. S. Williams; "Electrical characterization of Al/AlOx/molecule/Ti/Al devices," *Appl. Phys. Mater. Sci. Process*, **80**, 1355-1362 (2005).
- [7] J. J. Blackstock, W. F. Donley, C. L. Stewart, and R. S. Williams; "Internal structure of a molecular junction device: electrical reduction of PtO<sub>2</sub> by Ti evaporation onto an interceding organic monolayer," *J. Phys. Chem. C* **111**, 16-20 (2007).