

神経緩和振動子を具現する超低消費電力CMOSアナログ集積回路

浅井哲也, 雨宮好仁

北海道大学工学部電子工学科

神経振動子をハードウェア実装するための「しきい値下で動作するアナログCMOS回路」を提案する。この回路は、アナログ集積回路化に適するように工夫した「変形Lotka-Volterra系」から導出したものであり、回路構成がコンパクトで集積回路化が容易かつ低消費電力（高密度集積が可能）である。回路の安定性解析により、回路が「安定焦点」および「不安定焦点とそれを囲む極限サイクル」を持ち、一つのパラメータ（外部から与える電流値）により、焦点の安定性を動的に制御できることが明らかになった。また、回路は緩和振動モードを持ち、振動子間の引き込み現象を利用した系にも適用可能である。回路シミュレーションおよび試作ICの実験結果は、安定性解析の結果と極めて良く一致した。このことから、標準的なCMOS集積回路化技術を用いて、神経振動子系や反応拡散系などの（これまで数値計算が困難であった）大規模な系を実時間で模擬するアナログコンピュータの実現が十分に期待できる。