

## 非線形アナログ回路と連続抵抗体のネットワークにおける パターン形成：実デバイスによる DoE 拡散実験

北大院情報<sup>A</sup> はこだて未来大院システム情報<sup>B</sup>

鈴木洋平<sup>A</sup>, 元池 N. 育子<sup>B</sup>, 浅井哲也<sup>A</sup>

Spatial Pattern Formation on Two-layer Resistive Sheets: Experiments for DoE Diffusion

Hokkaido Univ., Future Univ.-Hakodate, Yoh-hey Suzuki, Ikuko N. Motoike, & Tetsuya Asai

先に提案した反応拡散モデル（日本物理学会秋季大会, 22aPS-14, 2005）の解析結果をもとに拡散デバイス構造を改良し、実験によりその基本動作確認を行った。

図1に改良した拡散デバイスの構造を示す。この構造の特徴は、拡散と差分（線形和）の計算を二層シート抵抗体自身が超並列に行うことにある。シート抵抗体（ $U, V$ ）の面を張り合わせ、 $m(x, y)$ （接合面の電位分布）をモニターする。また、アナログメモリに蓄えた  $m(x, y)$  を  $\pm\alpha$  倍した電圧を抵抗体の上面（アクティベータ面）および下面（インヒビタ面）にフィードバックする。すると接合面では、 $\alpha \cdot m(x, y)$  の  $U$  による拡散電位と、 $-\alpha \cdot m(x, y)$  の  $V$  による拡散電位の線形和が得られる。接合面におけるインパルス応答は、修正ベッセル関数の線形和により記述できるが、ここでは、先の解析で得られた DoE（Difference of Exponential）関数との比較を行うため、一次元連続抵抗体を用いて動作を確認する。

図1のシート抵抗体は、 $U$  の深さ方向の抵抗率（ $\sigma_u$ ）が  $V$  のそれ（ $\sigma_v$ ）よりも小さいものであるが、実験ではそれと等価な一次元構造として、図2に示す構造を用いた。図2の形状に加工した導電性 IC フォームを用い、左右端にインパルス状電位分布 [ $u(0) = -v(0) = V_0, u(x) = v(x) = 0 (x \neq 0)$ ] を与えたときの中心部の電位分布  $m(x)$  を測定した。図3にその結果を示す。IC フォームの抵抗率のバラツキにより分布に歪みが見られるが、概ね予想どおりの DoE 型インパルス応答が観測できた。今後は、導電性ゴムや液体を用いて追実験を行う予定である。

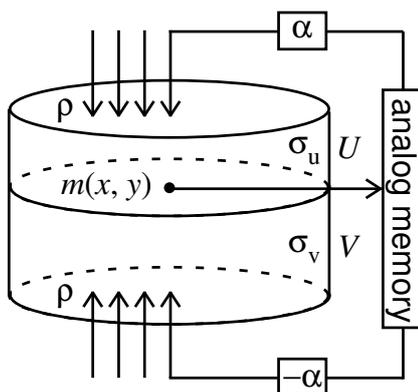


図1 二次元モデル

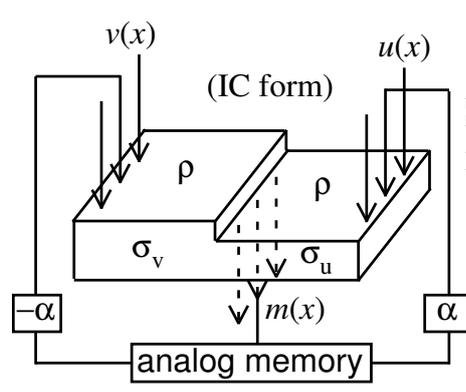


図2 実験モデル

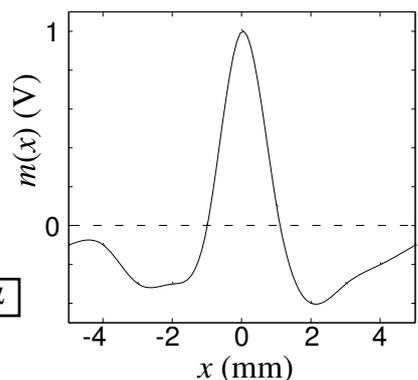


図3 実験結果