

Turing 反応拡散系を模擬するアナログ CMOS 回路

大黒 高寛 浅井 哲也 雨宮 好仁

北海道大学 工学部 電子工学科

〒060-8628 札幌市北区北 13 条西 8 丁目

Phone : 011-706-7147

E-mail : {daikoku, asai, amemiya}@sapiens-ei.eng.hokudai

あらまし

反応拡散系を模擬したアナログ CMOS 集積回路の構成法について提案する。反応拡散系のパターン生成機能を集積回路上に模擬することで、並列かつ高速な画像処理デバイスを作ることが可能である。本稿においては反応拡散モデルの一つであるチューリングモデルをアナログ CMOS 集積回路に実装した。この集積回路は紋様画像などの修復や強調の処理に応用可能であり、一例として指紋画像の復元などに適用できると期待される。

キーワード 反応拡散系, アナログ CMOS 集積回路, チップ化, チューリングパターン

An Analog CMOS Circuit Imitating Turing's Reaction-Diffusion System

Takahiro Daikoku Tetsuya Asai and Yoshihito Amemiya

Department of Electrical Engineering, Hokkaido University

Kita13, Nishi8, Kita-ku, Sapporo, 060-8628, Japan

Phone : 011-706-7147

E-mail : {daikoku, asai, amemiya}@sapiens-ei.eng.hokudai

Abstract

We propose an analog CMOS integrated circuit that imitates the reaction-diffusion system. We can make a parallel, high-speed image processing device by imitating a pattern formation of the reaction-diffusion system on an integrated circuit. In this paper, we designed the Turing's reaction-diffusion system on an analog CMOS integrated circuit. We expect that this integrated circuit can be applied to the restoration of a pattern image, the processing of a pattern emphasis and the restoration of a fingerprint pattern.

Keyword reaction-diffusion system, analog CMOS integrated circuit, chip, Turing pattern

1. はじめに

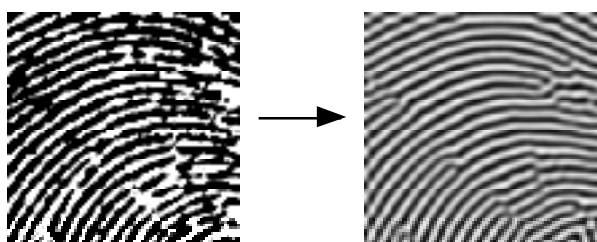
反応拡散系とは多種の物質間の化学反応と物質の拡散が混在した非平衡—開放システムである[1]。この系は自然界の至る所に存在し生物の自己組織化などの舞台になっていると考えられている。この反応拡散系は強い非線形性をもち、様々な工学的応用が研究されている[2][3]。本稿ではその一つであるチューリン

グ反応拡散系を模擬したアナログ CMOS 集積回路の構成法、チップ試作、試作チップ測定結果について報告する。

チューリング反応拡散系は 1952 年に A. Turing が生物の形態形成を物理的に説明するために用いられた[4]。この系は「適切な条件下で 2 つの物質が互いの物質生成を制御しつつ拡散する時、物質の濃度パターンが空間的な秩序構造（チューリングパターン）を形

成する」という機能をもつ。工学的には一種の空間周波数フィルタとみることができ、様々な画像処理に活用できる。例えば近年注目されている個人認識のための指紋画像処理（画像修復、強調）に応用できる（図1）[5]。

また、チューリングモデルに基づく画像処理は全画素を一斉に状態変化させる並列処理であるため、高速動作が期待できる。この特徴を活かした LSI の開発に向けて、化学反応を模擬する反応回路と物質拡散を模擬する拡散回路を提案した。また、デバイスのばらつきを考慮して設計を行い、試作チップ測定で、チューリングパターンの生成を確認した。



(欠損のある入力画像) (修復後の出力画像)

図1 チューリング反応拡散系を用いた指紋画像修復

2. 反応拡散方程式と集積回路化

2.1 反応拡散方程式

化学反応と物質拡散が混在した反応拡散系の挙動は反応項が二種類のみ、かつ反応項が濃度に対し線形な関数のとき

$$\begin{cases} \frac{\partial u}{\partial t} = au - bv + D_u \nabla^2 u \\ \frac{\partial v}{\partial t} = cu - dv + D_v \nabla^2 v \end{cases} \dots\dots\dots (1)$$

の反応拡散方程式で表される。 u, v は物質濃度、 t は時間、 D_u, D_v は物質の拡散係数を示す。右辺第一項（反応項）は化学反応による物質の化学変化であり、右辺第二項（拡散項）は拡散による濃度の変化を示す。反応項の係数 a, b, c, d は反応ダイナミクスを決定するパラメータである。式 (1) において $a, b, c, d > 0$ ならば u は活性因子、 v は抑制因子である。この系の挙動は反応項の係数、拡散係数の値により様々に分かれる（後述）。一例として $a - d < 0$ かつ $bc - ad > 0$ のとき、 $D_v \gg D_u$ であれば式 (2) に示す固有波長 k をもつ u と v の空間的な周期構造（チューリングパターン）が成長する。

$$k = \left(\frac{bc - ad}{D_u D_v} \right)^{\frac{1}{4}} \dots\dots\dots (2)$$

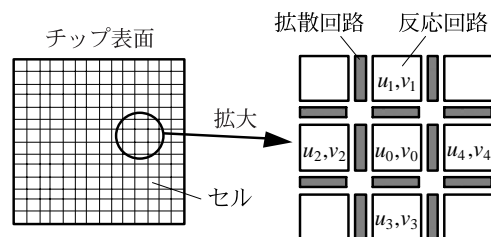


図2 反応拡散チップ

チューリングパターン発生メカニズムは以下のとおりである。いま局所的に活性因子の濃度 u が周囲より高いときを考える。活性因子は自分の濃度が大きいほど生成量も大きいので、その場所で濃度 u は周囲と比べて一層大きくなる。同じ場所で抑制因子の生成量も増大するが、抑制因子の拡散係数が活性因子より十分に大きい ($D_v \gg D_u$) ならば抑制因子の大部分は周囲に拡散する。そのため周囲では活性因子の生成量が逆に抑えられて減少する。その結果、濃度 u の微少な初期擾乱が時間とともに増幅されて空間的な周期構造—チューリングパターンに成長する。なお実際の反応拡散系では、物質濃度が大きくなると反応項に非線形性が現れてパターンの成長が停止し安定する。このチューリングパターンは、その特徴の一つとして、空間的に与えられた初期濃度パターンのうち固有波長と等しい成分を種として成長する。これを利用することで図1のような画像処理に応用できる。

2.2 反応拡散チップの構成

チューリング反応拡散系のダイナミクスをシリコン LSI 上に模擬する構成を図2に示す。LSI 全体を多数の微小領域（セル）に分割する。セル内では化学物質の濃度は均一とみなす。各セルに反応項を模擬する反応回路をおき、2つの化学物質の濃度は2つの電圧信号で表す。以後、この電圧信号を u （活性因子）および v （抑制因子）と記す。隣り合う反応回路の間は拡散項を模擬する拡散回路で接合し、LSI を構成する。このとき N 個の一次元系での空間周波数 s は

$$s = \frac{N}{\pi} \arcsin \left(\frac{1}{2} \left(\frac{bc - ad}{D_u D_v} \right)^{\frac{1}{4}} \right) \dots\dots\dots (3)$$

となる。

3. 反応拡散回路の構成

3.1 反応回路

電子回路による反応回路の構成を図3に示す。一セルは差動対4つ（D1～D4）、キャパシタ C2 対、

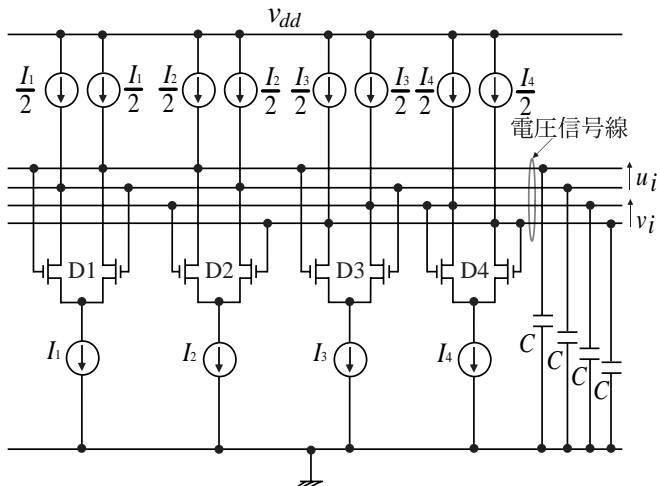


図 3 反応回路の構成

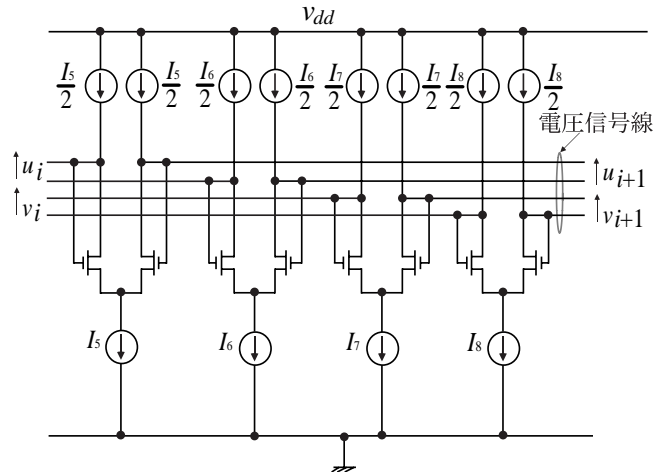


図 4 拡散回路の構成

およびバイアス電流源 ($I_1 \sim I_4$)、負荷電流源 ($I_1/2 \sim I_4/2$) から成る。本稿では電流源は電流ミラー回路を用いた。各対の差動電圧 (2 つの電圧信号線の差) をそれぞれ u, v に対応させる。各差動対の出力電流は電圧 u, v により決定され、キャパシタ C を充放電する。ここで差動対の MOS トランジスタが二乗領域で動作するとき、この反応回路のダイナミクスは

$$\begin{cases} C \frac{du}{dt} = F_1(u) - F_2(v) & F_i(x) = \sqrt{\beta_i I_i} x \sqrt{1 - \frac{\beta_i}{4I_i} x^2} \left(|x| < \sqrt{\frac{2I_i}{\beta_i}} \right) \\ C \frac{dv}{dt} = F_3(u) - F_4(v) & F_i(x) = I_i \left(x > \sqrt{\frac{2I_i}{\beta_i}} \right), I_i \left(x < \sqrt{\frac{2I_i}{\beta_i}} \right) \end{cases}$$

.....式 (4)

で表される[6]。式 (4) において $F_i(x)$ は i 番目の差動対 D_i の伝達特性、 β_i は差動対 D_i のトランジスタの利得係数を表す。差動電圧の小さい領域では伝達特性は線形とみなすことが出来る[6]ので 4 つの差動対の伝達コンダクタンス比を $a : b : c : d$ に設定すれば式 (1) の反応項と同様の動作が得られる。差動対の伝達コンダクタンスはバイアス電流、差動対の利得係数を変えることで任意に設定できる。

3.2 拡散回路

拡散回路の構成を図 4 に示す。反応回路と同様に差動対 4 つを使用し、バイアス電流 (I_0) と負荷電流 ($I_0/2$) を流す。電流源には電流ミラー回路を用いた。隣接する 2 つの電圧信号線を差動対によって接続する。差動対の伝達特性から差動電圧が小さい時は電位差に比例した電流が高電位側から低電位側に流れる[7]。この回路の電圧電流特性は

$$I = g_m(u_{i+1} - u_i) \quad \dots\dots\dots (5)$$

となる。式 (5) において g_m は差動対の伝達コンダ

クタンスであり拡散係数に対応する。従って反応回路と同様にバイアス電流、差動対の利得係数により抵抗値が可変な抵抗デバイスとなる[7]。隣接する反応回路の電圧信号 u, v をそれぞれ接続することで反応回路の電圧信号が拡散回路を介して隣のセルへと伝搬 (拡散) する。

4. 回路の動作解析とシミュレーション

4.1 反応回路の動作

まず反応回路の動作解析を行った。反応回路のダイナミクスは差動電位差が小さい場合 (線形領域) と大きい場合 (非線形領域)、それぞれについて解析する必要がある。各々の解析に際し、次の三点の仮定をおいた。

- ① 差動対の利得係数は全て同じ ($\beta_1 = \beta_2 = \beta_3 = \beta_4$)
- ② 差動対の伝達特性を折れ線で近似) [図 5 (a)]
- ③ 電流源の電流を $I_1 = I_3, I_2 = b^2 I_1, I_4 = d^2 I_1$ と設定

上記の三点の仮定のもとに解析で求めた反応回路の動作分岐図を図 5 (b) に示す。回路の動作モードはパラメータ b, d により決定され、様々なモードをとる。各領域での動作を以下に記す。

- A の領域：単調収束
 - B の領域：振動収束
 - C の領域：小振幅で振動発散、大振幅で収束なのでリミットサイクルを描く
 - D の領域：単調発散 (電源電圧 v_{dd} により制限される)
 - E の領域：振動発散 (電源電圧 v_{dd} により制限される)
- 回路動作の SPICE シミュレーション例を次に示す。図 6 (a) は図 5 (b) の領域 B のときであり、線形領域で安定条件が満たされ、原点に振動しながら収束する場合である。パラメータは $a : b : c : d = 1 : 2 : 1 : 1.5$, $C = 0.5\text{pF}$ である。チューリングパターンを発生さ

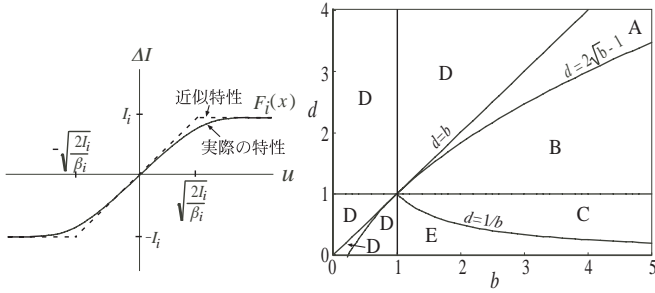


図 5 (a) 伝達特性の近似 (b) 反応回路の分岐図

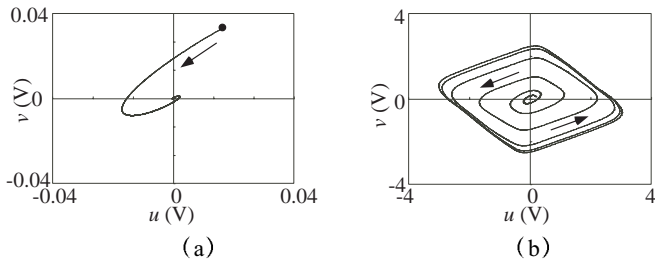


図 6 反応回路の動作例

せるにはこの状態に回路パラメータを設定する。図 6 (b) は図 5 (b) の領域 E のときであり、線形領域、非線形領域いずれの場合にも不安定条件が成立する場合である。 u と v の振幅は振動しながら発散する場合である。このとき発散は回路の電源電圧 v_{dd} によって制限され、図のようなアトラクタを描く。パラメータは $a : b : c : d = 1 : 1.2 : 1 : 0.5$, $C = 0.5\text{pF}$ である。

4.2 拡散回路の動作

図 4 に示した拡散回路をキャパシタを介して 40 個接続し、周期的な一次元構造をつくりシミュレーションを行った。中央 3 つのセルのキャパシタ初期電位を v_{dd} に設定したときの電荷の拡散の様子を図 7 (a) , (b) に示す。伝達コンダクタンスは図 7 (b) では (a) の 2 倍である。時間とともに電荷が周囲に拡散していく。差動対の伝達コンダクタンスを変えることで拡散の速度を任意に調節できる。

4.3 チューリングパターンの発生

シミュレーション上でチューリングパターンの発生を確認するために 50 個のセルを拡散回路を介して周期的に一次元接続した[7]。チューリングパターンを発生させるために反応回路のパラメータは原点に収束するように設定し、拡散係数比を $D_v \gg D_u$ とした。また、初期値として u にランダムな微小擾乱を与えた。

上記のように設定したときのチューリングパターンの発生を図 8 (a) に示す。また反応回路の伝達コンダクタンスを変えるとチューリングパターンの空間周波数を任意に変えることができる[図 8 (b)]。

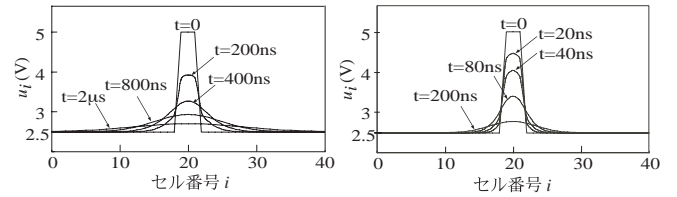


図 7 拡散回路の動作

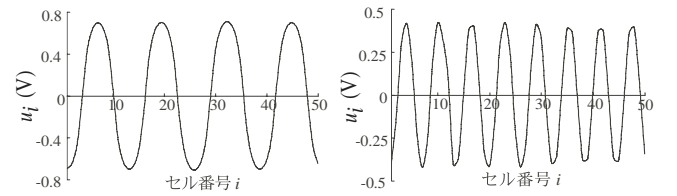


図 8 チューリングパターンの発生

5. チップの試作と測定

5.1 トランジスタの特性ばらつき

アナログ CMOS 回路の設計において、重要な課題はデバイスの特性ばらつきである。チップ内において製造条件の揺らぎにより MOS トランジスタのしきい値などが変動する[8]。そのため特性ばらつきに強い回路設計を行う必要がある。本稿で提案した反応拡散回路において一番に問題となるのはバイアス電流と負荷電流のミスマッチングである。しきい値電圧のばらつきによりこのマッチングが大きく崩れると各セルのキャパシタを充放電する電荷量がばらつき、その結果電圧信号 u , v の値が変動する。また、バイアス電流がばらつくことで反応回路が安定条件から外れチューリングパターンを生成できなくなる恐れがある。MOS トランジスタのしきい値ばらつきの影響を軽減するために、すべての MOS トランジスタのゲート寸法を最小寸法の 3 倍で設計した。これによりしきい値のばらつきを小さく抑えることができる[9][10]。また、カレントミラー回路ではさらにゲート長を大きくすることで精度を高めた。ゲート寸法によるカレントミラーの出力電流の変化を図 9 に示す。バイアス電流は $10\mu\text{A}$ である。しきい値のばらつきをガウス分布とし、中心値から $\pm 5\%$ と比較的大きな割合でばらつかせ、モンテカルロ法により 500 回シミュレーションを行った。ゲート寸法が大きくなるにつれ出力電流 I_{mir} の精度が上がるのがわかる。本稿で提案した反応拡散回路の場合、正常に動作をさせるには、バイアス電流と負荷電流を数%以内にマッチングさせる必要がある。そこで図 9 の出力電流の平均値を出しマッチングの精度を計算した。表 1 よりゲート寸法が $W/L = 7.2\mu\text{m} /$

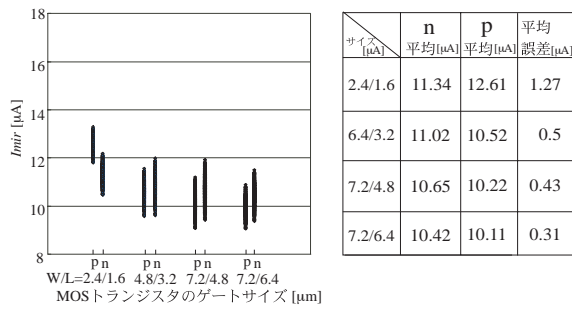


図 9 ゲート寸法と出力電流ばらつき 表 1 平均値

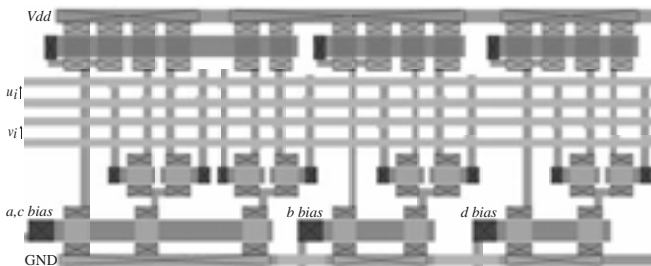


図 10 (a) 反応回路のレイアウト

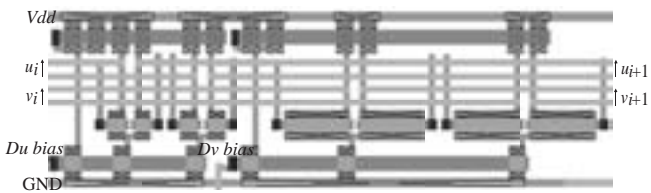
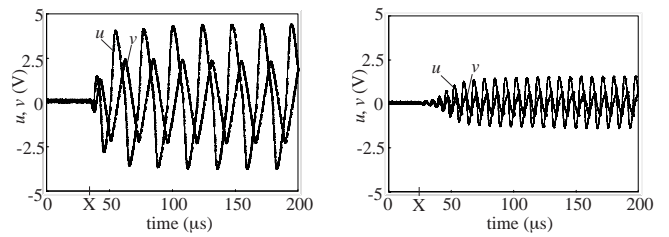


図 10 (b) 拡散回路のレイアウト

6.4 μm のときの精度が最もよく数%以内にマッチングさせることができる。以上の解析からしきい値ばらつきの影響を小さく抑え、マッチングの精度のよい $W/L = 7.2\mu\text{m} / 6.4\mu\text{m}$ を nMOS / pMOS カレントミラーのゲートサイズとした。

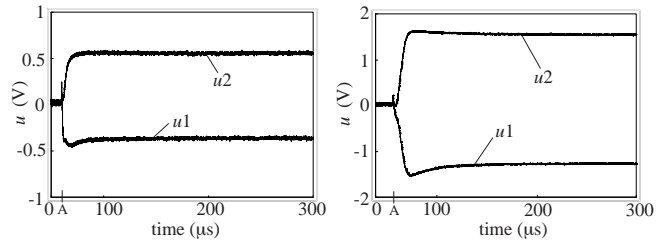
5.2 回路の設計

以上の解析を基にチューリング反応拡散回路を MOSIS AMIS 1.5- μm CMOS プロセスにより試作した。反応回路、拡散回路のレイアウトパターンを図 10 (a), (b) に示す。反応回路における MOS トランジスタのゲートサイズは nMOS / pMOS カレントミラー回路では $W/L = 7.2\mu\text{m} / 6.4\mu\text{m}$, 差動対では $W/L = 7.2\mu\text{m} / 4.8\mu\text{m}$ である。キャパシタの容量は回路の寄生容量を利用した。拡散回路における MOS トランジスタのサイズは nMOS / pMOS カレントミラー回路では $W/L = 7.2\mu\text{m} / 6.4\mu\text{m}$, u についての拡散回路の差動対で $W/L = 7.2\mu\text{m} / 4.8\mu\text{m}$, v についての拡散回路の差動対で $W/L = 28.8\mu\text{m} / 4.8\mu\text{m}$ である。 u, v の拡散回路の差動対のサイズの違いはあらかじめ拡散係数にある程度の差を設けておくためである。



(a) 振動発散 (b) リミットサイクル

図 11 反応回路単体の測定結果



(a) (b)

図 12 2セル間での非一様安定状態

5.3 回路の動作

反応回路単体の動作を測定した。図 5 (b) の分岐図を基にパラメータを設定し、その動作を確認した。測定結果の一例を以下に示す。図 11 (a) はパラメータ d の値を変えて、図 5 (b) の B から E の領域へ動作モードを変化させたときの様子である。図中の X 点の時間に回路パラメータを収束領域から振動発散領域へと切り換えた。原点に収束している状態から振動が始まり、電源電圧により頭打ちになるまで振動しながら発散することを確認した。回路のパラメータは $a : b : c : d = 1 : 1.5 : 1 : 1.3 \rightarrow 0.2$ であり、振動の周波数は 40kHz であった。図 11 (b) はパラメータ d の値を変えて、図 5 (b) の B から C の領域へ切り換えたときの様子を示す。図中の X 点の時間に回路パラメータを A から C の領域へと切り換えた。 u, v ともに安定点 (原点) に収束する状態から振動状態へと移行する様子を確認した。パラメータは $a : b : c : d = 1 : 2 : 1 : 1.3 \rightarrow 0.8$ である。その他の領域についても分岐図に基づき正常に動作を行うことを確認した。

次に反応回路二つを拡散回路で結合したときの動作について測定を行った。2つのセルの電圧 u をそれぞれ u_1, u_2 とする。この場合、拡散係数比が $D_v \gg D_u$ であると一方のセルの v の濃度が他方に比べて上昇し、2つのセル間で濃度差が生まれる。この結果 u に対しては v の濃度が高いセルでは生成が抑えられ逆に v の濃度が低いセルでは濃度が上昇する。なおある程度の濃度差が生まれると回路の非線形性が現れ定常状態に落ちつく。拡散係数比を $D_u : D_v = 1 : 9$ に

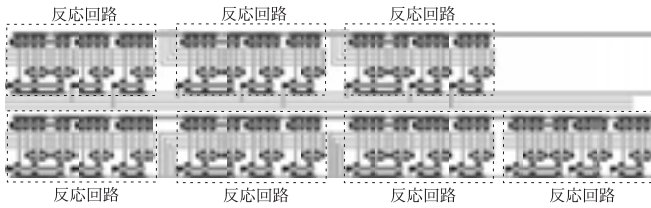


図 13 小規模ネットワークのレイアウト

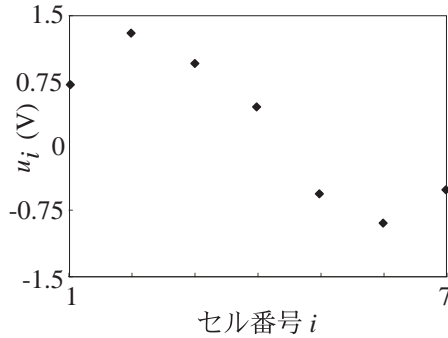


図 14 チューリングパターンの発生

したときの測定結果を図 12 (a) に示す。時間の経過と共に u の電圧差が強調され最終的に非一様な安定状態に落ちつくことを確認した。また、拡散係数比を $Du : Dv = 1 : 20$ としたときの結果を図 12 (b) に示す。 v の拡散を早めることでより一層 u の生成が抑えられ、電位差が大きくなることを確認した。この非一様な状態に落ちつく機構はチューリングパターン生成の機構と同じものである。

上記の二つの測定により反応回路、拡散回路ともに正常に動作をすることを確認した。

チューリングパターンの発生を確認するために 7 つの反応回路を固定抵抗によって接続した。反応回路を並べたレイアウトを図 13 に示す。本稿の実験では MOS トランジスタのしきい値ばらつきにより回路が正常に動作しなくなる可能性を危惧し、拡散を模擬するために拡散回路ではなく固定抵抗を用いた。反応回路のパラメータは収束条件を満たすように設定し、拡散係数比は $Du : Dv = 1 : 100$ とした。なお、初期値は特に与えず、自然に存在する微少なノイズを初期擾乱として利用した。測定結果を図 14 に示す。7 つのセル間で非一様な安定状態 (チューリングパターン) の発生を確認した。このパターン生成の機能を指紋画像の修復、強調といった画像処理に応用できる。

6. まとめ

反応拡散系の一つであるチューリングモデルのパターン生成機能を模擬する CMOS 回路 (反応回路と拡散回路) を提案した。提案した回路の解析とシミュ

レーションを行い動作を確認した。またトランジスタのばらつきを考慮してチップを試作し、解析通りに正常に動作をすることを測定で確認した。小規模ネットワークではあるがチューリングパターンの発生を確認できた。今後は大規模なネットワークに拡張することで様々な画像処理を行う画像処理 LSI の実現に向けた検証を行っていく。

参考文献

- [1] 三池, 他, 「非平衡系の科学 III - 反応拡散系のダイナミクス」, 講談社, 1997.
- [2] Kato H., Asai T, and Amemiya Y, "Reaction-diffusion neuro chips: analog CMOS implementation of locally coupled Wilson-Cowan oscillators," Proceedings of the Fifth International Conference on Cognitive and Neural Systems (ICCN'S'2001), P2-41, 2001.
- [3] Nishimiya Y, Sunayama T, Asai T, and Amemiya Y, "Reaction-Diffusion Chip based on Cellular-Automaton Processing," Proceedings of the International Symposium on Nonlinear Theory and its Applications (NOLTA'2001), pp. 593-596, 2001.
- [4] A. M. Turing, "The molecular basis of morphogenesis," Phil. Trans. R. Soc. , B237, pp. 37-72, 1952.
- [5] W. Fujita, T. Aoki, and T. Higuchi, "A digital reaction-diffusion system for texture image processing," IEEE Int.Symp. on Intelligent Signal Processing and Communication Systems (ISPACS' 99), pp, 113-116, Phuket, 1999.
- [6] Daikoku T., Asai T., and Amemiya Y., "An analog CMOS circuit implementing Turing's reaction-diffusion model," Proceedings of the 2002 International Symposium on Nonlinear Theory and its Applications, pp. 809-812, Xi'an, People's Republic of China (Oct. 7-11, 2002).
- [7] 大黒, 浅井, 雨宮, "拡散現象を模擬するアナログ CMOS 回路," 電気情報通信学会ソサイエティ大会講演 (宮崎), 2002.
- [8] S. Nassif, "Within-Chip Variability Analysis," International Electron Devices Meeting, San Francisco, CA, pp. 283-286, 1998.
- [9] K. R. Lakshmi Kumar, R. A. Hadaway, and M. A. Copeland, "Characterization and Modeling of Mismatch in MOS transistors for Precision Analog Design," IEEE Journal of Solid State Circuits, SC-21, pp. 1057-1066, 1986.
- [10] M. J. M. Pelgrom, A. C. J. Duinmaijer, and A. P. G. Welbers, "Matching Properties of MOS transistors," IEEE Journal of Solid-State Circuits, SC-24, pp. 1433-1439, 1989.