

電子回路で容易に実装可能な二重井戸ポテンシャル系における確率共鳴 ～オペアンプ一個でできる確率共鳴実験～

宇田川 玲[†] 浅井 哲也[†] 吉田 和徳^{††} 雨宮 好仁[†]

[†] 北海道大学 大学院情報科学研究科 〒060-0814 札幌市北区北14条西9丁目

^{††} 北海道大学 工学部情報エレクトロニクス学科 〒060-0814 札幌市北区北14条西9丁目

E-mail: †utagawa@lalsie.ist.hokudai.ac.jp

あらまし 一個のオペアンプで実現できる二重井戸ポテンシャル系を提案する。まず、提案モデルのダイナミクスからポテンシャルを導出し、この系が双安定性を持つための条件を示す。次いで、この系を用いた確率共鳴のシミュレーション実験を行う。古典的な二重井戸ポテンシャル系における確率共鳴実験と同様に、正弦波入力によりポテンシャル障壁を動的に変化させ（ただし、障壁が残る程度の正弦波入力の振幅を設定する）、さらに、入力に雑音を加える（障壁を超える雑音強度を加える）ことで安定点を移動させる。雑音強度に対する出力のSNR (signal-to-noise ratio) を計算した結果、古典的な二重井戸ポテンシャル系と同様の確率共鳴曲線が得られた。また、オペアンプを用いた電子回路実験により、モデルと同様の確率共鳴現象が起こることを確認した。

キーワード 確率共鳴, 二重井戸ポテンシャル, 電子回路

Stochastic Resonance in a Simple Electrical Circuits having a Double-Well Potential

Laboratory Experiments with a Single Operational Amplifier

Akira UTAGAWA[†], Tetsuya ASAI[†], Kazunori YOSHIDA^{††}, and Yoshihito AMEMIYA[†]

[†] Graduate School of Information Science and Technology, Hokkaido University
Kita 14, Nishi 9, Kita-ku, Sapporo, 060-0814 Japan

^{††} Department of Electronics and Information Engineering, Hokkaido University
Kita 14, Nishi 9, Kita-ku, Sapporo, 060-0814 Japan

E-mail: †utagawa@lalsie.ist.hokudai.ac.jp

Abstract In this report we propose a double-well potential system that can easily be implemented by a single operational amplifier. The system is described by the same dynamics as traditional analog neurons. First, we introduce a potential function obtained from the proposed dynamics, and show the bistable conditions. Then we examine the stochastic resonance (SR) behavior in the system by extensive computer simulations. As in traditional SR systems, we applied sinusoidal inputs to the system where the potential barrier is dynamically fluctuated (but the barrier is not flattened with this input). The stable points can be fluctuated by adding Gaussian noises when the barrier is vanished by the noise addition. As a result of calculations of signal-to-noise ratios (SNR) of the temporal outputs for various noise strength, we found that the system exhibited qualitatively the same SR characteristics as in traditional double-well SR systems. Finally, we show experimental results of an electronic SR system that is implemented by a single operational amplifier, and demonstrate that the circuit exhibits the same SR behaviors as demonstrated in the proposed double-well potential system.

Key words stochastic resonance, double-well potential, electrical circuits

1. まえがき

確率共鳴とは、本来応答できないような微弱な入力信号があるシステム与えられたとき、外部から雑音を加えることによってシステムが確率的に応答できるようになる現象のことをいう [1]~[3]。しきい素子を用いた（ダイナミクスを持たない）システム [4]~[7]、単安定系 [8], [9]、双安定系（二重井戸ポテンシャル系） [10], [11] における確率共鳴がこれまで深く研究されてきた。また、電子回路や半導体デバイスを用いたしきい素子システム [12]~[15]、双安定系 [16]~[18]、半導体レーザーなどにおける確率共鳴の例もこれまでに幾つか示されている [19]~[21]。

電子回路や半導体デバイスで見られる確率共鳴現象は、センサアンプ等の微弱信号の検出に応用できると考えられている [3], [6], [7]。一方、双安定な電子回路における確率共鳴現象は、微弱信号の検出応用のみならず、双安定回路の本来の機能であるメモリ動作にも応用できそうである。例えば、本来内部状態を書き換えることのできないような微弱な振幅の書き込みデータが与えられても、雑音によりそのデータを取り込む（記憶する）ことができるかもしれない。

既に実用化されている半導体メモリデバイスに確率共鳴の原理を取り込むことは難しそうであるが、ビットエラーがある程度許容でき、かつ極低消費電力動作が望まれるような環境では、確率共鳴メモリが役に立つ可能性がある。デジタル回路の消費電力は電源電圧の二乗に比例するため、電源電圧を下げることは低消費電力化に効果的である。しかし、電源電圧を下げすぎると、MOS FET のしきい値のバラツキにより、データが書き込めない、または保持したデータが失われる。例えば、45-nm CMOS プロセス ($\sigma \approx 50$ mV) では、最大で 250 mV (5σ) 程度しきい値がばらつく。通常、サブスレッショルド・リーク電流を抑えるために設計しきい値電圧を比較的高め (0.2 V 程度) に設計するため、最大のしきい値は 0.45 V 程度となる。したがって、現状では電源電圧を 0.5 V 以下にすることは難しいようだ。このような低電圧/バラツキが支配的になってくるような動作環境で、メモリの内部状態を確率的に（意図したとおりに）更新するために、雑音の力を借りることができないだろうか。しきい値バラツキによってデータが書き込めない状況でも、メモリの二重井戸ポテンシャルにゆらぎを与えて障壁の高さを動的に変化させれば、データを（確率的に）書き込めるかもしれない。雑音源は至る所に存在する。例えば、集積回路の電源雑音 [22] をキャパシタ経由で取り込んでもよい。

上記のような確率共鳴現象のメモリ応用を考える場合、個々の双安定回路 (= 1 ビットメモリ) を小さく設計する必要がある。最も簡単な双安定回路は、よく知られたインバータを二個用いたラッチ回路である。インバータ単体の静特性は容易に計算から得られるものの、それらを組み合わせた双安定系のダイナミクスから二重井戸ポテンシャルを導出するには少々骨が折れそうである。そこで、数学的な取り扱いが容易かつ簡単な回路で構成可能な双安定系（メモリセル）のモデルを提案し、このモデルを用いた確率共鳴のシミュレーションおよびオペアンプを用いた電子回路実験を行う。

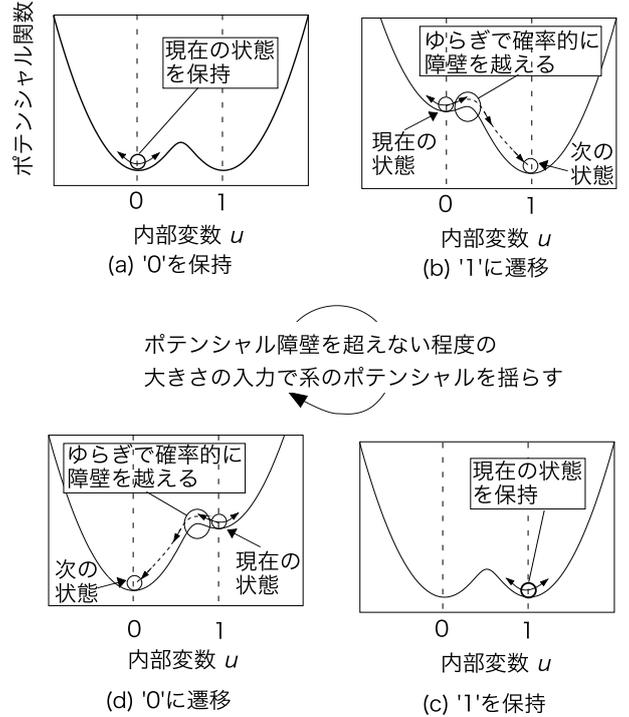


図1 提案する系の二重井戸ポテンシャル。

2. 二重井戸ポテンシャル系における確率共鳴

古典アナログニューロン単体のダイナミクスは

$$\tau \frac{du}{dt} = -u + f(\text{input}), \quad (1)$$

のように記述されることが多い (u は膜電位, τ は時定数, $f(\cdot)$ は非線形応答関数)。本稿では、少々天下り的であるが、以下のようなダイナミクス

$$\tau \frac{du}{dt} = -u + f_{\beta}(u - I), \quad (2)$$

を考える。ここで、 $f_{\beta}(\cdot)$ はスロープ β のシグモイド関数, I は外部入力信号である。 β が十分大きいと仮定すると、 $u > I$ の場合は $u \rightarrow 1$, $u < I$ の場合は $u \rightarrow 0$ で安定する。よって、この系は双安定系であると容易に推測できる。

次に、この系のポテンシャル関数 H を求めてみよう。系が安定であることを示すためには、

$$\frac{\partial H}{\partial t} = \frac{du}{dt} \cdot \frac{\partial H}{\partial u} < 0, \quad (3)$$

を満足する関数 H が求ればよい。その一つの条件は

$$\frac{\partial H}{\partial u} = -\tau \frac{du}{dt}, \quad (4)$$

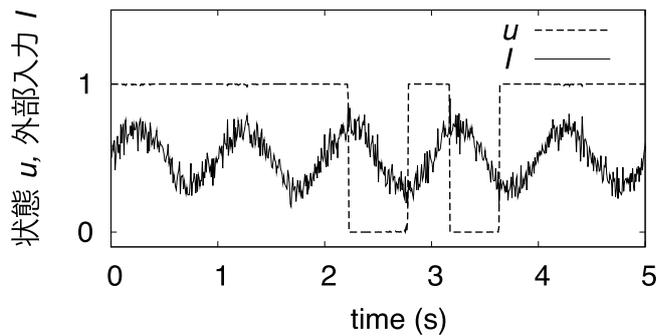
である。上式に (2) を代入すると

$$\frac{\partial H}{\partial u} = u - f_{\beta}(u - I), \quad (5)$$

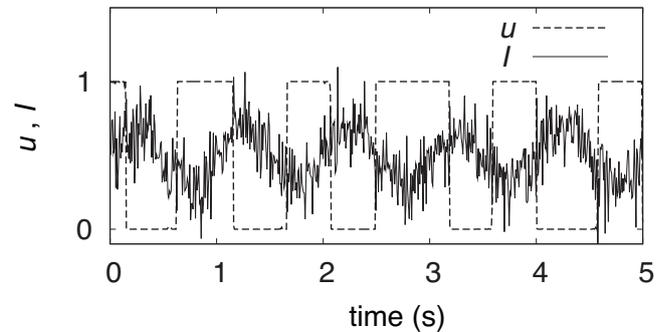
を得る。これを u で積分すれば、この系のポテンシャル関数

$$H = \frac{1}{2}u^2 - \frac{1}{\beta} \ln(\exp(\beta u) + \exp(\beta I)) + C, \quad (6)$$

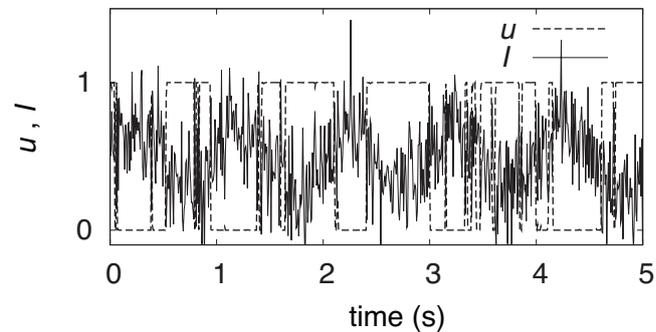
が得られる (C は積分定数)。



(a) 雑音 $n(t)$ の標準偏差 $\sigma = 0.06$



(b) $\sigma = 0.15$



(c) $\sigma = 0.22$

図2 二重井戸ポテンシャル系における確率共鳴。

求めたポテンシャル関数のプロット例を図1に示す。外部入力 I の大きさに応じて、 u の状態0と1の間のポテンシャル障壁の高さが変化する。 $I = 0.5$ の場合 (図1(a), (c))、 u の状態0と1の間に最も高いポテンシャル障壁が存在する。この障壁を越えるような入力を与えられない限り、系は現在の状態を保持する。状態を変化させるためには、外部入力 I の大きさを0または1にして、障壁をなくせばよい。たとえば、外部入力として振幅1 pp, オフセット0.5の周期信号を与えれば (I は0~1)、 $I = 0$ のときに u が状態1へ遷移し、 $I = 1$ のときに u が状態0へ遷移するはずである。また、たとえ障壁が残っていても、適度な強度の外部雑音を I に加えることにより、状態を確率的に遷移させることが可能である。たとえば、外部入力が振幅0.6 pp, オフセット0.5の周期信号 (I は0.2~0.8) であったとする。図1(b), (c) は、それぞれ $I = 0.2, 0.8$ におけるポテンシャルの様子を表す。このように障壁が低い状態で、ポテンシャル障壁がなくなるような強度の雑音を I に加えると、 I の大きさに応じて状態を確率的に遷移させることができる。たと

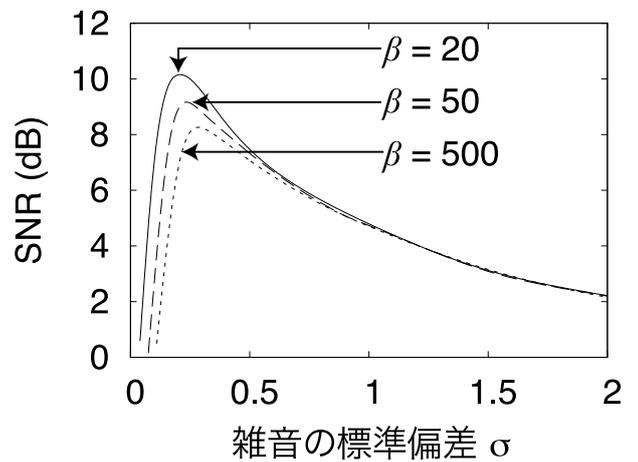


図3 二重井戸ポテンシャル系の確率共鳴曲線。

えば、 $I = 0.8$ のときに状態0に遷移する確率が高く、 $I = 0.2$ のときに状態1に遷移する確率が高くなるような強度の雑音を与えれば、外部入力 I の増減に追従して u の状態が遷移するようになるだろう。さらに雑音強度を増やすと、外部入力の大きさに関係なく状態が遷移するようになる。上記のような現象は、一般に「二重井戸ポテンシャル系における確率共鳴」とよばれる。

式(2)のモデルを用いた確率共鳴の数値シミュレーションを行った ($\tau = 10^{-3}$, $\beta = 20$, $I = A \cdot \sin(2\pi f_0 t) + B + n(t)$, $A = 0.2$, $f_0 = 1$ Hz, $B = 0.5$)。 $n(t)$ は標準偏差 σ のガウシアンノイズである (帯域制限: 100 Hz)。図2に $\sigma = 0.06, 0.15, 0.22$ のときの u および外部入力 I の時間変化を示す。雑音の標準偏差が小さいとき ($\sigma = 0.06$) は、ポテンシャル障壁が消える確率が低く、よって u の状態が遷移する確率も低い [図2(a)]。図2(b)に示すように、雑音の標準偏差を大きくすると ($\sigma = 0.15$) と、外部入力 (1 Hz の正弦波入力) の増減に追従して u の状態が遷移するようになる (I が高いと u が0, I が低いと u が1に遷移する)。これがこの系で確率共鳴が最も強く起きている状態である。さらに雑音の標準偏差を大きくすると、外部入力信号は雑音に埋もれてしまい、 u は状態0, 1の間をランダムに遷移するようになる [図2(c)]。

雑音の標準偏差 (σ) およびシグモイド関数のスロープ β に対する系の SNR ($\equiv 10 \log_{10} S(f_0)/B(f_0)$; $S(f_0), B(f_0)$ はそれぞれ u の PSD の f_0 におけるシグナルおよびバックグラウンドレベル) の変化を図3に示す。 σ を大きくすると SNR が増加し、 $\sigma = 0.2$ で SNR が最大 (約 10 dB) となった ($\beta = 20$ の場合)。 σ をさらに大きくすると、SNR が徐々に減少するという、典型的な確率共鳴特性が得られた。また、 β を大きくすると ($\beta = 50, 500$)、SNR が最大となる σ の値が大きくなり、SNR の最大値が小さくなった。これは β の増加によりポテンシャル障壁が高くなり、状態遷移が起きにくくなるためである。よって、高い SNR を低雑音環境下で得るためには、小さな β を選ぶ必要がある。

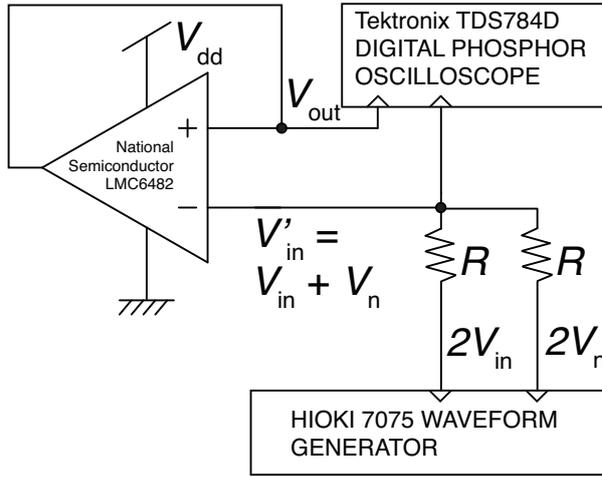


図4 オペアンプを用いた双安定回路と実験構成.

3. 二重井戸ポテンシャルを持つ電子回路

前章にて導入した二重井戸ポテンシャル系を一個のオペアンプを用いて電子回路化する。まず、オペアンプの基本機能を思い出してみよう。オペアンプは“+”、“-”端子に与えられた電圧（たとえば V_+ と V_- ）の差 ($V_+ - V_-$) を利得 A_v で増幅する素子であり、その出力 $[A_v \cdot (V_+ - V_-)]$ はオペアンプの電源電圧 (V_{dd} , V_{ss}) 付近でクランプされる。よって、オペアンプの利得が十分に大きければ、 $V_{ss} = 0$ としたオペアンプの出力電圧は $V_{dd} \cdot \theta(V_+ - V_-)$ で近似的に表せる [$\theta(\cdot)$ はステップ関数]。

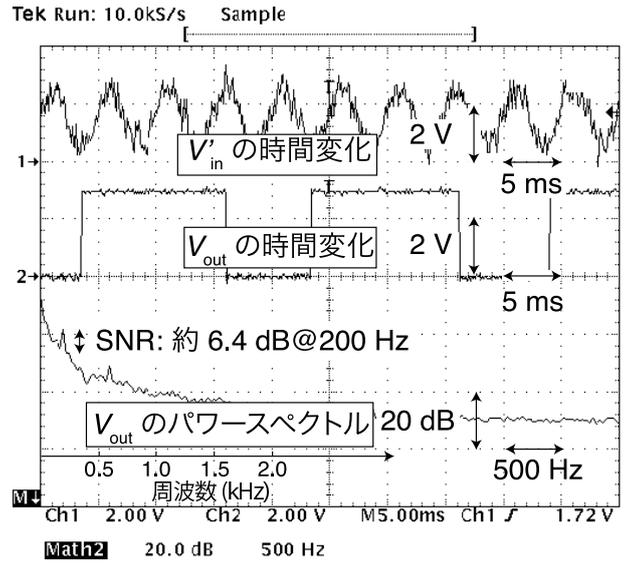
2章にて提案した系の時定数 τ が非常に小さい場合 ($\tau \ll 1$)、(2) より $u \approx f_\beta(u - I)$ を得る。ここで、 u と I を電圧と考えれば、 $f_\beta(u - I)$ も電圧である。 u と I に V_{dd} をかけたものを、それぞれ V_{out} , V'_{in} としよう。また、 β が十分に大きいとして、 $f_\beta(\cdot)$ を $\theta(\cdot)$ で近似的に表す。すると、電圧の次元を持つ以下の(2)の近似式

$$V_{out} \approx V_{dd} \cdot \theta(V_{out} - V'_{in}), \quad (7)$$

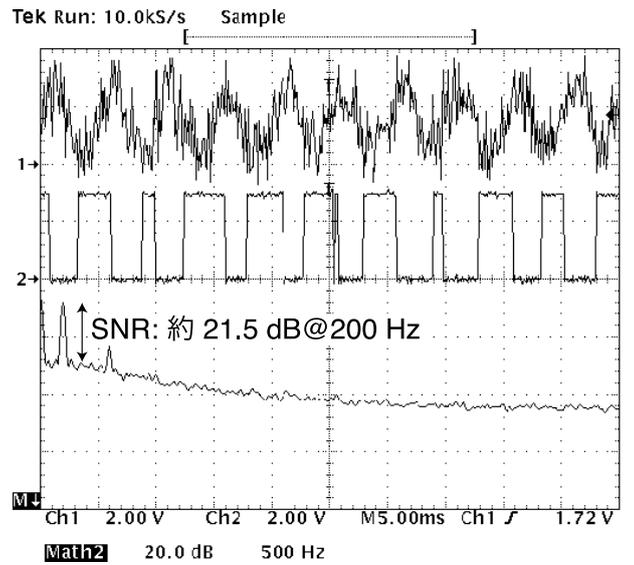
を得る（ただし、 $\tau \ll 1$ ）。上式右辺は、“+”端子に電圧 V_{out} 、“-”端子に電圧 V'_{in} を与えたオペアンプの近似出力電圧と等しい。また、上式はこのオペアンプの近似出力電圧が V_{out} に（ほぼ）等しいということを示している。よって、このオペアンプの出力と“+”端子を結線すれば、(7)は常に満たされる。つまり、オペアンプの出力と“+”端子を結線し、“-”端子に与えただけで、(2)と等価な系（ただし、 $\tau \ll 1$ ）を電子回路で実現できる。

4. 実験結果

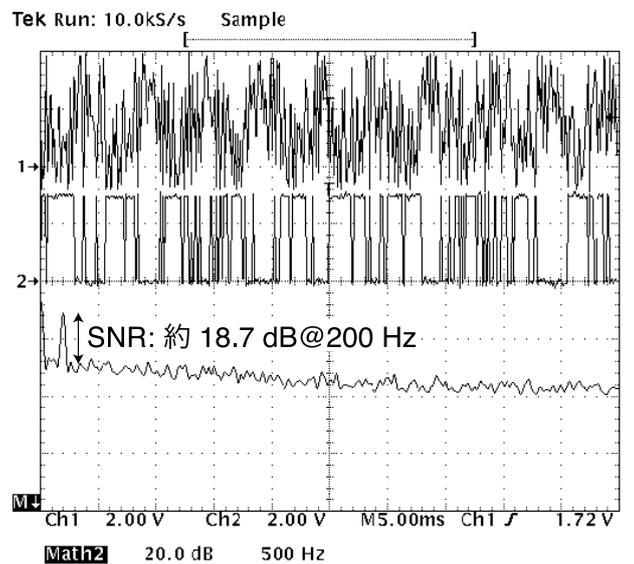
図4に実験回路の構成を示す。CMOSフルスイング（Rail-To-Rail）オペアンプ（NATIONAL SEMICONDUCTOR社製 LMC6482）を用いて実験を行った（ $V_{dd} = 3.0\text{ V}$ ）。抵抗分圧回路（ $R = 1\text{ k}\Omega$ ）を用いて、正弦波電圧 $2V_{in}$ と雑音電圧 $2V_n$ を加算平均した電圧 $V'_{in} (= V_{in} + V_n)$ をオペアンプの“-”端子（回路の入力端子）に与えた。また、 $V_{in} = V_{cm} + V_A \cdot \sin(2\pi f_0 t)$ とした（ $V_{cm}: 1.5\text{ V}$, $V_A: 1\text{ V}$, $f_0: 200\text{ Hz}$ ）。この V_{in} は、ウェ



(a) 雑音の標準偏差 $\sigma = 0.3\text{ V}$.



(b) $\sigma = 0.75\text{ V}$.



(c) $\sigma = 1.5\text{ V}$.

図5 実験結果. 各図上段: オペアンプの入力 V'_{in} , 中段: オペアンプの出力 V_{out} の時間変化, 下段: V_{out} のパワースペクトル.

ブフォームジェネレータ (HIOKI 社製 7075) を用いて生成した。雑音電圧 V_n は、平均 0、標準偏差 σ V のガウシアンノイズである。今回は、Box-Muller 法によりコンピュータで生成した乱数列をウェブフォームジェネレータに読み込ませて V_n を生成した (帯域制限: 19 kHz)。回路の入出力電圧 (V_{in}' , V_{out}) の時間変化をオシロスコープ (テクトロニクス社製 TDS784D) により観測した。同時に、回路の出力電圧 (V_{out}) のパワースペクトルをオシロスコープ内蔵の FFT モジュールにより観測 (周波数領域で 1000 回平均したものを観測) し、 f_0 におけるシグナルおよびバックグラウンドレベルから SNR を計算して、確率共鳴の評価を行った。

図 5 は $\sigma = 0.3$ V, 0.75 V, 1.5 V における回路の測定結果の例 (オシロスコープのスクリーンショット) である。各図 (a~c) において、上段が V_{in}' の時間変化、中段が V_{out} の時間変化、下段が V_{out} のパワースペクトルを表す。 σ が 0.3 V の場合、 V_{out} が遷移する確率は 0.5 程度であった [図 5(a)]。本実験で用いた V_{in} はオフセット 1.5 V、振幅 2 Vpp の正弦波 ($V_{in} = 0.5$ V~2.5 V) であるため、 V_{out} の状態が遷移するために最低限必要な V_n は +0.5 V (V_{in} が 2.5 V のとき) および -0.5 V (V_{in} が 0.5 V のとき) である。よって、 σ が 0.3 V の場合は、 V_n が 0.5 V を越える (または -0.5 V を下回る) 確率が低く、その結果、 V_{out} が遷移する確率も低い [図 5(a)]。パワースペクトルから周波数 200 Hz でのシグナルおよびバックグラウンドレベルを測定した結果、SNR は約 6.4 dB であった。 $\sigma = 0.75$ V の場合は、 V_n が 0.5 V を越える (または -0.5 V を下回る) 確率が図 5(a) よりも高く、その結果、 V_{out} が遷移する確率も高い [図 5(b)]。この場合の SNR は約 21.5 dB であった。ここで重要なことは、 V_{in} が低いときに V_{out} が V_{dd} に遷移する確率が高く、 V_{in} が高いときに V_{out} が 0 に遷移する確率も高い、ということである。つまり、ここで用いた V_{in} は本来、状態遷移をさせるために必要な振幅を持っていないにも関わらず、雑音によって、 V_{in} が低い (高い) ときに状態が“確率的に” V_{dd} (0) に遷移するのである。この状態で確率共鳴が最も強く起きている。さらに σ を大きくした例を図 5(c) に示す ($\sigma = 1.5$ V)。この場合の SNR は約 18.7 dB であり、図 5(b) の場合と比べて大きく低下していないものの、 V_{out} は V_{in} とは無関係に遷移している。これは、 V_{in}' における雑音レベルが信号レベルを大きく上回っているためである。

雑音の標準偏差 σ を 0 から 4 V まで変化させた時の SNR (実測値) を図 6 に示す。最大 SNR は 21.5 dB ($\sigma = 0.75$ V) であった。

5. まとめ

オペアンプ一つで回路化できる二重井戸ポテンシャル系を提案し、実デバイスを用いて確率共鳴の実験を行った。

冒頭で述べたように、二重井戸ポテンシャル系の確率共鳴はメモリ素子への応用が期待できる。本稿ではポテンシャル導出のためにオペアンプを用いて二重井戸を構成したが、オペアンプはその駆動に定常バイアスが必要であり、状態保持時にも電力を消費してしまう。よって、本来は状態保持時に電力を消費

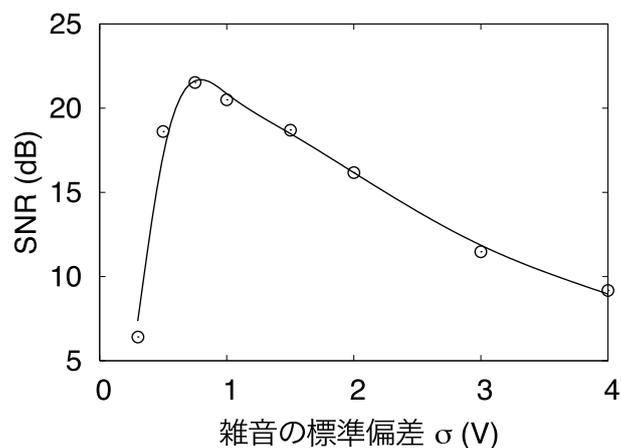


図 6 オペアンプを用いた双安定回路の確率共鳴曲線。

しないラッチタイプのメモリ回路を構築して、確率共鳴の実験を行うべきである。

さて、低消費電力化のためにラッチタイプのメモリ回路の電源電圧 (V_{dd}) を大幅に下げたとしてしよう。すると、素子ばらつきによって、外部入力によるメモリの書き換えができなくなる (あるいは値を保持できなくなる) 電源電圧の下限が見えてくる。この状態で、1 ビットのメモリ素子を複数のラッチ回路で並列構成し、そこで (電源雑音等を利用して) 確率共鳴を起こさせる。書き換えができない (値を保持できない) ラッチ回路が雑音により確率的に機能できれば、回路の出力の多数決処理により、低いビットエラーレートでデータを読み書きできる可能性がある。ラッチ回路の並列化により消費電力は N 倍 (N は 1 ビットのメモリ回路に含まれるラッチ回路の数) となるが、この消費電力が降下前の電源電圧における消費電力 ($\sim V_{dd}^2$) よりも低ければ、確率共鳴に基づくメモリの開発意義があると考ええる。今後、ビットエラーレートと N の関係を明らかにし、どの程度の消費電力削減が見込めるか明らかにする予定である。

謝 辞

本研究の一部は文部科学省新学術領域「分子ナノシステムの創発化学」(20111004) を受けて実施したものである。

文 献

- [1] A.R. Bulsara and L. Gammaitoni, "Tuning in to noise," *Physics Today*, vol. 49, no. 3, pp. 39-45, 1996.
- [2] L. Gammaitoni, P. Hänggi, P. Jung, and F. Marchesoni, "Stochastic resonance," *Reviews of Modern Physics*, vol. 70, no. 1, pp. 223-287, 1998.
- [3] F. Moss, L.L. Ward, and W.G. Sannita, "Stochastic resonance and sensory information processing: a tutorial and review of application," *Clinical Neurophysiology*, vol. 115, no. 2, pp. 267-281, 2004.
- [4] L. Gammaitoni, "Stochastic resonance and the dithering effect in threshold physical systems," *Phys. Rev. E*, vol. 52, no. 5, pp. 4691-4698, 1995.
- [5] B. Kosko and S. Mitaimb, "Stochastic resonance in noisy threshold neurons," *Neural Networks*, vol. 16, no. 5-6, pp. 755-761, 2003.
- [6] E. Simonotto, M. Riani, C. Seife, M. Roberts, J. Twitty, and F. Moss, "Visual perception of stochastic resonance," *Phys. Rev. Lett.*, vol. 78, no. 6, pp. 1186-1189, 1997.
- [7] K. Ghosh, S. Sarkar, and K. Bhaumik, "A possible mecha-

- nism of stochastic resonance in the light of an extra-classical receptive field model of retinal ganglion cells,” *Biol. Cybern.*, vol. 100, no. 5, pp. 351–359, 2009.
- [8] F. Moss, J.K. Douglass, L. Wilkens, D. Pierson, and E. Pantazelou, “Stochastic Resonance in an Electronic FitzHugh-Nagumo Model, Stochastic Processes in Astrophysics,” J.R. Buchler and H.E. Kandrup Eds., *Annals of the New York Academy of Sciences*, vol. 706, The New York Academy of Sciences, New York, pp. 26–41, 1993.
- [9] J.J. Collins, C.C. Chow, T.T. Imhoff, “Stochastic resonance without tuning,” *Nature*, vol. 376, no. 6537, pp. 236–238, 1995.
- [10] R.F. Fox, “Stochastic resonance in a double well,” *Phys. Rev. A*, vol. 38, no. 8, pp. 4148–4153, 1989.
- [11] A. Neiman, L. Schimansky-Geier, “Stochastic resonance in two coupled bistable systems,” *Phys. Lett. A*, vol. 197, no. 5-6, pp. 379–386, 1995.
- [12] I. Lee, X. Liu, C. Zhou, and B. Kosko, “Noise-enhanced detection of subthreshold signals with carbon nanotubes,” *IEEE Trans. Nanotech.*, vol. 5, no. 6, pp. 613–627, 2006.
- [13] T. Oya, T. Asai, and Y. Amemiya, “Stochastic resonance in an ensemble of single-electron neuromorphic devices and its application to competitive neural networks,” *Chaos, Solitons and Fractals*, vol. 32, no. 2, pp. 855–861, 2007.
- [14] S. Kasai and T. Asai, “Stochastic resonance in Schottky wrap gate-controlled GaAs nanowire field effect transistors and their networks,” *Applied Physics Express*, vol. 1, no. 9, 083001, 2008.
- [15] S. Kasai, “Investigation on stochastic resonance in quantum dot and its summing network,” *Int. J. Nanotechnology and Molecular Computation*, vol. 1, no. 2, pp. 70–79, 2009.
- [16] V.S. Anishchenko, I.A. Khovanov, and B.V. Shulgin, “Stochastic resonance in passive and active electronic circuits,” *Chaotic, fractal, and nonlinear signal processing*, vol. 375, no. 1, pp. 363–381, 1996.
- [17] G.P. Harmer and B.R. Davis, “A review of stochastic resonance: circuits and measurement,” *IEEE Trans. Instrum. Meas.*, vol. 51, no. 2, pp. 299–309, 2002.
- [18] O. Calvo and D.R. Chialvo, “Ghost stochastic resonance in an electronic circuit,” *Int. J. Bifurcation and Chaos*, vol. 16, no. 3, pp. 731–735, 2006.
- [19] V. Gautam and R. Rajarshi, “Stochastic resonance in a bistable ring laser,” *Phys. Rev. A*, vol. 39, no. 9, pp. 4668–4674, 1989.
- [20] A. Fioretti, L. Guidoni, R. Mannella, and E. Arimondo, “Evidence of stochastic resonance in a laser with saturable absorber: Experiment and theory,” *J. Statistical Phys.*, vol. 70, no. 1–2, pp. 403–412, 2005.
- [21] L.-Y. Zhang, L. Cao, and D.-J. Wu, “Stochastic resonance in a single-mode laser driven by quadratic colored pump noise: Effects of biased amplitude modulation signal,” *Communications in Theoretical Phys.*, vol. 52, no. 1, pp. 143–148, 2009.
- [22] K. Ichikawa, Y. Takahashi, and M. Nagata, “Experimental verification of power supply noise modeling for EMI analysis through on-board and on-chip noise measurements,” *IEICE Trans. Electronics*, vol. E90-C, no. 6, pp. 1282–1290, 2006.