

カオス状態を伴う動的論理回路の スイッチト・キャパシタカオスニューロン回路による実装

石村 憲意[†] 高橋 純^{††} 堀尾 喜彦[†] 合原 一幸^{†††}

[†] 東京電機大学大学院 工学研究科 電気電子工学専攻 〒101-8457 東京都千代田区神田錦町 2-2

^{††} 株式会社あいほら 〒273-0012 千葉県船橋市浜町 2-16-8

^{†††} 東京大学 生産技術研究所 〒153-8505 目黒区駒場 4-6-1

E-mail: [†]06kd017@gmail.com

あらまし 生理学実験からニューロンのカオス応答が観測されており、これを考慮したニューロンの応答にカオス応答や周期応答を含むカオスニューロンモデルが提案された。そのようなカオス応答を含むニューロンモデルを利用してカオス応答の機能性について研究がなされている。一方、カオス力学系を用いた論理素子や情報・信号処理の研究も盛んである。本研究では、動作領域を確保しつつ、遷移領域にカオスや周期解を有する動的な論理回路を提案する。静的な論理回路では一度構成した論理回路を変更することが出来ないが、本研究で提案する動的論理回路では、1つの回路で複数の論理関数を動的に切り替えることができる。さらに、スイッチト・キャパシタカオスニューロン回路を用いた個別部品回路で提案素子を実装し、実験により基本特性を確認した。その際、2つのカオスニューロンの内1つを緩やかな出力特性を持つシグモイド関数型回路で置き換えることで、回路実装の効率化を図った。

キーワード カオスニューロンモデル、動的論理回路、カオス情報処理、スイッチト・キャパシタ回路

Dynamical Logic Circuit with Chaotic Transition Using Switched-Capacitor Chaotic Neuron Circuits

Kazuyoshi ISHIMURA[†], Jun TAKAHASHI^{††}, Yoshihiko HORIO[†], and Kazuyuki AIHARA^{†††}

[†] Graduate School of Engineering, Tokyo Denki University
Chiyoda-ku, Tokyo, 101-8457 Japan

^{††} AIHARA Electrical Engineering Co.,Ltd.

2-16-8, Hama-cho, Funabashi-shi, Chiba, 273-0012 Japan

^{†††} Institute of Industrial Science, The University of Tokyo
Meguro-ku, Tokyo, 153-8505 Japan

E-mail: [†]06kd017@gmail.com

Abstract Complex responses including chaotic responses were observed through physiological experiments with biological neurons. To include these complex responses, the chaotic neuron model was proposed. By the way, chaotic dynamical systems have been applied to logical systems, and information and signal processing systems. In this paper, we propose a dynamical logic element with a chaotic transition region using the chaotic neuron model. The logical function of the proposed element can be dynamically changed through external signals. Therefore, one logical element can serve several logic functions by itself. We implement the proposed EXOR logical element using switched-capacitor chaotic neuron circuits. In the implementation, we simplify the original 2-neuron circuit into a 1-neuron circuit with a simple non-linear function circuit. From the circuit experiments, we confirm the characteristics of the proposed circuit.

Key words chaotic neuron model, dynamic logic, chaotic information processing, switched-capacitor circuits

1. はじめに

McCulloch-Pitts のニューロンモデル [1] は、ニューロンを論理素子と近似したモデルであり、閾値や結合係数を変更することで任意の論理関数が構成できる。一方で、生体におけるカオス的な応答や周期的な応答が、ヤリイカの巨大軸索における電気生理学の実験および Hodgkin-Huxley モデルの数値解析から観測されている [3]。従って、より高度な脳の情報処理の研究には、カオス応答を含む Hodgkin-Huxley モデル等を用いることも重要であると考えられる。しかし、HodgkinsHuxley モデルはパラメータが多く複雑なため、大規模なニューラルネットワークのシミュレーションやその解析が困難である。そこで、ニューロンにおけるカオスの振舞いを損なうことなく定量的にモデル化したカオスニューロンモデルが、合原らにより提案されている [2]。他方、カオスを積極的に情報・信号処理に活用する研究が盛んである [4], [5]。さらに、カオス力学系を用いた「カオス論理素子」によるダイナミックな計算装置の研究も行われている [6]。そこで本論文では、カオスニューロンモデルを用いて、状態遷移にカオスを伴い、さらに、論理関数が動的に変更可能な論理素子を提案する。さらに、スイッチト・キャパシタ回路により提案素子を実装し、その基本特性を確認する。

2. カオスニューロンモデル

カオスニューロンモデル式は以下の様に表される [2]。

$$y(t+1) = ky(t) + \sum_{j=1}^N v_j A_j(t) - \alpha x(t) - \theta(1-k) \quad (1)$$

$$x(t+1) = f(y(t+1)) \quad (2)$$

ここで、 $y(t)$ 、 $x(t)$ 、 $A_j(t)$ は、それぞれ、離散時刻 t におけるカオスニューロンの内部状態、出力、 j 番目の外部入力である。また、 k ($0 \leq k < 1$) は内部状態の時間減衰定数、 α ($\alpha \geq 0$) は不応性のスケーリングパラメータ、 θ は閾値、 v_j は外部入力 $A_j(t)$ からカオスニューロンへの結合係数である。さらに、 $f(y)$ はカオスニューロンの出力関数で、次式のようなシグモイド関数である。

$$f(y) = \frac{1}{1 + \exp(-y/\epsilon)} \quad (3)$$

ここで、 ϵ はゲインパラメータである。

3. カオスニューロンモデルによる論理回路の構成

3.1 バイポーラ-ユニポーラ変換

一般に、ニューロン出力の値域が $[0, 1]$ の正、または、 $[-1, 0]$ の負の範囲を取るユニポーラ型のカオスニューロンと、値域が $[-1, 1]$ の範囲を取るバイポーラ型のカオスニューロンの 2 種類が用いられている。これらは以下のように等価変換できる。なお、以下の式中では、 (u) の上付き添え字でユニポーラ型を、 (b) の上付き添え字でバイポーラ型を表す。

(1) 式および (2) 式で与えられるカオスニューロンモデルはユニポーラ型である。これに対し、バイポーラ型の内部状態は

$$y(t+1) = k^{(b)}y(t) + \sum_{j=1}^N v_j^{(b)} A_j^{(b)}(t) - \alpha^{(b)} f^{(b)}(y(t)) - \theta^{(b)}(1 - k^{(b)}) \quad (4)$$

と表される。次に、出力関数 $f^{(b)}(y)$ は次式のように書ける。

$$f^{(b)}(y) = \frac{2}{1 + \exp(-y/\epsilon)} - 1 \quad (5)$$

ここで、出力関数 $f^{(b)}(y)$ は、以下の様にユニポーラ型の出力関数 $f^{(u)}(y)$ で表現できる。

$$f^{(b)}(y) = \frac{2}{1 + \exp(-y/\epsilon)} - 1 = 2f^{(u)}(y) - 1 \quad (6)$$

さらに、外部入力 $A_j^{(u)}(t)$ 、 $A_j^{(b)}(t)$ は、同一の外部入力 $a_j(t)$ にそれぞれユニポーラ型とバイポーラ型の出力関数を通して得られたものと考え、それぞれ以下のように与えられる。

$$A_j^{(u)}(t) = f^{(u)}(a_j(t)) \quad (7)$$

$$A_j^{(b)}(t) = f^{(b)}(a_j(t)) \quad (8)$$

従って、 $A_j^{(b)}(t)$ は、 $A_j^{(u)}(t)$ および (6) 式と (7) 式から、以下の様に表される。

$$A_j^{(b)}(t) = f^{(b)}(a_j(t)) = 2f^{(u)}(a_j(t)) - 1 = 2A_j^{(u)}(t) - 1 \quad (9)$$

(6) 式から (9) 式を (4) 式にあてはめると次式を得る。

$$y(t+1) = k^{(b)}y(t) + \sum_{j=1}^N 2v_j^{(b)} A_j^{(u)}(t) - 2\alpha^{(b)} f^{(u)}(y(t)) - \theta^{(b)}(1 - k^{(b)}) + \alpha^{(b)} - \sum_{j=1}^N v_j^{(b)} \quad (10)$$

ここで、ユニポーラ型のカオスニューロンの内部状態は

$$y(t+1) = k^{(u)}y(t) + \sum_{j=1}^N v_j^{(u)} A_j^{(u)}(t) - \alpha^{(u)} f^{(u)}(y(t)) - \theta^{(u)}(1 - k^{(u)}) \quad (11)$$

と表されるので、(10) 式と (11) 式を比較すると、ユニポーラ型のパラメータはバイポーラ型のパラメータを用いて以下の様に表すことができる。

$$k^{(u)} = k^{(b)} \quad (12)$$

$$\alpha^{(u)} = 2\alpha^{(b)} \quad (13)$$

$$v_j^{(u)} = 2v_j^{(b)} \quad (14)$$

$$\theta^{(u)} = \theta^{(b)} - \frac{1}{1 - k^{(b)}} \left(\alpha^{(b)} - \sum_{j=1}^N v_j^{(b)} \right) \quad (15)$$

以上より、ユニポーラ型からバイポーラ型へのパラメータの変換が可能になる。この等価変換により、バイポーラ型ニューロンと同じ振舞いをするユニポーラ型ニューロンを構成することや、逆にユニポーラ型と同じ振舞いをするバイポーラ型のニューロンの構成も可能である。

3.2 論理素子の構成

次に、カオスニューロンの入出力特性と論理値について述べる。例えば、パラメータが $k = 0.5$, $\alpha = 0.8$, $\epsilon = 0.03$, $v_1 = v_2 = 1$, $\theta = -2$ で、2つの入力 A_1 と A_2 を持つカオスニューロンの入出力特性を図1に示す。入出力の値は1を真、-1を偽に対応させる。入力値が真または偽に近い値を取る場合、表1に示すように、図1の点線の付近では出力が-1つまり偽となる。これに対し、実線の付近では出力が1つまり真、一点鎖線の付近でも出力が1つまり真となり、 A_1 および A_2 が $\{-1, 1\}$ の場合は論理関数のORと等価に動作することがわかる。

ここで、真または偽付近の入力値に対して、カオスニューロンの入出力特性が2値論理関数と等価な振舞いとなるように、ユニポーラ型とバイポーラ型のカオスニューロンについて、閾値 (θ) と入力 ($A_1 + A_2$) に対する平均発火率を調べる。図2と図3では、 $v_1 = v_2 = 1$ である。さらに、図の上段は $k = 0.9$ 、中段は $k = 0.5$ 、下段は $k = 0.1$ である。また、図の左列では $\alpha = 1$ 、中列では $\alpha = 0.5$ 、右列では $\alpha = 0$ である。

ユニポーラ型については、図2に示すように、 α の値が小さくなると平均発火率が1の領域が増加するが、平均発火率が0の領域には変化は無い。さらに、 k の値が小さくなると平均発火率が0の領域が増加する一方で、平均発火率が1の領域が減少する。さらに、図2上段の平均発火率は $A_1 + A_2 = 1$ の時に0にならないので、論理関数ORは構成できるがANDは構成できないことがわかる。以上の結果から、2値論理関数を構成できる領域は α と k の値が小さいときに限られ狭いことがわかる。

一方、図3に示したバイポーラ型の特徴では、 k と α の値による平均発火率は $\theta = 0$, $A_1 + A_2 = 0$ を中心に変化する。さらに、 α の値が小さくなると平均発火率が1の領域と0の領域が同じ割合で増加する。また、 k の値が小さいほど、 θ の変化の影響を受ける。図3中段から判る様に、 θ の平均発火率への影響が変化するため、 θ によって、複数の論理関数を構成することができると思われる。

以上より、 $v_1 = v_2 = 1$ の場合のユニポーラ型で論理関数を

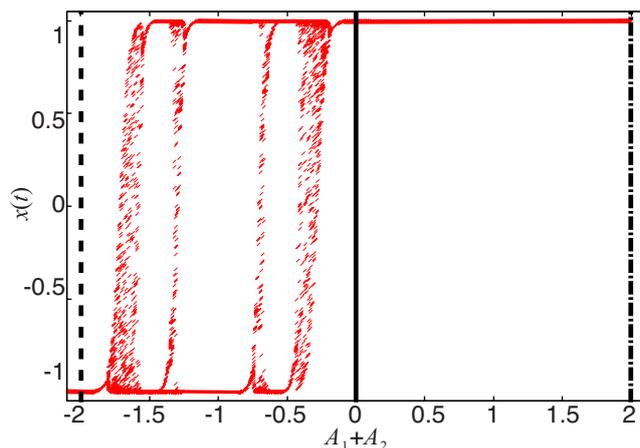


図1 カオスニューロンモデルの入出力特性。 $k = 0.5$, $\alpha = 0.8$, $\epsilon = 0.03$, $v_1 = v_2 = 1$, $\theta = -2$.

表1 図1のカオスニューロン入出力特性の真理値表。

A_1	A_2	$x(t)$
-1	-1	-1
-1	1	1
1	-1	1
1	1	1

構成する場合には、 α と k の値を小さくする必要があるが、バイポーラ型では α と k の広い範囲で論理素子を構成できることがわかる。これより、以下ではバイポーラ型を用いる。しかし、前述のバイポーラユニポーラ変換により、ユニポーラ型でもバイポーラ型と同様な振舞いを実現できることに注意されたい。

次に、カオスニューロンの閾値を変化させたときの振舞いについて述べる。図4に $\theta = -2$, $v_1 = v_2 = 1$, $k = 0.5$, $\alpha = 0.8$, $\epsilon = 0.03$ のときの、入力 $A_1 + A_2$ に対する出力 $x(t)$ を示す。図に示すように、入力値が真または偽に近い値を取る場合、点線の付近では出力が-1として偽となる。これに対し、実線の付近では出力が1となり真となる。さらに、一点鎖線の付近でも出力が1であるから真となり、この場合は論理関数のORと等価

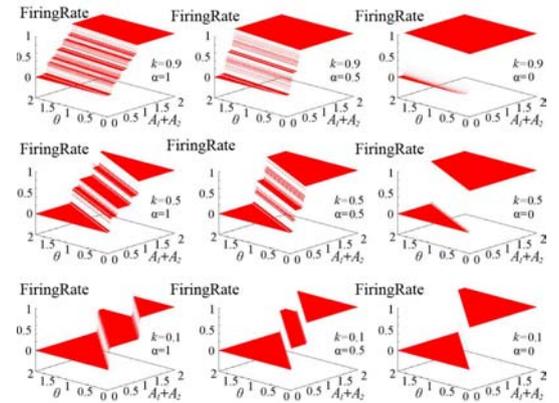


図2 ユニポーラ型のカオスニューロンの θ と $(A_1 + A_2)$ を変化させた場合の平均発火率。 $v_1 = v_2 = 1$, $\epsilon = 0.03$ 。上段: $k = 0.9$ 、中段: $k = 0.5$ 、下段: $k = 0.1$ 、左列: $\alpha = 1.0$ 、中列: $\alpha = 0.5$ 、右列: $\alpha = 0$ 。

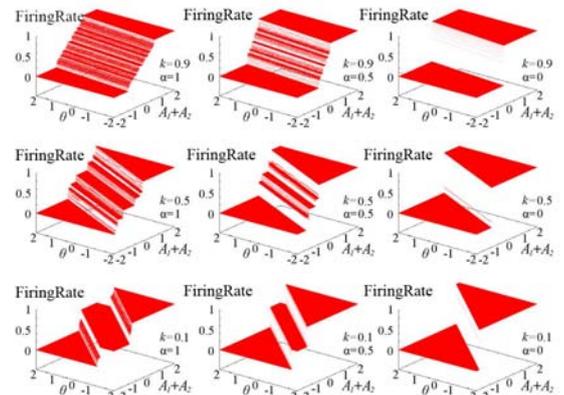


図3 バイポーラ型のカオスニューロンの θ と $(A_1 + A_2)$ を変化させた時の平均発火率。 $v_1 = v_2 = 1$, $\epsilon = 0.03$ 。上段: $k = 0.9$ 、中段: $k = 0.5$ 、下段: $k = 0.1$ 、左列: $\alpha = 1.0$ 、中列: $\alpha = 0.5$ 、右列: $\alpha = 0$ 。

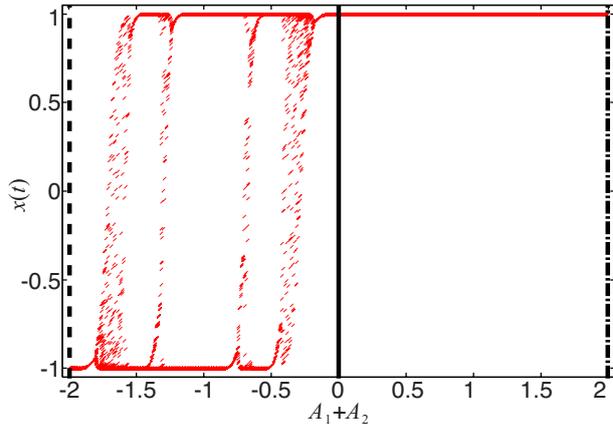


図4 $\theta = -2$ のときのカオスニューロンモデルの入出力特性. $k = 0.5$, $\alpha = 0.8$, $\epsilon = 0.03$, $v_1 = v_2 = 1$.

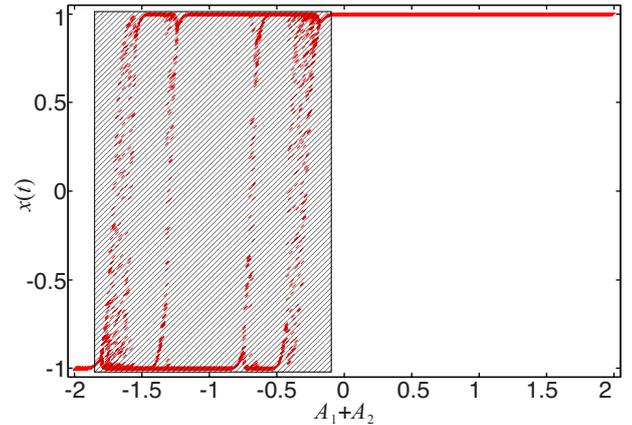


図6 カオスニューロンモデルの中間値入力に対する特性. $k = 0.5$, $\alpha = 0.8$, $\epsilon = 0.03$, $v_1 = v_2 = 1$, $\theta = -2$.

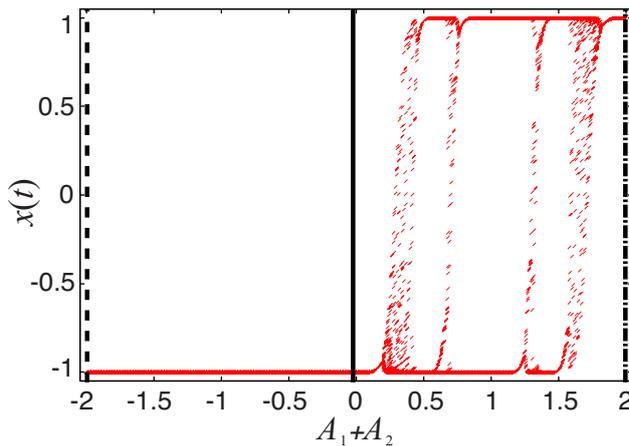


図5 $\theta = 2$ のときのカオスニューロンモデルの入出力特性. $k = 0.5$, $\alpha = 0.8$, $\epsilon = 0.03$, $v_1 = v_2 = 1$.

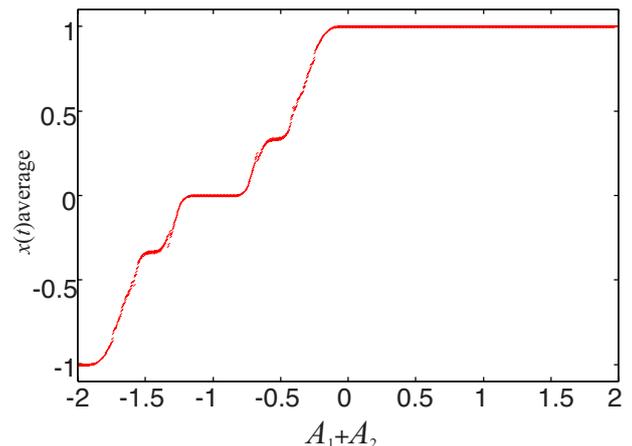


図7 カオスニューロンモデルの出力値の収束特性. $k = 0.5$, $\alpha = 0.8$, $\epsilon = 0.03$, $v_1 = v_2 = 1$, $\theta = -2$.

に動作する。次に、 $\theta = 2$ の場合には、図5に示すように、入力値が真または偽に近い値を取る場合、点線の付近では出力が -1 であるから偽となる。実線の付近では出力が -1 となり、偽になる。一点鎖線の付近でも出力が 1 であるから真となり、この場合は論理関数のANDと等価に動作する。このように、実現される論理関数は θ の値を変えることによって動的に変化させることができる。また、図4と図5の結合係数 $v_1 = v_2 = 1$ を $v_1 = v_2 = -1$ に変えることで、論理関数NAND, NORがそれぞれ構成される。

次に、カオスニューロンモデルによる論理関数において、図6の斜線部分に示すように、入力として真と偽の間の値を与えた場合について考える。この範囲には、周期的あるいはカオス的な振舞いが含まれている。これらのカオス領域および周期領域の出力値は、長期的には図7に示す特性に収束する。この特性を利用することにより、入力に対して動的に変化する実数値を取りながら、定常的にはほぼ一意的な値に収束するアナログ値を用いた計算素子としての利用が可能であると考えられる。

次に、カオスニューロンを2段にすることにより、真または偽に対応する値の入力に対して論理関数EXORと等価な動作をし、真と偽の中間値を入力したときは動的に0と1の間の実数値を取る論理回路を構成する。まず、カオスニューロンモデ

ルによるEXORの構成を図8に示す。1段目のカオスニューロンでは、 $v_{11} = v_{12} = -1$, $\theta_1 = -2$ とし、2段目のカオスニューロンでは、 $v_{21} = v_{22} = 1$, $v_3 = 2$, $\theta_2 = 2$ とする。また、両ニューロンとも $k = 0.5$, $\epsilon = 0.03$, $\alpha = 0.7$ とする。この時の入出力特性を図9に示す。入力値が真または偽に近い値を取る場合について考えると、図中の点線付近では出力が -1 で偽となる。一方、実線の付近では出力が 1 となり、真になる。また、一点鎖線の付近では出力が -1 で偽となり、この場合は表2に示すように、論理関数のEXORと等価に動作していることがわかる。

このように、入力が真または偽に近い値の時はEXORとして動作する。しかし、中間値入力に対しては、0から -2 の間と0から2の間で特性が大きく異なる。そこで、EXORの入出力特性が入力 $A_1 + A_2 = 0$ に対しできるだけ左右対称になるよう

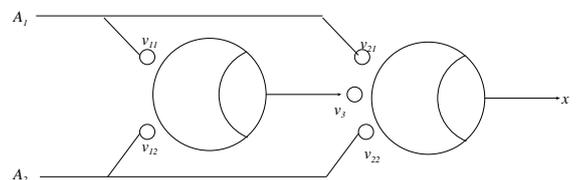


図8 2つのカオスニューロンモデルによるEXORの概略図。

表 2 図 9 の特性の真理値表 (EXOR).

A_1	A_2	$x(t)$
-1	-1	-1
-1	1	1
1	-1	1
1	1	-1

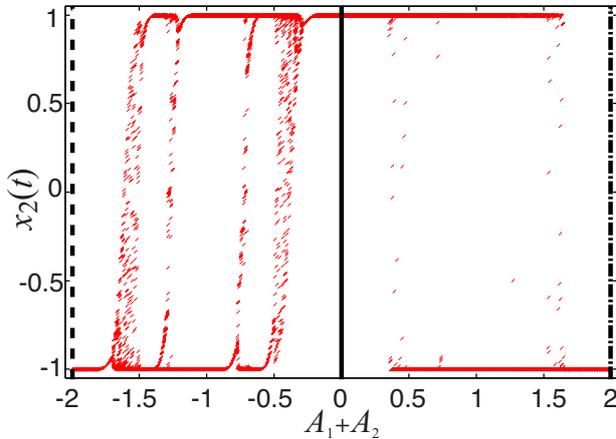


図 9 図 8 のカオスニューロン 2 段構成による EXOR 特性.

にパラメータの再設定を行う. この時, 図 8 の 1 段目のカオスニューロンの ϵ の値を大きくすることで, 入力 0 から 1 の間の特性の傾きを緩やかにした, さらに, 各カオスニューロンのパラメータを, $v_{11} = v_{12} = -1$, $\theta_1 = -2.6$, $k = 0.6$, $\alpha_1 = 0.6$, $\epsilon_1 = 0.5$, $v_{21} = v_{22} = 1$, $\theta_2 = 2.6$, $\alpha_2 = 0.5$, $\epsilon_2 = 0.03$, $v_3 = 2$ と設定した. このパラメータのときの EXOR の入出力特性を図 10 に示す. 図に示すように, 入力値が真または偽に近い値を取る場合, 点線の付近では出力が -1 で偽となる. また, 実線の付近では出力が 1 となり, 真になる. さらに, 一点鎖線の付近では出力が -1 であるから偽となり, 論理関数の EXOR と等価に動作していることがわかる. また, この場合の出力の長時間平均値を図 11 に示す. 図 10 と図 11 に示すように, 入力 0 に対してほぼ線対称な EXOR 特性が構成できた.

ここで, ϵ の値が大きい 1 段目のカオスニューロンの入出力特

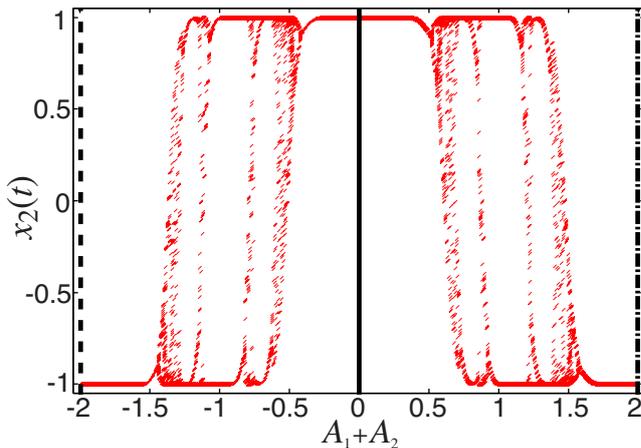


図 10 入力値 0 に対して特性が対称になるようにパラメータを調整した EXOR の入出力特性.

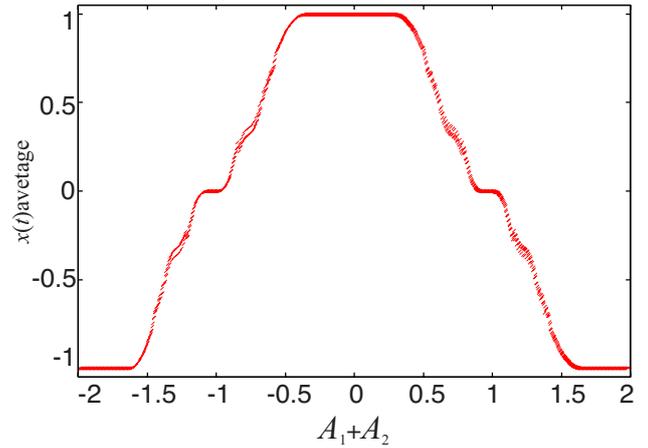


図 11 図 10 の出力特性の長時間平均.

性を図 12 に示す. 図より, 1 段目のニューロンにはカオス的な振舞いは無く, 緩やかなシグモイド関数的な特性であることがわかる. すなわち, カオスニューロンの 2 段構成ではなく, 図 13 に示すように, 1 段目に非線形関数, 2 段目にカオスニューロンを直列に接続することで, 効率的に EXOR を構成できることがわかる.

4. 個別部品回路での実装および実験

3 章で提案した論理素子を, アナログ回路であるスイッチト・キャパシタニューロン回路 [7] を用いて回路実装する. ここでは, 図 13 に基づいた EXOR 回路の実験結果を示す. カオスニューロン回路を図 14 に示す. 回路の電源電圧は ± 8 V とした. 図 14 の回路において, 内部状態の時間減衰定数は

$$k = 1 - \frac{C_k}{C_i} \quad (16)$$

不応性のスケージングパラメータは,

$$\alpha = \frac{C_f}{C_i} \quad (17)$$

で決定できる. また, $\frac{C_a}{C_i} = 1$ とすることで, $v_1 = v_2 = 1$ を実現した. さらに, 実験においては, 図 13 に示すように閾値 θ は入力にあらかじめ加算した.

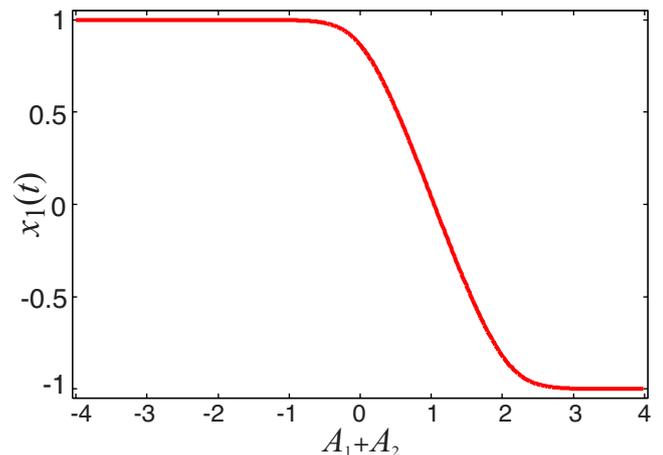


図 12 2 段カオスニューロンの 1 段目の出力.

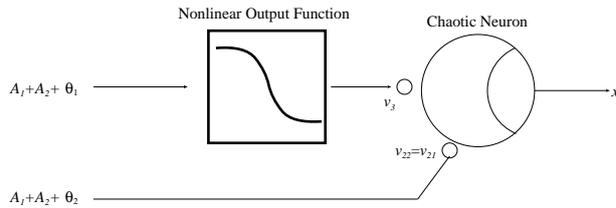


図 13 非線形回路とカオスニューロンによる EXOR 回路の構成.

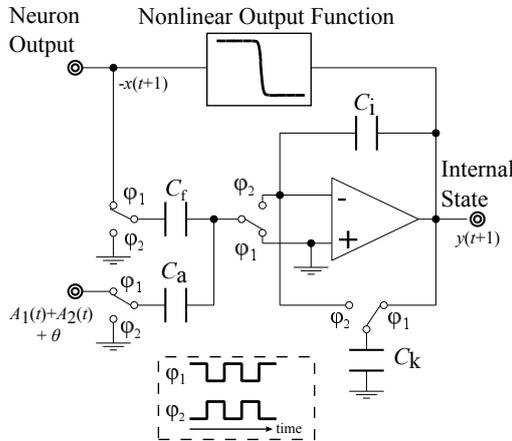


図 14 SC カオスニューロン回路の構成.

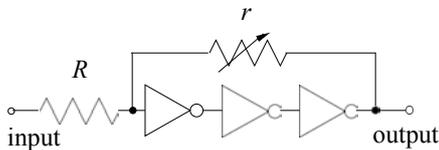


図 15 CMOS インバータ回路の構成. 図中の抵抗により特性の傾き (ゲイン) を調整する.

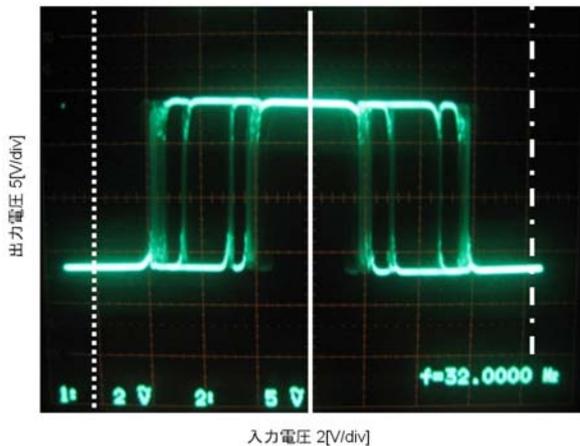


図 16 図 13 を図 14 と図 15 の回路で構成した EXOR 回路の入出力特性. $\alpha = 0.1$, $k = 0.76$, $\theta_1 = -5.5$ V, $\theta_2 = 3$ V, $v_{21} = v_{22} = 0.45$, $v_3 = 0.3$.

表 3 図 16 の特性の真理値表.

A_1 [V]	A_2 [V]	$x(t)$ [V]
-4	-4	-8
-4	4	8
4	-4	8
4	4	-8

また、シグモイド関数を回路で完全に再現することは困難であるため、図 15 に示す CMOS インバータ回路によって近似的に非線形関数を実現した. 図 15 の非線形関数回路と図 14 のカオスニューロン回路を、図 13 に示すように直列接続して EXOR 回路を実現した. $\alpha = 0.1$, $k = 0.76$, $\theta_1 = -5.5$ V, $\theta_2 = 3$ V, $v_{21} = v_{22} = 0.45$, $v_3 = 0.3$ としたときの、図 13 の回路の入出力特性を図 16 に示す. ここで、入力電圧の +4 V を真に、-4 V を偽に対応させ、出力電圧は、+8 V を真、-8 V を偽に対応させる.

図 16 に示すように、入力値が真または偽に近い値を取る場合、点線の付近では出力が -1 であるから偽となる. 実線の付近では出力が 1 となり、真になっている. また、一点鎖線の付近では出力が -1 であるから偽となっており、図 13 の回路が論理関数の EXOR と等価に動作していることが確認できる. この回路の入出力特性における真理値表を表 3 に示す.

5. まとめ

入力が真と偽に対応する値を取る場合は 2 値論理関数と等価な動作をし、真と偽の間の値を入力したときには、出力が実数値となる. カオスニューロンモデルによる論理素子を提案し、回路実装を行った. さらに、パラメータの設定により、論理素子としての振舞いが動的に変化することを確認した. また、カオスニューロンを 2 段にすることにより、EXOR を構成した. 特に、カオスニューロンを 2 つ繋ぐのではなく、1 段目にシグモイド関数、2 段目にカオスニューロンを用いることによって、入力に対して対称な EXOR 特性を持つ論理素子の構成法を提案した. さらに、スイッチト・キャパシタ回路により、この EXOR 回路を実装し、基本特性を実験により確認した.

今後は、提案した素子を動的に利用した動的論理システムや、カオスの遷移領域を活用する方法について検討する.

謝 辞

本研究は、日本学術振興会最先端開発支援プログラム及び科研費基盤研究 (B)(20300085) の援助により行われた.

文 献

- [1] W. S. McCulloch and W. H. Pitts, "A logical calculus of the ideas immanent in neural nets," Bull. Math. Biophys., vol. 5, pp. 115–133 1943.
- [2] K. Aihara, T. Takabe and M. Toyoda, "Chaotic neural networks," Phys. Lett. A, vol. 144, pp. 333–340, 1990.
- [3] A. L. Hodgkin and A. F. Huxley, "A quantitative description of membrane current and its application to conduction and excitation in nerve," J. Physiol., vol. 117, pp. 500–544, 1952.
- [4] Y. Horio and K. Aihara, "Analog computation through high-dimensional physical chaotic neuro-dynamics," Physica-D, vol. 237, no. 9, pp. 1215–1225, 2005.
- [5] 堀尾喜彦, 安藤弘泰, 合原一幸, "複雑計算システムの基盤技術," IEICE Fundamentals Review, vol.3, no. 2, pp. 34–44, 2009.
- [6] T. Munakata, J. Takahashi, M. Sekikawa and K. Aihara, "Chaos computing: A unified view," International Journal of Parallel, Emergent and Distributed Systems, vol. 25, no. 1, pp. 3–16, 2010.
- [7] Y. Horio and K. Suyama, "Switched-capacitor chaotic neuron for chaotic neural networks," in Proc. IEEE Int. Symp. Circuits Syst., pp. 1018–1021, Chicago, IL, May, 1993.