

ユニポーラ型 ReRAM ネットワークを用いた経路探索アナログガジェット

宮 曦媛[†] 赤穂 伸雄[†] 浅井 哲也[†] 本村 真人[†]

[†] 北海道大学大学院情報科学研究科 〒060-0814 札幌市北区北 14 西 9 丁目

E-mail: [†]xiyuan@lalsie.ist.hokudai.ac.jp

あらまし ユニポーラ型抵抗変化メモリを用いて迷路の経路探索電子回路を提案する。まず、用いたユニポーラ型抵抗変化メモリの動作モデルについて説明する。動作モデルによりシミュレーションを行い、ユニポーラ型抵抗変化メモリの電圧電流特性を示す。次いで、迷路から電子回路に構成する方法を紹介し、ユニポーラ型抵抗変化メモリを用いた迷路のシミュレーションを行う。最初に小規模な迷路からシミュレーションを行った。比較するため抵抗を用いた迷路のシミュレーションも行った。素子が発する熱量を観測する事により、ユニポーラ型抵抗変化メモリを用いた回路の方が迷路の経路判別が容易となる事がわかった。さらに大規模な迷路のシミュレーションを行った。熱量の観測結果により最短経路が得られる事を確認した。

キーワード 抵抗変化メモリ 迷路 アナログコンピュータ

An Analog Gadget for Path Discovery with a Unipolar ReRAM Network

Xiyuan GONG[†], Nobuo AKOU[†], Tetsuya ASAI[†], and Masato MOTOMURA[†]

[†] Graduate School of Information Science and Technology, Hokkaido University Kita 14, Nishi 9, Kita-ku, Sapporo, 060-0814 Japan

E-mail: [†]xiyuan@lalsie.ist.hokudai.ac.jp

Abstract In this paper, an electronic circuit that solves a maze is proposed by using the unipolar resistive random access memories (unipolar resistive RAMs). First, a behavioral model of unipolar resistive RAMs[1] is introduced. Computer simulations of the proposed electronic circuit were developed from a small maze to a big maze. Extensive numerical simulations for solving mazes have been conducted to compare performances between the proposed circuit with unipolar resistive RAMs and a traditional electronic circuit with 2D resistive networks. From the result, we concluded that the electronic circuit based on unipolar resistive RAMs exhibited better performance to find the shortest path of a maze.

Key words Resistive random access memory (ReRAM, resistive RAM), maze, analog computer

1. まえがき

あらゆる迷路の解法として「右手法」がよく知られている。「右手法」は一方の壁（右側また左側）に手を付いて、その壁を沿って進むという方法である。しかし、迷路には複数の経路がある場合、ゴールにたどりつけたのは最短経路と限らないが、最悪でも壁の長さ分だけ歩けば終了できる。

近年、粘菌（単細胞生物）が迷路を解く事が報告された [2][3]。この実験で用いられた変形体は、真正粘菌の 1 種であるモジホコリの生活環の中の 1 つの状態である。実験では迷路のネガパターンがプラスチックフィルムから切り出され、寒天プレートの上に置かれた。変形体は濡れた寒天表面を好み、フィルム上を這わない。粘菌が迷路（複数の経路がある場合）の中に置かれると、迷路中に広がる（図 1a）。粘菌は体内に管（plasmodial

tube）を形成し、この管の中で栄養や情報を伝達すると考えられる。この栄養や情報を伝達するために原形質が必要となる。管の中の原形質が多いほど管が太くなり、逆に原形質が少ないほど管が細くなる。栄養物（餌）を迷路の 2 カ所にセットし、その 2 カ所を迷路の出入り口と見なせば、粘菌はまず行き詰りの経路にある部分を衰退させ、出入り口をつなぐ経路に管を残す。つまり、粘菌は最終的に最短経路に管を残す。この状態の粘菌は 2 カ所の餌から同時に栄養を吸収できるだけでなく、一つの個体を維持したまま効率的に栄養を吸収できる。つまり、変形体は体の形を変える事によって迷路の最短経路を示す（図 1b）。

粘菌が持つこの特徴（迷路の最短経路を示す）を電子回路で構成できれば、迷路を解くアナログ回路の設計が可能となるだろう。そこで、抵抗変化メモリを用いて、迷路を解くアナログ

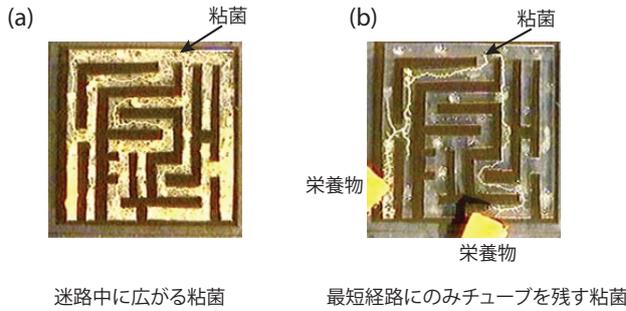


図 1 寒天ゲル上を広がる真正粘菌変形体を上から見た写真 [3]

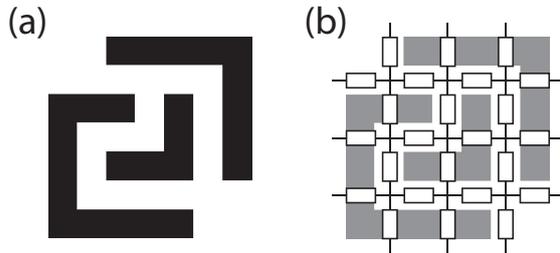


図 2 迷路を解く電子回路の構成方法

回路を設計する方法を提案する。本研究では、大規模な迷路を解く ReRAM を用いたアナログ回路の設計を目的とする。

2. 迷路を解く電子回路

迷路を解くアナログ回路として、抵抗を使ったものがある。まず迷路から回路を作る手法を説明する。図 2a の迷路が与えられたとき、最初に図 2b の二次元の抵抗回路を作成し (図 2 の長方形は抵抗とする)、迷路の壁となるところの抵抗を取り除き、図 3 の回路を作る。迷路を解くには、出入口間に電圧を印加する。このとき、入口と出口の間に電流が流れるので、電流が流れたところが迷路の答えになる (経路 1 と経路 2)。迷路の分岐点ごとに、それぞれの経路に流れる電流の大きさを調べる事により経路の長短を判別できる。しかし、迷路の規模が大きくなり、経路が複雑になると作業量が増える。

電流の代わりに素子が発する熱を観測するとして。ここで、図 3 の二つの経路に着目する。経路 1 では抵抗値が低いので、大きな熱を発生する ($W = V^2/R$)。この熱をサーモグラフィなどで観測する事で短い経路の判別が可能となる。しかし、経路長差 (経路ごとの合計抵抗の差) が小さい場合は、判別が難しくなる。

3. 抵抗変化メモリ

抵抗変化メモリ (抵抗変化型メモリ、ReRAM と呼ばれる。以下 ReRAM と表記する) は抵抗値の大きさで情報を記憶するメモリである。メモリには大きく分けて、揮発性メモリと不揮発性メモリがある。ReRAM は不揮発性メモリに属している。

ReRAM は遷移金属酸化物の絶縁体または半導体材料を金属電極で挟んだ構造を持ち、電圧を印加する事により ReRAM の抵抗が変化する。この抵抗変化効果は 1960 年代に絶縁体の Al_2O_3 を金属電極で挟んだ素子で微分性抵抗として初めて報告

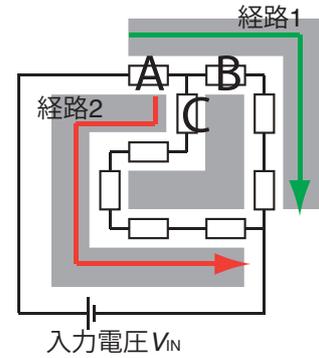


図 3 抵抗アナログ回路

された。それ以来、NiO や SiO₂、ペロブスカイト型遷移金属酸化物の Pr_{0.2}Ca_{0.3}MnO₃ や Cr ドープの SrZrO₃ など様々な材料で抵抗変化が報告された。以下では、NiO や TiO₂ を用いた ReRAM について説明する。

ReRAM の金属端子間には初期状態では絶縁されている。この金属端子間にかかる電圧により端子間にフィラメントと呼ばれる電流パスが形成され、絶縁状態 (高抵抗状態または OFF 状態) から抵抗状態 (低抵抗状態または ON 状態) に変化すると考えられている。

ReRAM の種類は二つに分類される (ユニポーラ型とバイポーラ型) [4]。バイポーラ型 ReRAM はある方向に電圧を印加すると抵抗値が減少し、逆の方向に電圧を印加すると抵抗値が増加する。一方、ユニポーラ型 ReRAM は電圧を印加する方向に関わらず、電圧の大きさにより抵抗値を変化させる事ができる。本研究では、回路中の素子にどちらの方向に電圧が印加されるのかわからないため、極性を持たないユニポーラ型 ReRAM が望ましい。

3.1 ユニポーラ型 ReRAM モデル

本稿では、[1] で提案されたユニポーラ型 ReRAM の動作モデル (素子の動作を記述したモデル) を利用する。この節では、[1] で提案されたモデルを紹介する。

まず、ReRAM の二つの安定状態を記述するため、双安定のポテンシャル関数

$$H(u) \equiv \frac{1}{2}u^2 - \beta^{-1} \ln(\cosh(\beta(u-v))) \quad (1)$$

を用いる。ここで u は ReRAM の内部状態 ($u = 1$: ON, $u = -1$: OFF)、 v は ON/OFF 状態を変化させるための入力、 β は 1 より十分大きい定数である。 $-1 < v < 1$ の場合、(1) のポテンシャルは二つの極小値 ($u = \pm 1$ で極小) を持つ関数となる。 $v \geq 1$ の時、OFF 状態 ($u = -1$) が安定であり、 $v \leq -1$ の時、ON 状態 ($u = 1$) が安定である。 ReRAM の ON 状態の抵抗を R_{ON} 、OFF 状態の抵抗を R_{OFF} とすれば、ReRAM の抵抗 R_{ReRAM} は u の関数

$$R_{ReRAM} = \frac{1}{2}((R_{ON} - R_{OFF})u + R_{ON} + R_{OFF}) \quad (2)$$

として表される。 u が安定である条件は $du/dt = -\nabla H$ で与えられるため、 u のダイナミクスは

$$\tau_1 \frac{du}{dt} = -u + \tanh[\beta(u - v)] \quad (3)$$

となる。ここで、 τ_1 は ON と OFF の状態変化の時定数である。次に、 v のダイナミクスは

$$\tau_2 \frac{dv}{dt} = -v + u \cdot \alpha(u) \quad (4)$$

のように定義される。ここで τ_2 は α に対する v の遅れを示す時定数である ($\tau_2 \approx \tau_1$)。 $\alpha(u)$ は ReRAM の状態変化を表す関数であり、以下

$$\alpha(u) = \frac{1}{2} \left((n_{\text{OFF}} - n_{\text{ON}}) u + n_{\text{OFF}} + n_{\text{ON}} \right) \quad (5)$$

のように定義される。ここで、 n_{OFF} は ReRAM が ON から OFF に変化する時に 1 となる変数で、 n_{ON} は ReRAM が OFF から ON に変化する時に 1 となる変数である。 n_{OFF} と n_{ON} は以下

$$n_{\text{OFF}} = \left| \frac{I_{\text{ReRAM}}}{I_{\text{TH}}^{\text{OFF}}} \right|, n_{\text{ON}} = \left| \frac{V_{\text{ReRAM}}}{V_{\text{TH}}^{\text{ON}}} \right| \quad (6)$$

のように表される。ここで、 I_{ReRAM} は ReRAM に流れる電流、 V_{ReRAM} は ReRAM にかかる電圧、 $I_{\text{TH}}^{\text{OFF}}$ は ReRAM が ON から OFF に変化する時のしきい電流、 $V_{\text{TH}}^{\text{ON}}$ は ReRAM が OFF から ON に変化する時のしきい電圧を表す。

上記のモデルにより ReRAM の動作を説明する。 $u = -1$ (OFF 状態) の時、 $\alpha(u) = n_{\text{ON}}$ であるため、 v は $-n_{\text{OFF}}$ に近づく。 V_{ReRAM} がしきい電圧を超えると、 n_{ON} が 1 を超え、 v は -1 となる。これにより、ReRAM が ON ($u = 1$) に変化する。一方、 $u = 1$ の時 v は n_{OFF} に近づき、 $I_{\text{ReRAM}} \geq I_{\text{TH}}^{\text{OFF}}$ のとき $n_{\text{OFF}} \geq 1$ となる。この時 ReRAM が OFF ($u = -1$) に変化する。

R_{ON} と $I_{\text{TH}}^{\text{OFF}}$ は ReRAM が OFF から ON に切り替わった直後に流れる電流に依存する。この電流は何らかの内部状態として記憶されるはずである。この電流のダイナミクスは以下

$$\tau_3 \frac{dI_{\text{comp}}^{\text{OFF} \rightarrow \text{ON}}}{dt} = \gamma(u) \cdot (-I_{\text{comp}}^{\text{OFF} \rightarrow \text{ON}} + I_{\text{ReRAM}}) \quad (7)$$

$$\gamma = \frac{1 - u}{2} \quad (8)$$

のように定義される。ここで、 $I_{\text{comp}}^{\text{OFF} \rightarrow \text{ON}}$ は記憶された電流、 τ_3 ($\tau_3 \ll \tau_1$) は電流を記憶する際の時定数である。ReRAM が OFF から ON に切り替わった直後に流れる電流を保持するためには、ReRAM が OFF の時に、 I_{ReRAM} が $I_{\text{comp}}^{\text{OFF} \rightarrow \text{ON}}$ になるようにし、ReRAM が ON になった後、 $I_{\text{comp}}^{\text{OFF} \rightarrow \text{ON}}$ が変化しないようにすればよい。(7) と (8) により、ReRAM が OFF ($u = -1$) の時、 $I_{\text{ReRAM}} = I_{\text{comp}}^{\text{OFF} \rightarrow \text{ON}}$ となり、ReRAM が ON ($u = 1$) になると $dI_{\text{comp}}^{\text{OFF} \rightarrow \text{ON}}/dt = 0$ となり、電流値が保持さ

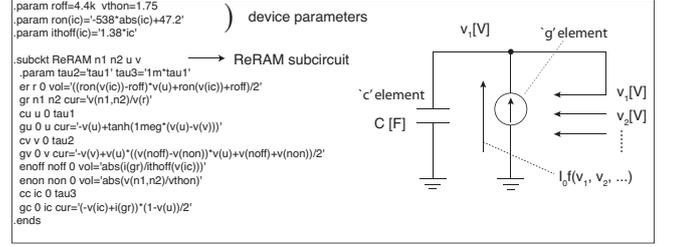


図 4 ReRAM モデルの HSPICE ネットリスト

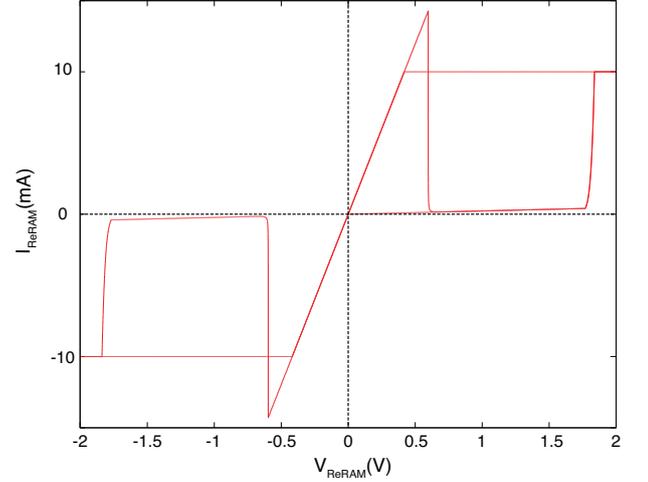


図 5 ReRAM の SPICE シミュレーション結果

れる。

3.2 ユニポーラ型 ReRAM モデルの SPICE シミュレーション

実デバイスを用いた実験 [1] により、以下

$$R_{\text{OFF}} = 4.4(k\Omega) \quad (9)$$

$$R_{\text{ON}} = -538 \left| I_{\text{comp}}^{\text{OFF} \rightarrow \text{ON}} \right| + 47.2(\Omega) \quad (10)$$

$$V_{\text{TH}}^{\text{ON}} = 1.75(V) \quad (11)$$

$$I_{\text{TH}}^{\text{OFF}} = 1.38 \cdot I_{\text{comp}}^{\text{OFF} \rightarrow \text{ON}} \quad (12)$$

のパラメータと関数が得られている。図 4 左は ReRAM モデルの HSPICE ネットリストを示す。n1 と n2 が ReRAM の二つのノードを示し、 u, v が ReRAM の内部状態を示す変数である。電圧源 er は (2) を示す。電流源 gu とキャパシタ cu により、(3) のダイナミクスを示す系が構成される。電流源 gv とキャパシタ cv は (4) と (5) のダイナミクスを示す。また、電圧源 eoff と電圧源 eon は (6) を表す。キャパシタ cc と電流源 gc は (7) と (8) のダイナミクスを示す。等価回路図を図 4 右に示す。このモデルのシミュレーション結果の一例 [1] を図 5 に示す。

4. ReRAM アナログ回路の回路動作

ReRAM を用いた迷路の解き方を説明する。まず、図 3 の小規模な迷路 (3×3) を例にとって説明する。

まず、回路 (図 3) 中の抵抗を ReRAM で置き換える。全て



図 6 50 × 50 の迷路

の ReRAM に初期状態として OFF 状態を与える。出入口間にかかる電圧 V_{IN} を 0 から上昇させると、ある ReRAM にかかる電圧が V_{TH} ($V_{TH} = 1.75V$) を超え、その ReRAM は OFF 状態から ON 状態に変化する。ここで、長さの違う二つの経路 (経路 1, 2) に着目する。短い経路 (経路 1) では少ない数の ReRAM で V_{IN} を分圧しているため、経路 1 上の ReRAM にかかる電圧が先にしきい値を超え、OFF 状態から ON 状態になる。すると、経路 1 の抵抗値は経路 2 に比べ非常に小さくなる。印加された電圧が同じ場合、各経路が発する熱量 W は $W = V^2/R$ で決まるので、経路 1 は経路 2 に比べ強い熱を発生する。

5. シミュレーション結果

迷路を解く回路のシミュレーションを行うため、C 言語を用いてプログラムを作成した。3.1 節で説明した ReRAM の動作モデルを用いて計算した。ただし、ON 状態から OFF 状態へ変化する部分の動作は迷路を解く回路の動作に対して重要ではないため省略した。また各ノード (出入口のノード以外) とグラウンドとの間にキャパシタを設置した。回路と ReRAM のダイナミクスを解くにあたり、ルンゲクッタ法を用いて計算を行った。プログラムの動作を確認するため小規模な迷路 (3 × 3) のシミュレーションを行い、SPICE シミュレーションとの比較を行った。その後大規模な迷路 (50 × 50) のシミュレーションを行った。

5.1 ユニポーラ型 ReRAM

OFF 状態の ReRAM に 0V から 2V の電圧を与えたときの C プログラムシミュレーション結果を図 7 に示す。ReRAM にかかる電圧がしきい値 1.75V を超えると、OFF 状態から ON 状態に変化する。0V から 1.75V までは、OFF 状態の抵抗値

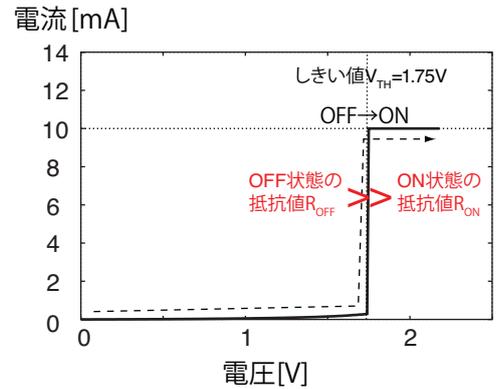


図 7 ReRAM の電圧電流特性

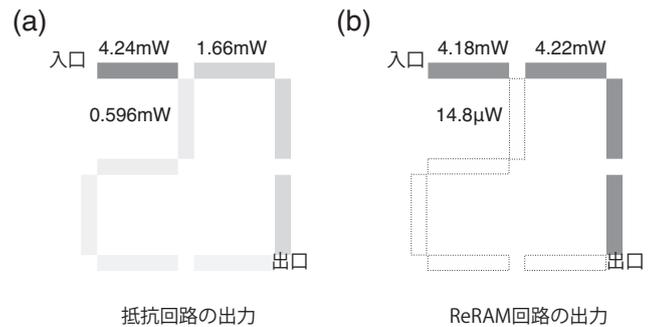


図 8 シミュレーション結果 (回路の出力熱量)

R_{OFF} が高く、電流がほとんど流れない。しかし、しきい値 V_{TH} が 1.75V に達すると ON 状態に変化し、このときの抵抗値 R_{ON} は小さいので ($R_{OFF} \gg R_{ON}$)、大きな電流が流れる。

5.2 小規模な迷路

シミュレーションにおいて、キャパシタ容量を 1 nF、シミュレーションのタイムステップは 10 ns、入力電圧を $V_{IN} = 100(V/s) \cdot t$ とした。回路中の素子が発する熱量を図 8 (a: 抵抗回路, b: ReRAM 回路) に示す。色が濃いところは素子が発する熱が高い。図 8 の (a) と (b) を比較すると、ReRAM 回路の方が短い経路の判別が容易となる。

5.3 大規模な迷路

大規模な迷路についてシミュレーションを行った。シミュレーションにおいて、キャパシタ容量を 0.1 nF、タイムステップは 10 ns、入力電圧を $V_{IN} = 100(V/s) \cdot t$ とした。回路の規模が大きいため、このシミュレーションには時間がかかる。時間を短くするため、すべての ReRAM が OFF 状態の時には ReRAM を抵抗で置き換えてシミュレーションを行った。OFF 状態の ReRAM は印加された電圧が 1.75V になると ON 状態に変化するため、最も大きな電圧が印加されている ReRAM が ON 状態に変化する直前の状態の入力電圧 V_{IN} と各ノード電圧を求めた。抵抗を ReRAM で置き換え、求めた V_{IN} と各ノードの電圧を初期値としてシミュレーションを継続した。シミュレーション結果 (時間ごとに回路中の ReRAM が発する熱の変化) を図 9 に示す。色が濃いところは素子が発する熱が高いところである。最初にすべての ReRAM が OFF 状態にある (図 9(a) ~ (b))。メイン経路上にある ReRAM は最も大きな電圧

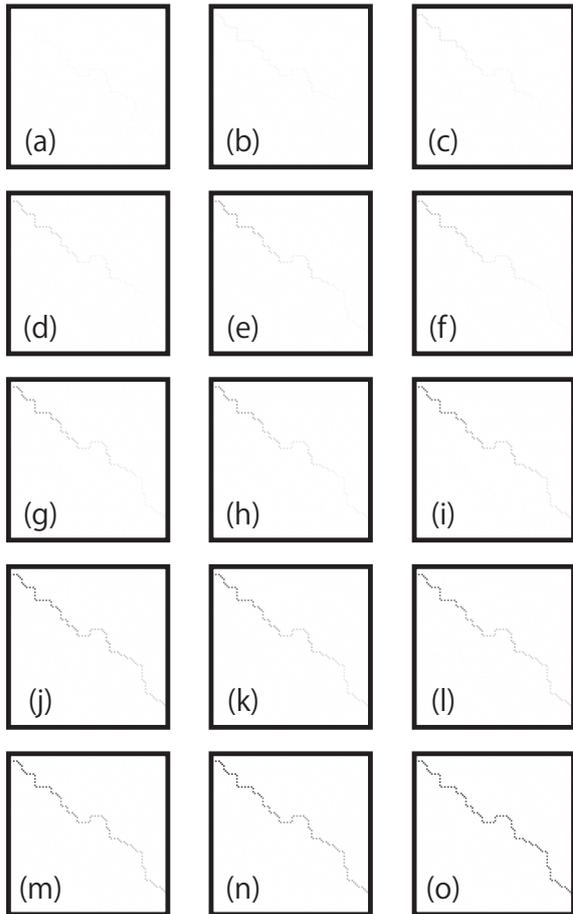


図9 シミュレーション結果 (回路の出力熱量)

を印加されている (図6の実線部分)。入力電圧を上げていくと、メイン経路の ReRAM は印加される電圧が先にしきい値を超え、ON 状態に変化する。この時、サブ経路 (図6の点線部分) に印加される電圧が大きくなり、サブ経路の中の短い経路 (少ない数の ReRAM) がこの電圧を分圧しているため、この部分の ReRAM が最後に ON 状態に変化した。 $R_{OFF} \gg R_{ON}$ であるため、メイン経路の ReRAM が ON 状態に変化した後、回路中の合計抵抗が小さくなり、各 ReRAM に印加される電圧が大きくなった。 $W = V^2/R$ より、ReRAM が発する熱が強くなり、観測しやすくなる (図9(c) ~ (f))。短いサブ経路にある ReRAM が ON 状態に変化した後は、最短経路の合計抵抗が他の経路の合計抵抗より十分小さい。そのため、最短経路にある ReRAM が強い熱が発している。入力電圧の増加とともに、ON 状態になった ReRAM が発する熱が強くなる (図9(g) ~ (o))。よって、ReRAM が発する熱が迷路の最短経路を示している。

6. まとめ

ユニポーラ型抵抗変化メモリを用いて迷路の経路探索電子回路を提案した。まず、用いたユニポーラ型抵抗変化メモリの動作モデルについて説明した。動作モデルによりシミュレーションを行い、ユニポーラ型抵抗変化メモリの電圧電流特性を示した。次いで、迷路から電子回路に構成する方法を紹介し、ユ

ニポーラ型抵抗変化メモリを用いた迷路のシミュレーションを行った。最初に小規模な迷路からシミュレーションを行った。比較するため抵抗を用いた迷路のシミュレーションも行った。素子が発する熱量を観測する事により、ユニポーラ型抵抗変化メモリを用いた回路の方が迷路の経路判別が容易となる事がわかった。さらに大規模な迷路のシミュレーションを行った。熱量の観測結果により最短経路が得られる事を確認した。

文 献

- [1] Akou N., Asai T., Yanagida T., Kawai T., and Amemiya Y : "A behavioral model of unipolar resistive RAMs and its application to HSPICE integration," *IEICE Electronics Express*, **7**[19], pp.1467-1473 (2010)
- [2] 中垣 俊之, 山田 裕康; "迷路を解く巨大アメーバ細胞: 粘菌", *生物物理*, Vol. 41, 244-246 (2001) .
- [3] Nakagaki, T., Yamada, H. and Toth, A.(2000) *Nature* 407, 470.
- [4] A. Sawa, "Resistive switching in transition metal oxides," *Materials today*, vol. 11, no. 6, pp. 28-36, June 2008.