

CMOSアナログ回路のチップ間特性バラツキ補正技術のための参照電圧源回路

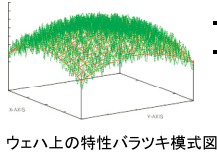
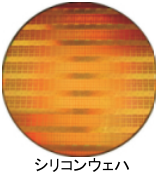
～アナログ集積回路のプロセス・温度バラツキを克服する～

上野憲一¹, 廣瀬哲也², 浅井哲也¹, 兩宮好仁¹ ¹北海道大学大学院 情報科学研究科 ²神戸大学大学院 工学研究科

(VDECデザイナーズ・フォーラム2008)

1. 研究背景・目的

製造プロセスバラツキによるLSIチップの特性バラツキの顕在化



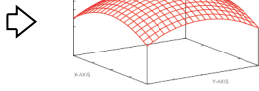
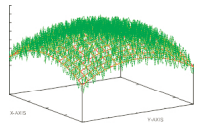
- 歩留まりの低下
- 性能動作マージンの低下
- 回路特性への影響
 - 遅延時間,
 - 動作周波数,
 - 消費電力等の劣化

微細化プロセスではバラツキがより顕著に.....

2. 特性バラツキの分類

アナログ回路では最小Trサイズの使用は少ない

ランダムなバラツキ成分: $\propto \frac{1}{\sqrt{LW}}$



アナログ回路の特性バラツキ模式図

グローバルバラツキが支配的

【グローバルなバラツキ】

- チップ間, ロット間, ウェハ間

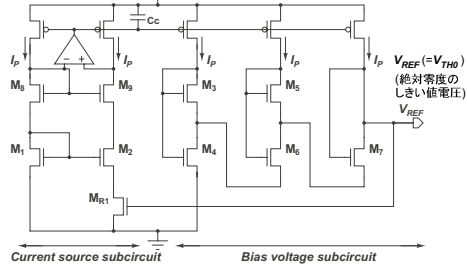
【ランダムなバラツキ】

- チップ内のバラツキ

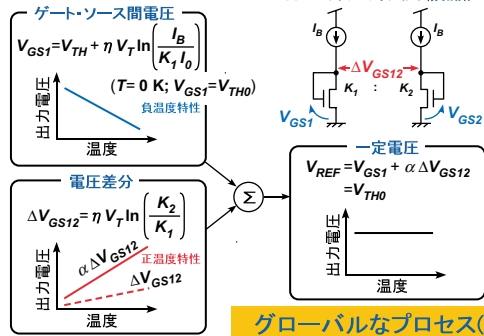
グローバルなバラツキが問題となるアナログ回路の特性バラツキ補正

3. 特性バラツキのモニタリング回路

LSI上の特性バラツキをモニタする参照電圧源回路



V_{TH} (絶対零度のしきい値電圧)生成アーキテクチャ
MOSFETのサブスレッショルド領域動作



ゲート-ソース間電圧 $V_{GS1} = V_{TH} + \eta V_T \ln \left(\frac{I_B}{K_1 I_0} \right)$
($T = 0 \text{ K}; V_{GS1} = V_{TH0}$)
負温度特性

出力電圧 vs 温度

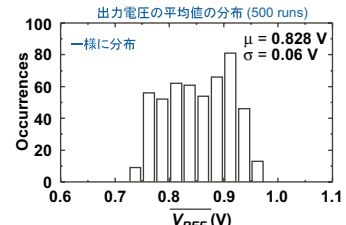
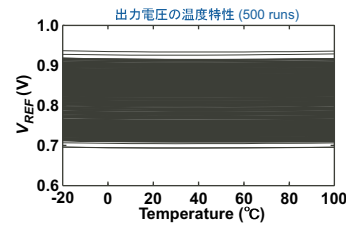
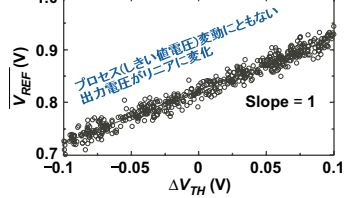
電圧差分 $\Delta V_{GS12} = \eta V_T \ln \left(\frac{K_2}{K_1} \right)$
正温度特性

出力電圧 vs 温度

一定電圧 $V_{REF} = V_{GS1} + \alpha \Delta V_{GS12} = V_{TH0}$

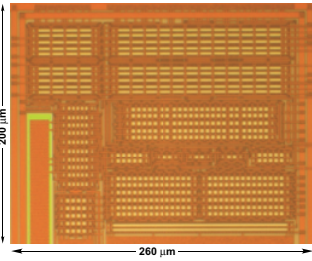
出力電圧 vs 温度

モンテカルロ シミュレーション結果 (シミュレーション回数: 500)



グローバルなプロセス(しきい値電圧)変動を監視可能

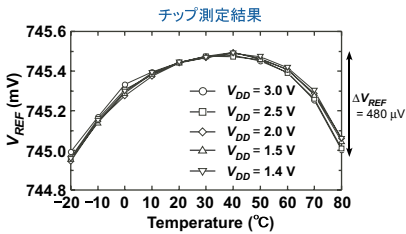
4. 測定結果



Thermostatic chamber (ESPEC)
Parameter analyzer: 4156A (HP)



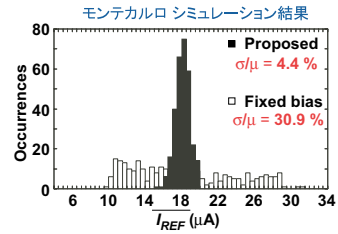
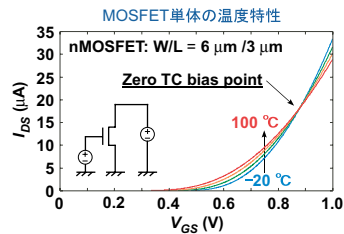
Performance summary	
Technology	0.35 μm 2P4M CMOS
Temp. range	-20 ~ 80 °C
Power supply	1.4 ~ 3 V
V_{REF}	0.745 V
Power	0.3 μW (@1.5 V)
TC	7 ppm/°C
Line sensitivity	0.002 %/V
Chip area	0.052 mm ²



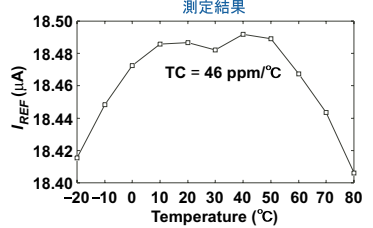
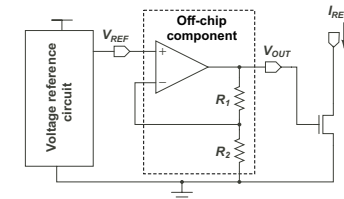
グローバルバラツキが問題となるアナログ回路動作補償応用へ

5. アナログ回路の特性バラツキ補正

「ゲートバイアス(ZTCバイアス)による電流バラツキ補正」



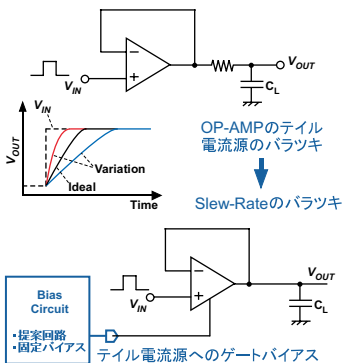
電流バラツキ補正回路



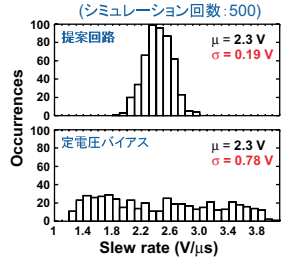
電流バラツキを最大 85%改善

「テイル電流源制御によるバッファ回路Slew-Rateバラツキ補正」

FPD(液晶テレビ, ディスプレイ)等で使用されるライン駆動用バッファ回路



モンテカルロ シミュレーション結果 (シミュレーション回数: 500)

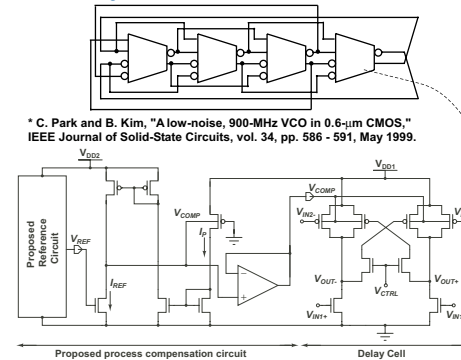


Slew rate, DC-Gain, -3db Bandwidth
→ 60 - 80% の補正効果

バッファ回路のSlew-Rateバラツキを最大 76%改善

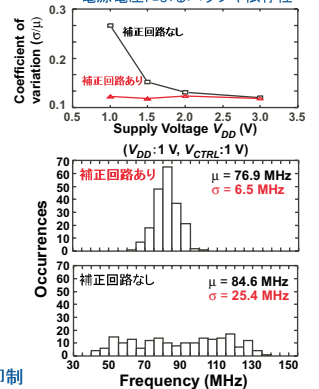
「基板バイアス制御によるVCOの発振周波数バラツキ補正」

* Low-noise Voltage Controlled Oscillator



* C. Park and B. Kim, "A low-noise, 900-MHz VCO in 0.6-μm CMOS," IEEE Journal of Solid-State Circuits, vol. 34, pp. 586 - 591, May 1999.

電源電圧によるバラツキ依存性



動的な基板バイアス制御により電流(周波数)バラツキを抑制

VCOの発振周波数バラツキを最大 74%改善