

しきい素子を利用した確率共鳴現象の回路実験

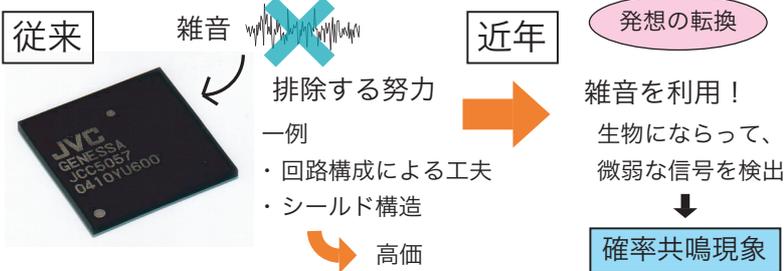
～雑音を利用した微弱信号検出 LSI に向けて～

Experimental Observations of Stochastic Resonance in Electronic Threshold Circuits

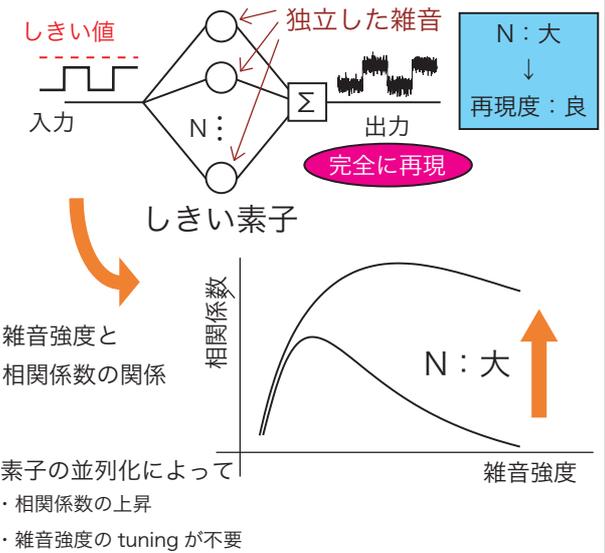
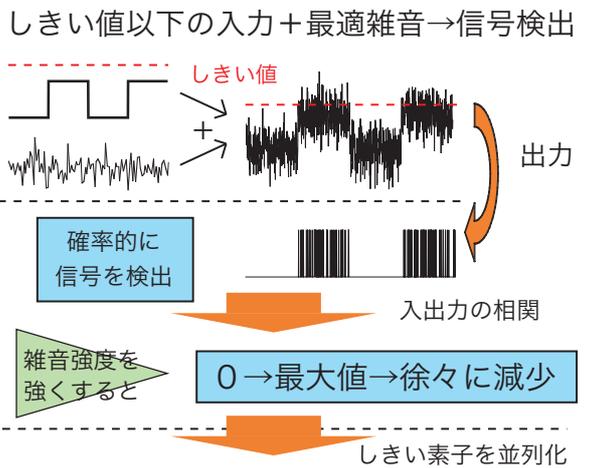
佐橋透, 宇田川玲, 浅井哲也, 雨宮好仁

北海道大学大学院 情報科学研究科 情報エレクトロニクス専攻

1. 研究背景・目的

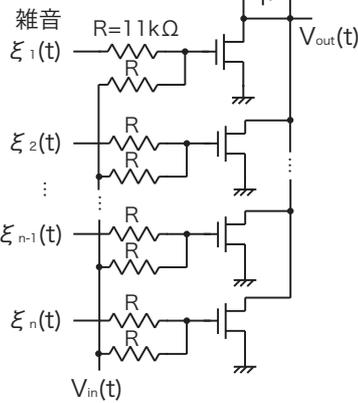


2. 確率共鳴について

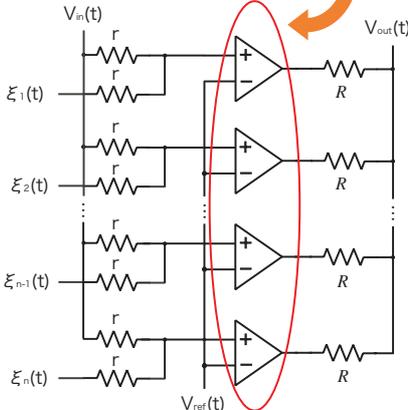


3. 実験回路図

MOS-FET による実験回路図



オペアンプによる実験回路図



4. 実験結果

評価は入出力間の相関係数 C による

$$C = \frac{1}{\sigma_{in}\sigma_{out}} \int_0^T \{V_{in}(t) - \bar{V}_{in}\} \{V_{out}(t) - \bar{V}_{out}\} dt$$

σ : 標準偏差、 \bar{V} : 電圧の時間平均

回路シミュレーション

- N: 4~100 の範囲
- 入力: 矩形波 (しきい値下)
- 雑音: 平均 0 のガウス分布に従う

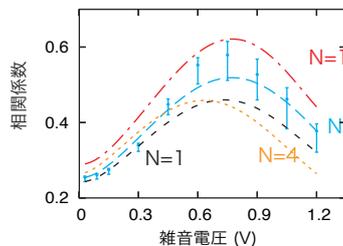
確率共鳴を確認後

回路実験

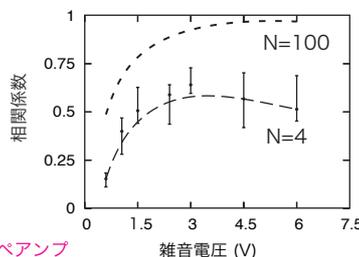
実験上の制約

N: 4 個

シミュレーション結果

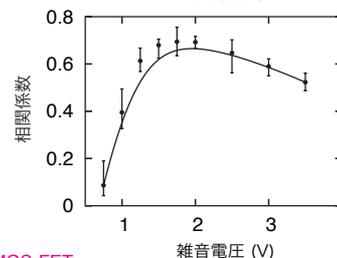


MOS-FET

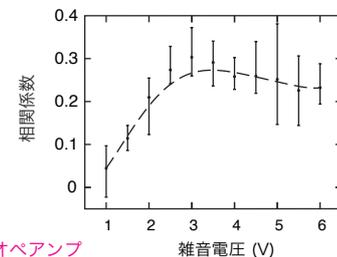


オペアンプ

実験結果



MOS-FET



オペアンプ

シミュレーションと質的に等価

素子を 100 個配列

波形を完全に再現