

# 弱電気魚の混信回避行動モデルに基づく周波数比較器

～振幅/位相情報から周波数の高低を判断する CMOS 回路の設計～

藤田 大地<sup>†</sup> 浅井 哲也<sup>†</sup> 雨宮 好仁<sup>†</sup>

<sup>†</sup> 北海道大学 大学院情報科学研究科 〒060-0814 札幌市北区北 14 条西 9 丁目

E-mail: †fujita@lalsie.ist.hokudai.ac.jp

**あらまし** 弱電気魚の混信回避行動に基づく周波数差検出モデルをアナログ CMOS 回路で実装した。この回路は、外部から与えられた信号の周波数と回路自身が持つ周波数の比較を行い、その高低を検出して出力する回路である。弱電気魚の細胞機能を模した五つの要素回路を設計し、それらを組み合わせた CMOS 神経回路ネットワークを構成した。SPICE シミュレーションにより、提案回路ネットワークが周波数差を検出できることを確認した。

**キーワード** 周波数比較器, 弱電気魚, 混信回避行動, アナログ CMOS 回路

## A CMOS Frequency Comparator based on Jamming Avoidance Response of *Eigenmannia*

Daichi FUJITA<sup>†</sup>, Tetsuya ASAI<sup>†</sup>, and Yoshihito AMEMIYA<sup>†</sup>

<sup>†</sup> Graduate School of Information Science and Technology, Hokkaido University

Kita 14, Nishi 9, Kita-ku, Sapporo, 060-0814 Japan

E-mail: †fujita@lalsie.ist.hokudai.ac.jp

**Abstract** In this paper, we implement a model of an electric fish, *Eigenmannia*, that detects frequency differences between the individuals, on analog CMOS circuits. The circuit's fundamental function is equivalent to a conventional CMOS frequency comparator. The circuit consists of 5 elemental circuits that implement neural networks of the electric fish. Using a simulation program of integrated circuit emphasis (SPICE), we demonstrate that the proposed circuit can detect the frequency difference.

**Key words** frequency comparator, electric fish, jamming avoidance response, analog CMOS circuit

### 1. まえがき

弱電気魚は周囲の環境を認識するために体内の電気器官において発電を行い、胴体の回りに電磁場を作る (Electric Organ Discharge: EOD)。障害物は局所的に電磁場と干渉するため、この干渉波を肌の表面にある電気受容器を使って検出することで、弱電気魚は周囲に存在する障害物を認識できる。この能力は電気定位と呼ばれる。

いま、弱電気魚が二匹おり、電気定位を行うために二匹が発した交流電圧の周波数がほぼ等しかったとする。このとき、二匹の弱電気魚は互いが発した交流電圧の周波数の差が広がるように発電周波数を変化させる。なぜなら、干渉が起きた状態で電気定位を行うと、障害物の正確な情報が得れなくなるからである。この行動は混信回避行動とよばれる。混信回避行動を引き起こす弱電気魚の神経ネットワーク構造は詳しく解明されている [1]。自然が創りだした神経システムは、既存の情報処理シ

ステムに対して優位性を示すことがある。そこで我々は、弱電気魚の神経ネットワークのアナログ CMOS 回路実装を試み、他の混信回避システムに対する優位性を探ることにした。提案回路は周波数比較器として機能する。混信回避行動の神経ネットワークを構成する五種類の細胞のうち、既に二種類の CMOS 回路化が完了している [2]。本論文の目的は、残る三種類の細胞の CMOS 回路化を行い、周波数の差を直接的に検出する回路を構成することである。

以下、2 章にて弱電気魚の混信回避行動モデルを概観する。3 章にて、混信回避行動の神経ネットワークの CMOS 回路化を行い、そのシミュレーション結果を 4 章に示す。

### 2. 弱電気魚の混信回避行動モデル

弱電気魚が混信回避行動を行う主な目的は、近くにいる弱電気魚と同じ周波数で発電することを避けるためである。混信回避行動をとるとき、弱電気魚は近くにいる弱電気魚の発電周波

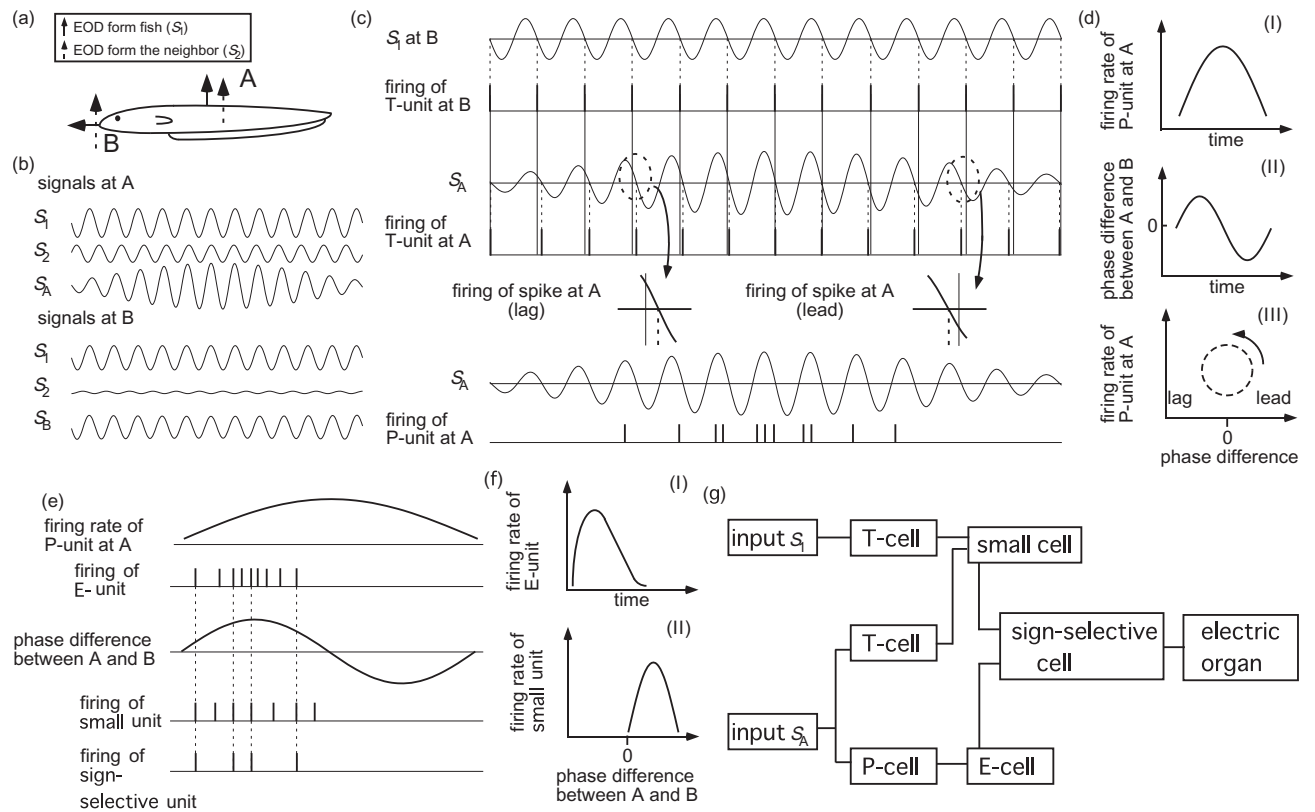


図1 弱電気魚の混信回避行動モデル

数と自分の発電周波数の差の正負を判別する [1]。たとえば、弱電気魚 F1 が F2 の近傍に位置し、ほぼ同じ周波数 ( $f_1 \approx f_2$ ) の交流を発電していたとする。弱電気魚 F1 から見た F2 の発電周波数との差を  $\Delta f_{21} \equiv f_2 - f_1$ , F2 から見た F1 との周波数差を  $\Delta f_{12} \equiv f_1 - f_2$  で定義すれば、 $\Delta f_{21} > 0$  ( $\Delta f_{21} < 0$ ) のとき F1 が  $f_1$  を下げれば周波数差は広がり、 $\Delta f_{12} > 0$  ( $\Delta f_{12} < 0$ ) のとき F2 が  $f_2$  を下げれば、周波数差は広がることになる。

ここでまず、弱電気魚 F1 が行う周波数差の正負の判別方法を説明する。いま、F1 の体内において生成された交流電圧  $S_1$  (周波数  $f_1$ ) が、F2 によって生成された交流電圧  $S_2$  の周波数  $f_2$  より低い場合を考える ( $\Delta f_{21} > 0$ )。また、F1 は図 1(a) に示す位置 A, B に電気受容器を持つとする。F1 が F2 の胴体に対して平行に位置しているとすれば、F1 は干渉された電圧を図 1(a) に示す位置 A で検出する。また、干渉の少ない電圧 (F1 自身の電気器官で発電した電圧) を位置 B で検出する。その理由を以下に説明する。F1 の体内において発生した  $S_1$  は F1 の皮膚に対して垂直に通過するため、F1 の位置 A にある電気受容器が検出する電圧は位置 B で検出される電圧とほぼ同じである。一方、F2 より発生した  $S_2$  は F1 の胴体に対して垂直に通過するため、位置 A にある電気受容器により検出される  $S_2$  は位置 B で検出される  $S_2$  と異なる。よって、図 1(b) に示すように、F1 の位置 A (または B) にある電気受容器は、F1 の  $S_1$  と F2 の  $S_2$  の合成波  $S_A$  (または  $S_B$ ) を受ける。つまり、F1 の位置 A にある電気受容器は干渉された合成波  $S_A$  を、位置 B にある電気受容器は干渉の少ない合成波  $S_B$  をそれぞれ検出する。

F1 は、検出した合成波  $S_A$  と  $S_B$  のうち、振幅変調の度合いの大きいもの (図 1(b) の例では  $S_A$ ) の振幅情報を取りだす。弱電気魚の皮膚にある電気受容器の一つである P 細胞 (P-cell) は、この振幅情報をスパイク密度に変換する (図 1(c))。P 細胞の発火率は、おおむね合成波  $S_A$  の包絡線に沿って変化する。一方、もう一つの電気受容器である T 細胞 (T-cell) は二つの合成波  $S_A$  と  $S_B$  の位相差を符号化する。図 1(c) 上に示すように、T 細胞は合成波がある特定の位相 ( $= \pi(2n + 1)$ ,  $n$ : 整数) を持つ時に発火する。位置 A と B にある T 細胞が発火した時間の差を計算することで、弱電気魚は二つの合成波の位相情報を得る。

図 1(d)-I に、規格化された P 細胞の発火率の時間変化の例を示す。位置 A と B にある T 細胞が発火した時間の差 (位相差) を時間軸にプロットしたものが図 1(d)-II である。| $S_A$ | とこの位相差を二次元平面上にプロットすると、図 1(c)-III のような円形の軌跡を得る。右回りに回転する軌跡は  $\Delta f_{21} > 0$  を表し、左回りに回転する軌跡は  $\Delta f_{21} < 0$  を表す。この回転方向を判別することで、F1 は周波数差  $\Delta f_{21}$  の正負を判別する。

ではどのようにして弱電気魚は図 1(c)-III の軌道の回転方向を知るのだろうか? 図 1(g) に、この動作を行う神経ネットワークの全体像を示す [1]。図中の P および T 細胞の動作は上で既に説明した。P および T 細胞以降のネットワークが図 1(c)-III の軌道の回転方向—つまり周波数差の正負を判別する。このネットワークにおけるスパイク信号の流れを以下に説明する。まず、P 細胞の出力スパイクが E 細胞に伝わる。図 1(e) に示すように、P 細胞の発火率が上昇するとき (図の例では  $S_A$  の

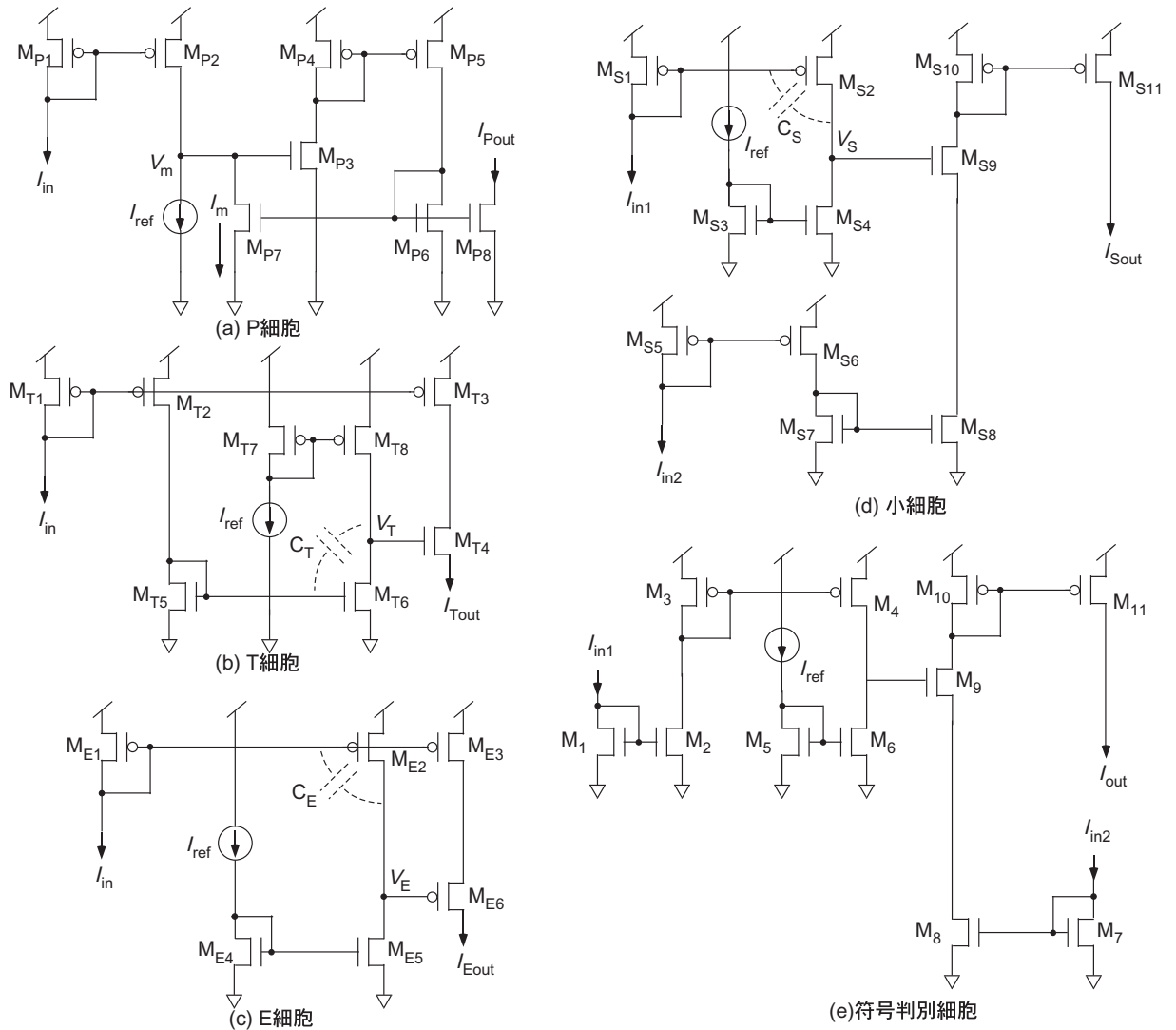


図2 混信回避行動モデルのCMOS回路 (P細胞, T細胞, E細胞, 小細胞, 符号判別細胞)

包絡線の微分係数が正であるとき)にのみ、E細胞は発火する。また、二つのT細胞の出力スパイクは小細胞に伝わる。図1(e)に示すように、位置AにあるT細胞がスパイクを出力した時間が位置Bにあるそれより早いときに小細胞は発火する。図1(f)に規格化されたE細胞の発火率、及び二つのT細胞が出力したスパイクの位相差に対する小細胞の発火率を示す。図1(e)下に示すように、E細胞と小細胞が同時に発火すると、符号判別細胞も発火する。弱電気魚はこの符号判別細胞の発火の有無で軌跡の回転方向を決定する。符号判別細胞が発火する(しない)ことは軌跡の回転方向が左回転(右回転)であることを意味する。符号判別細胞から出力されたスパイクは弱電気魚の体内にある電気器官に伝達され、ここで発電が行われる[1]。

### 3. 混信回避行動モデルのCMOS回路化

図1(g)に示した五つの細胞の動作を模擬するCMOS回路を設計した(図2)。まず、図2(a)に示すP細胞回路の動作を説明する[2]。この回路はヴォルテラ系を基に設計したものである[3]。P細胞回路が入力電流 $I_{in}$ を受けると、電流 $I_{in}$ はカレントミラー $M_{P1}$ - $M_{P2}$ によってノード $V_m$ に転写される。この

電流を $M_{P3}$ のゲート容量で積分する。 $I_{ref} < I_{in}$ である限り、 $V_m > 0$ となる。 $V_m$ が増加すると、 $M_{P3}$ のドレイン電流も増加する。この電流は、カレントミラー $M_{P4}$ - $M_{P5}$ と $M_{P6}$ - $M_{P7}$ により(時間遅れを伴って)ノード $V_m$ に転写されるため、 $V_m$ がいったん増加すると、あるしきい電圧を境に $V_m$ は減少しはじめる。それによって、 $I_m$ も減少する。電流 $I_{in}$ を与え続けるかぎり、上記の一連の動作が繰り返されるため、 $I_m$ の増減を出力スパイクと見なすことにする。 $M_{P8}$ のドレイン端子が出力スパイク電流( $I_{Pout}$ )の取り出し口となる。

図2(b)にT細胞回路[2]の動作を説明する。カレントミラー $M_{T1}$ - $M_{T2}$ と $M_{T5}$ - $M_{T6}$ によって、入力電流 $I_{in}$ をノード $V_T$ に転写する。また、カレントミラー $M_{T7}$ - $M_{T8}$ により、電流 $I_{ref}$ をノード $V_T$ に転写する。この構成では、 $I_{in} = 0$ であれば、 $V_T$ は電源電圧付近で安定する(それゆえ $M_{T4}$ はon状態になる)。すると、カレントミラー $M_{T1}$ - $M_{T3}$ を経由して入力電流 $I_{in}$ が出力端子に転写される( $I_{Tout}$ )。 $M_{T6}$ と $M_{T8}$ はnMOSソース接地増幅器( $M_{T8}$ が負荷となる)として機能するため、 $M_{T6}$ のドレイン-ゲート間の寄生容量 $C_p$ がミラー効果により増幅される。よって、入力電流が増加すると $V_T$ が遅延を伴って減少

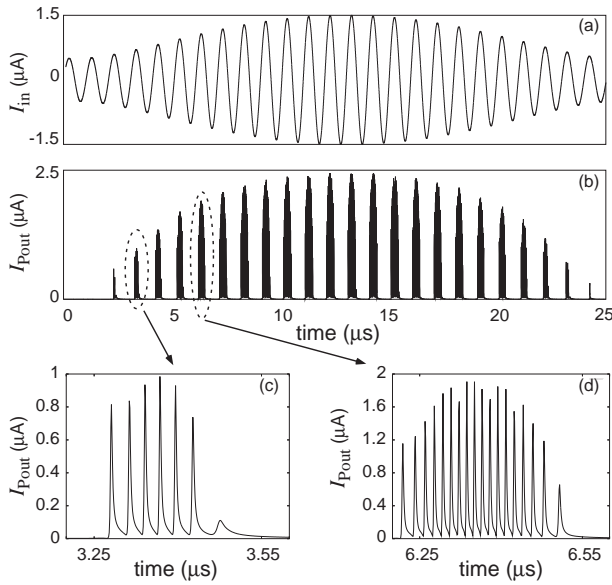


図3 P細胞回路のSPICEシミュレーション結果

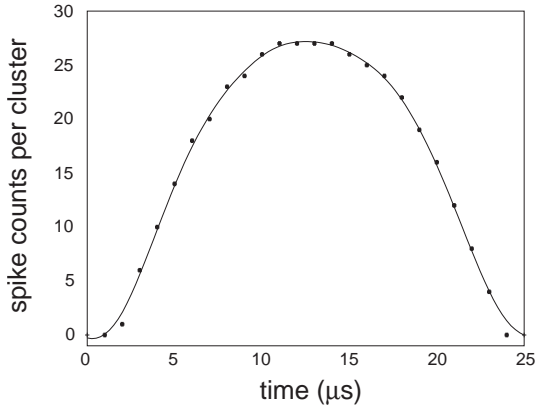


図4 P細胞回路の出力スパイク群あたりのスパイク数

し、 $M_{T4}$  は徐々に off 状態になる。再び  $I_{in} = 0$  とすれば、 $V_T$  は大きな遅延を伴って電源電圧付近に戻る。つまり、入力電流が増加したタイミングでのみ  $M_{T4}$  が on 状態—入力電流が出力端子に転写され、その後、出力電流は徐々に減少する。

次に、E 細胞回路の構成を図 2(c) に示す。この回路は、入力電流 ( $I_{in}$ ) の単位時間あたりのスパイク数に応じて出力スパイク数が変化するように設計したものである。回路動作は図 2(b) の T 細胞回路とほぼ同じである。まず、入力電流  $I_{in}$  は、カレントミラー  $M_{E1}$ - $M_{E2}$  によってノード  $V_E$  に転写される。また、カレントミラー  $M_{E4}$ - $M_{E5}$  は  $I_{ref}$  をノード  $V_E$  に転写する。そのため、 $I_{in} = 0$  であれば、 $V_E$  は 0 V 付近で安定する（それゆえ  $M_{E6}$  は on 状態になる）。この状態で回路が入力電流  $I_{in} (> 0)$  を受けると  $V_E$  は増加するため、 $M_{E6}$  は off 状態になる。しかしミラー効果により増幅された寄生容量  $C_E$  により、 $V_E$  の増加は時間遅れを伴う。よって、 $M_{E6}$  はわずかな時間だけ on 状態になり、この間、カレントミラー  $M_{E1}$ - $M_{E3}$  により転写された入力電流が出力端子に転写される ( $I_{Eout}$ )。

続いて、小細胞回路の構成を図 2(d) に示す。この回路は、スパイク電流  $I_{in2}$  より先にスパイク電流  $I_{in1}$  が入力された時のみ、スパイクを出力するように設計したものである。まず、電

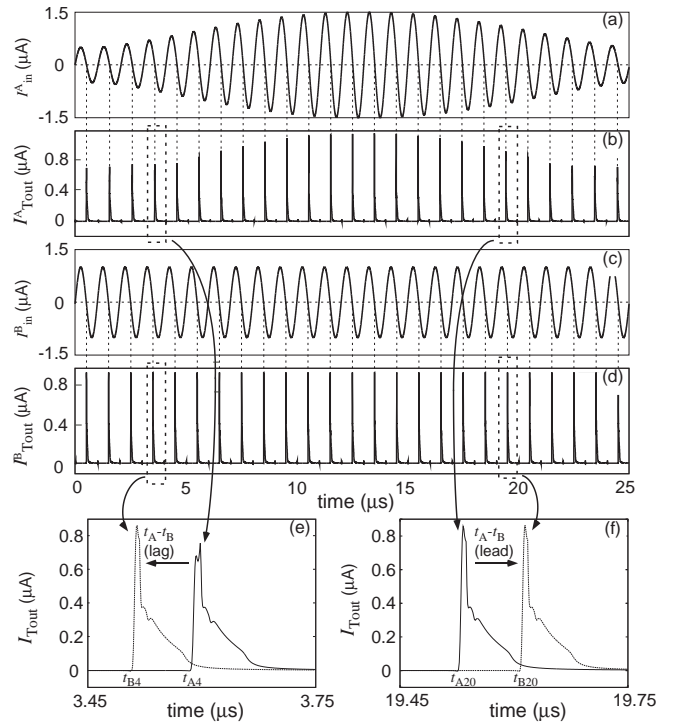


図5 T細胞回路のSPICEシミュレーション結果

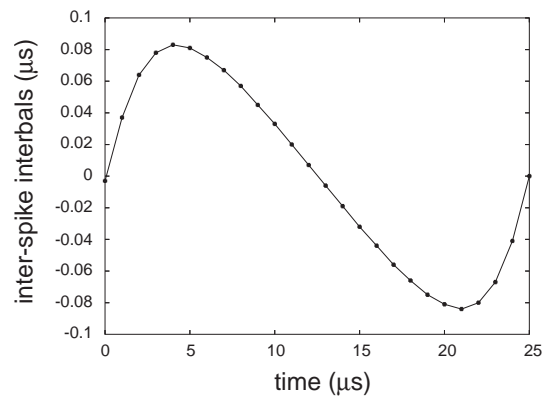


図6 二つのT細胞回路の出力スパイクの位相差

流  $I_{in1}$  がカレントミラー  $M_{S1}$ - $M_{S2}$  によってノード  $V_S$  に転写される。E 細胞回路、T 細胞回路と同様の遅延パスにより、この回路がスパイク電流  $I_{in1}$  を受けると  $M_{S9}$  が on 状態になる。一方、 $I_{in1} = 0$  であれば、 $I_{ref}$  およびカレントミラー  $M_{S3}$ - $M_{S4}$  によって、 $V_E$  は 0 V 付近で安定する。そのため、 $M_{S9}$  は off 状態になる。 $M_{S9}$  が on 状態であるとき—つまり  $I_{in1}$  が与えられた直後に  $I_{in2}$  が与えられると、カレントミラー  $M_{S5}$ - $M_{S6}$ 、 $M_{S7}$ - $M_{S8}$ 、 $M_{S10}$ - $M_{S11}$  により電流が転写され、電流スパイク  $I_{Sout}$  が得られる。

最後に、符号判別回路を図 2(e) に示す。この回路の動作は小細胞回路と同じであるため、説明は割愛する。

#### 4. SPICE シミュレーション結果

TSMC 0.35- $\mu\text{m}$  CMOS プロセスパラメータを用いて提案回路のシミュレーションを行った（電源電圧: 3V）。図 3 に P 細胞回路のシミュレーション結果の一例を示す。二匹の弱電気魚

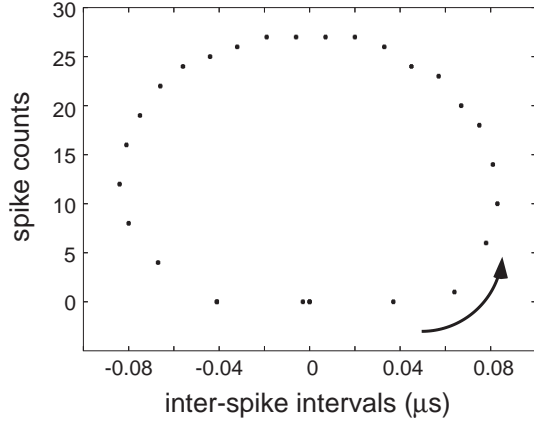


図7 二つの T 細胞回路が出力したスパイクの位相差に対して P 細胞回路が出力したスパイクの数をプロットして得られた軌跡 ( $\Delta f_{21} > 0$ )

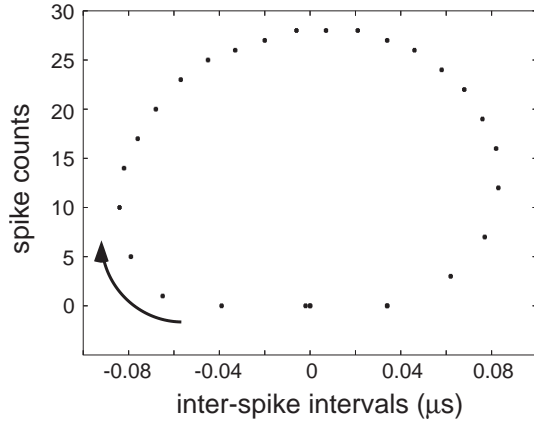


図8  $\Delta f_{21} < 0$

(F1 と F2) が発電した電圧 ( $S_1$  と  $S_2$ ) を

$$S_1 = \sin(2\pi f_1 t), \quad (1)$$

$$S_2 = \sin(2\pi f_2 t), \quad (2)$$

と定義し、 $f_1$  と  $f_2$  をそれぞれ 1 MHz と 1.04 MHz ( $\Delta f_{21} > 0$ ) としてシミュレーションを行った。F1 は干渉された入力電流

$$I_{in} = I_0 S_1 + I_1 S_2, \quad (3)$$

を受ける。ここでは、 $I_0$  と  $I_1$  をそれぞれ  $1 \mu\text{A}$  と  $0.5 \mu\text{A}$  に設定した (図 3(a))。この入力を受けた P 細胞回路の出力電流 ( $I_{Pout}$ ) を図 3(b) に示す ( $I_{ref} = 0.54 \mu\text{A}$ )。破線で囲ったスパイク集団の拡大図を図 3(c) と (d) に、各集団のスパイクの数を図 3(a) と同じ時間幅でプロットしたものを図 4 に示す。これらの図より、出力の各集団ごとのスパイク数が、入力電流  $I_{in}$  の振幅の増減に追従することを確認した。

図 5 に T 細胞回路の回路シミュレーション結果を示す。図 1(a) に示した F1 の位置 A と B にある二つの T 細胞回路を想定してシミュレーションを行った (T 細胞回路の  $I_{ref}$  は  $0.1 \mu\text{A}$  とした)。干渉された入力電流 ( $\equiv I_{in}^A = I_0 S_1 + I_1 S_2$ ) と無干渉の入力電流 ( $\equiv I_{in}^B = I_0 S_1$ ) を図 5(a) と (c) に示す。これらの入力電流を受けた T 細胞回路の出力の一例を図 5(b) と (d) に示す ( $I_{Tout}^A$ ,  $I_{Tout}^B$ )。これらの図より、T 細胞回路が入力電

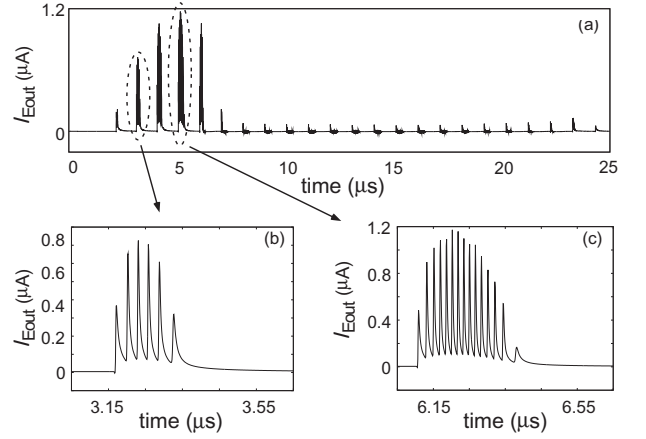


図9 E 細胞回路の SPICE シミュレーション結果

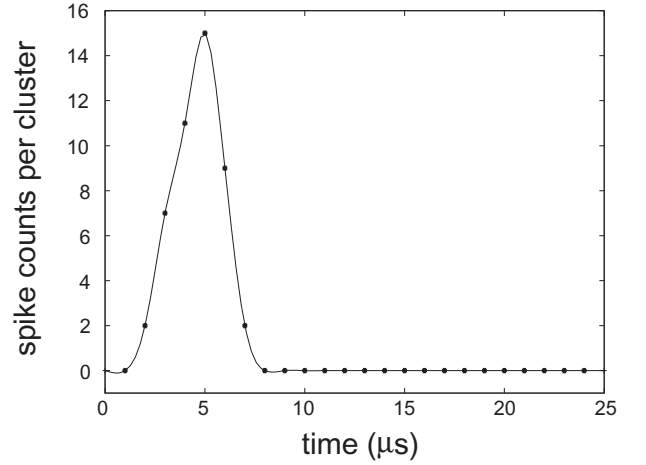


図10 E 細胞回路の出力スパイク群あたりのスパイク数

流が特定の位相 ( $\approx \pi(2n+1)$ ,  $n$ : 整数) となったときにのみスパイクを出力することを確認した。図 5(b) と (d) 内の破線で囲った部分を拡大したものを図 5(e) と (f) に示す (それぞれ、 $n = 4, 20$ )。この拡大図から、位置 A の T 細胞回路がスパイクを出力した時間と、位置 B の T 細胞回路がスパイクを出力した時間の差を計算した (図 5(e), (f) の  $t_A$  と  $t_B$  の場合、時間差は  $t_A - t_B$  で定義)。上記で計算した時間差を図 5(a),(d) と同じ時間幅にプロットしたものを図 6 に示す。時間差が正 (負) であれば位相が遅れている (進んでいる) ことを表す。

次に P 及び T 細胞回路の出力から得られる  $S_1$  と  $S_2$  の周波数差の正負判定に関するシミュレーションを行った。P 細胞回路が出力したスパイクの数 (図 4) と二つの T 細胞回路が出力したスパイクの時間差 (図 6) を二次元平面にプロットしたものを図 7 に示す ( $\Delta f_{21} = 40 \text{ kHz}$ )。2 章のモデル出力と同様の円形軌跡が現れ、この軌跡上の点は時間の経過とともに実線の矢印が示す方向に回転した。2 章で説明したように、左に回転する軌跡は  $\Delta f_{21} > 0$  を意味することから、このシミュレーションの結果はモデルの動作と矛盾しない。反対に、 $\Delta f_{21} < 0$  ( $f_1$  と  $f_2$  を 1 MHz と 0.96 MHz) と設定すると、図 8 に示すような右回転の軌跡が得られた。以上より、P 及び T 細胞回路の出力から軌跡の回転方向を判別することにより、周波数差の正負を判断できることが確認できた。



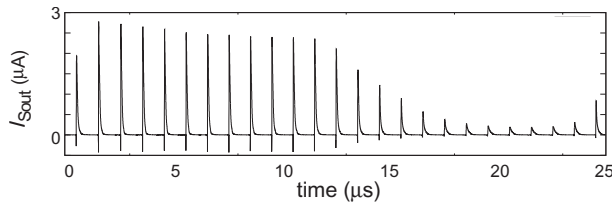


図 11 小細胞回路の SPICE シミュレーション結果

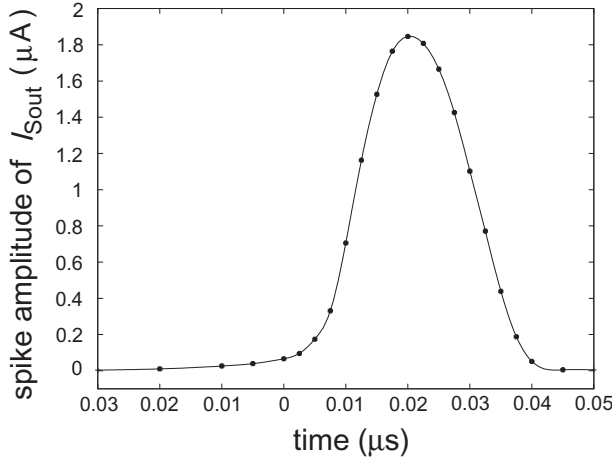


図 12 小細胞回路の入力パルス間隔の変化に対する最大出力スパイク電流の変化

次に、提案した全ての細胞回路を組み合わせた CMOS 回路ネットワーク（上記の軌道の回転方向を判別する回路）のシミュレーションを行った。図 3(b) に示した P 細胞回路の出力電流 ( $I_{Pout}$ ) を E 細胞回路に与えた（バイアス電流  $I_{ref}$  は 0.5 nA）。図 9(a) に E 細胞回路の出力電流  $I_{Eout}$  の一例を示す。図 9(a) 内に示した破線で囲まれたスパイク集団を拡大したものを図 9(b) と (c) に示す。各集団のスパイク数を図 9(a) と同じ時間幅でプロットしたものを図 10 に示す。この図より、集団内のスパイク数が少ない時は出力スパイクが生成されるが、集団スパイク数があるしきい値を越えると出力スパイクが生成されないことを確認した。

図 11 に小細胞回路のシミュレーション結果を示す（連続スパイク入力に対する出力電流  $I_{Sout}$  の時間変化）を示す。2 章で説明したように、小細胞は位置 A と B にある T 細胞の出力を受けるため、図 5(b) と (d) に示した二つの T 細胞回路の出力を小細胞回路の  $I_{in2}$  と  $I_{in1}$  にそれぞれ与える必要がある。ここでは簡単のため、パルス振幅  $1 \mu A$ 、パルス幅  $5 ns$  の理想パルスを入力スパイクとして使用した（ $I_{ref}$  は  $0.1 \mu A$  に設定）。二つの入力スパイクの時間差の変化に対する小細胞回路の出力スパイクの振幅の変化を図 12 に示す。時間差が負の場合は出力は得られないが、正の場合は図に示すような出力が得られたことから、 $I_{in1}$  の位相が  $I_{in2}$  より進んでいるときのみ小細胞回路がスパイクを出力することを確認できた。

図 13 に符号判別回路のシミュレーション結果を示す（出力電流  $I_{out}$  の時間変化）。提案した全ての回路を組み合わせて図 1(g) に示した弱電気魚の神経ネットワークを構成した。符号判別細胞は E 細胞と小細胞の出力スパイクを受けるため、図

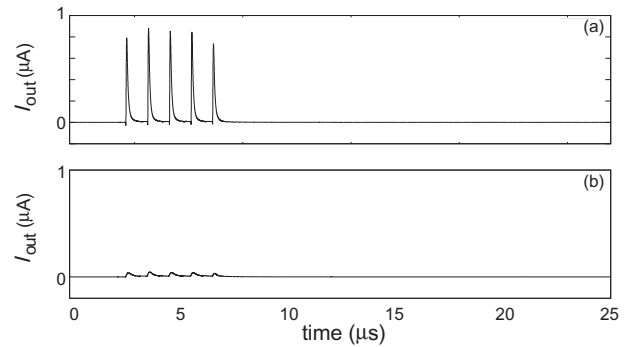


図 13 符号判別回路の SPICE シミュレーション結果

9(a) と図 11 で示した E-と小細胞回路の出力をそれぞれ入力電流  $I_{in1}$ ,  $I_{in2}$  として符号判別回路に与えた。また、バイアス電流  $I_{ref}$  は  $10 nA$  に設定し、 $\Delta f_{21}$  は  $40 kHz (> 0)$  とした。E 細胞回路と小細胞回路がともにスパイクを出力したときの符号判別回路の出力を図 13(a) に示す。符号判別回路がスパイクを出力しており、このことは図 7 で示した軌跡が左回転であり  $\Delta f_{21} > 0$  であることを意味する。反対に、 $\Delta f_{21}$  を  $-40 kHz (< 0)$  とした場合 ( $f_1$  と  $f_2$  が  $1 MHz$  と  $0.96 MHz$ )、図 13(b) が示すように、符号判別回路はスパイクを生成しなかった。以上より、この符号判別回路が  $\Delta f_{21} > 0$  を判別できることが示された。

## 5. ま と め

弱電気魚の混信回避行動に基づく周波数差検出モデルをアナログ CMOS 回路で実装した。提案回路は周波数比較器として機能する。混信回避行動の神経ネットワークを構成する五種類の細胞のうち、二種類の回路化が過去に完了していた [2] ため、残る三種類の回路化を行った。CMOS デバイスの寄生容量を利用した遅延回路を組み合わせ、過去に提案した二種類の回路の出力から周波数差の正負を判別する回路を構成し、SPICE シミュレーションによりその動作を確認した。

## 謝 辞

本研究の一部は文部科学省 新学術領域「分子ナノシステムの創発化学」(20111004) を受けて実施したものです。

## 文 献

- [1] W. Heiligenberg, *Neural Nets in Electric Fish*, The MIT press, Cambridge, 1991.
- [2] F. Fujita, T. Asai, and Y. Amemiya, "A CMOS frequency comparator based on jamming avoidance response of *Eigenmannia*," Proceedings of the 2009 RISP International Workshop on Nonlinear Circuits and Signal Processing, pp. 653-656 (2009)
- [3] T. Asai, Y. Kanazawa, and Y. Amemiya, "A subthreshold MOS neuron circuit based on the Volterra system," *IEEE Trans. Neural Networks*, Vol. 14, No. 5, pp. 1308-1312 (2003).