

アナログ-デジタル混載型ハフ変換LSIの設計・試作

An Analog-Digital Hybrid LSI for Hough Transformation

水木 誠¹ 渋井 哲也² 秋田 純一³

Mizuki Makoto¹, Asai Tetsuya² and Akita Junichi³

金沢大学 大学院自然科学研究科¹

Department of Electronic Engineering, Kanazawa University¹

北海道大学 大学院工学研究科²

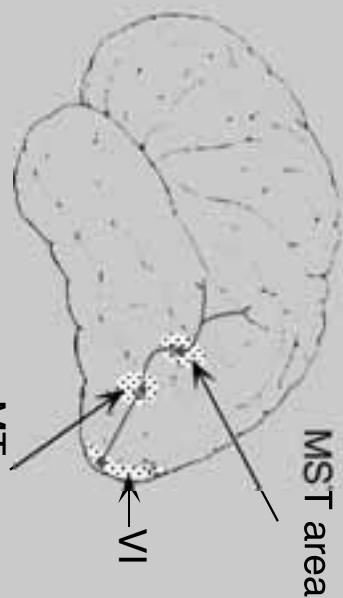
Department of Electrical Engineering, Hokkaido University²

公立はこだて未来大学 システム情報科学部³

Department of Media Architecture, Future University-Hakodate³

はじめに

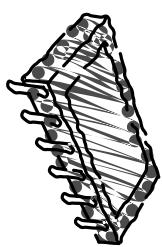
ハフ変換に基づく画像処理システム



パターンマッチング（特徴抽出） 神経モデル（方位／方向検出）



専用プロセッサの需要の増加



デジタル実装：画素の増加による計算時間の増加 → ×
アナログ実装：画素の増加による配線数の増加 → ×

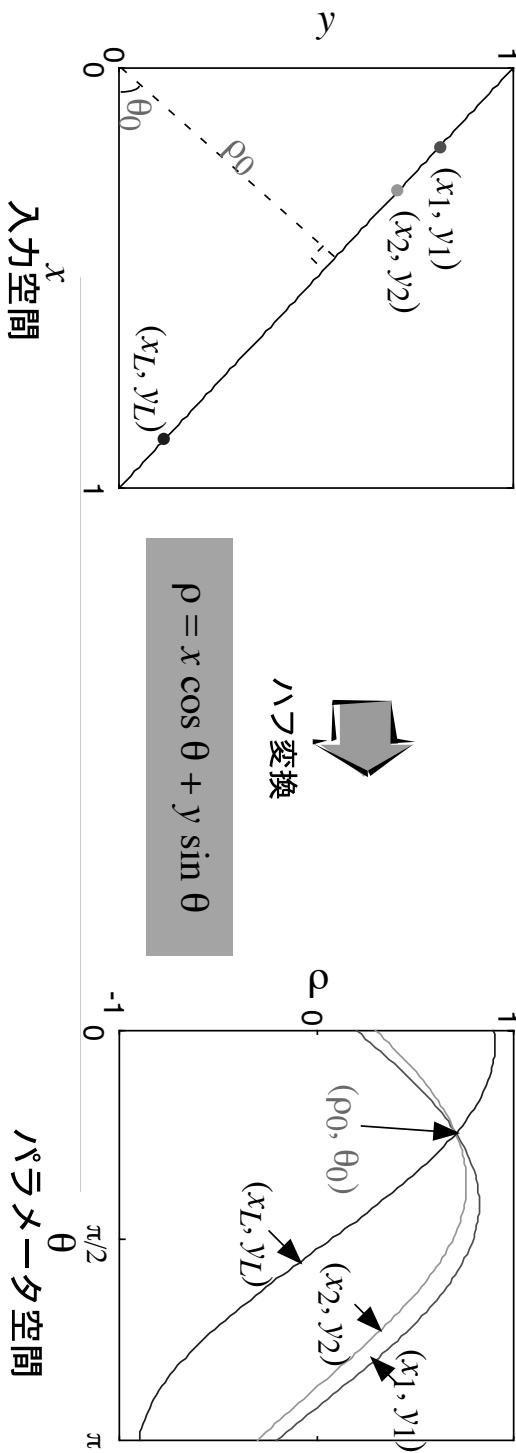


研究目的：ハフ変換を並列に行う機能LSIの開発

ハフ変換とは？

入力画像中の「直線」を検出

- 1) 入力画像中の全ての「点」 → パラメータ空間中の曲線
- 2) パラメータ空間中で曲線群の足し込み



空間座標と三角関数の乗算回路

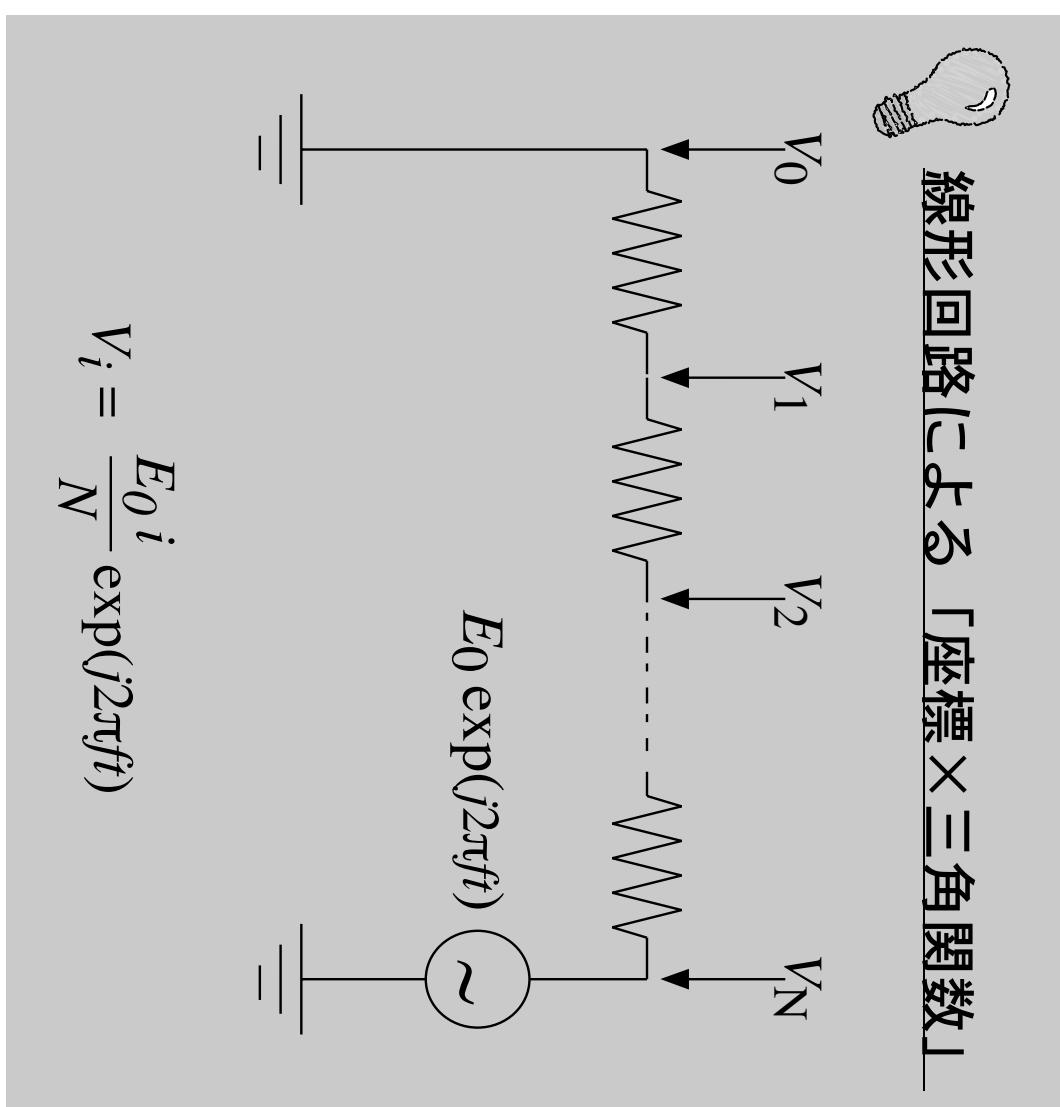
$$\rho = x \cos \theta + y \sin \theta$$

座標 × 三角関数

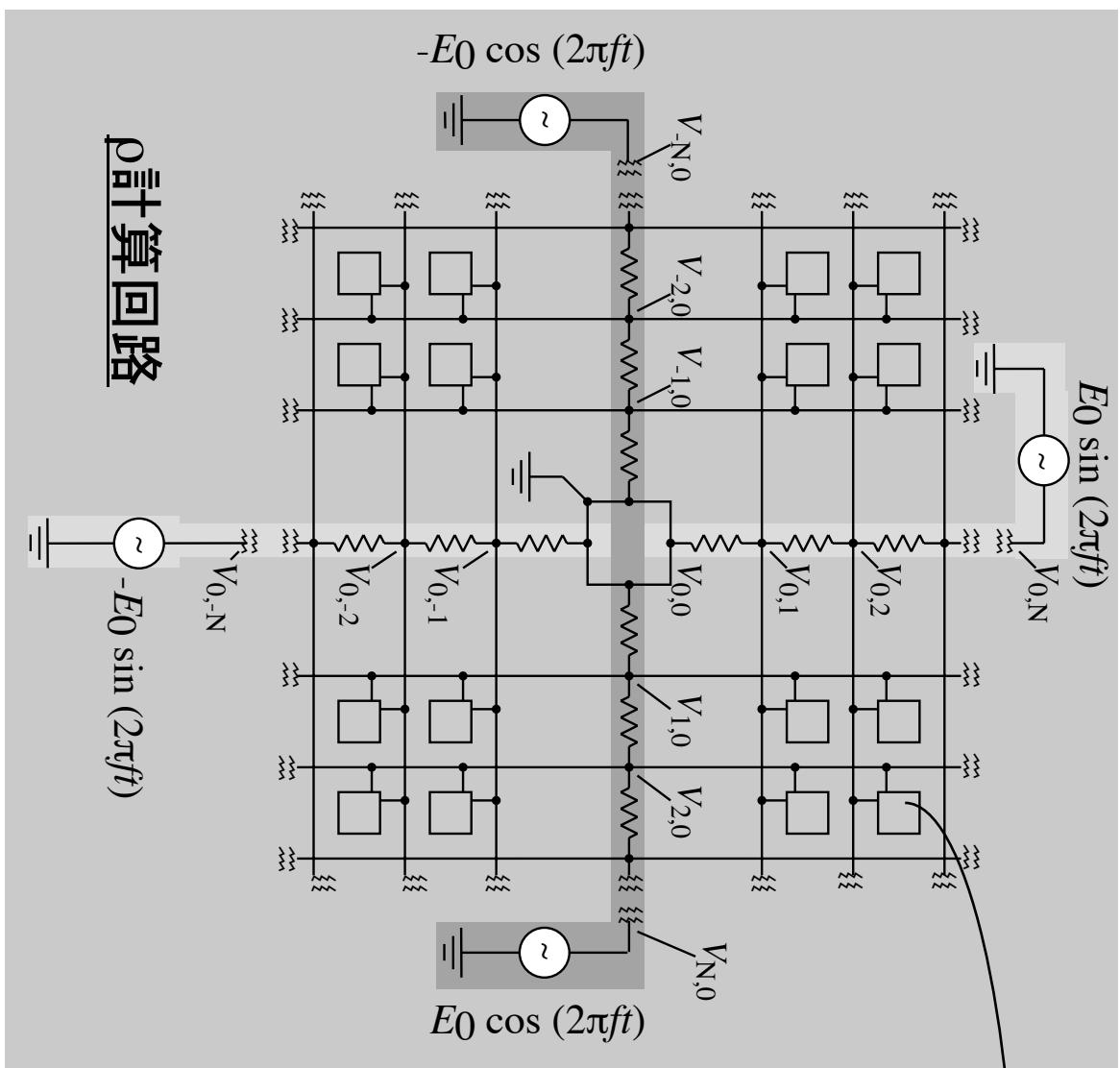


アナログ乗算器
が必要
三角関数発生回路

回路の大規模化 → X

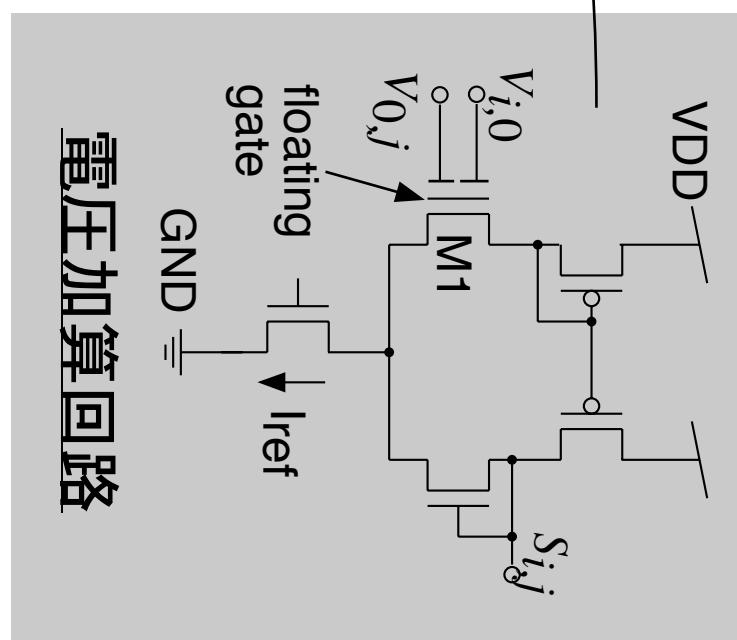
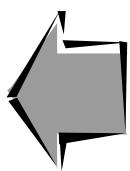


ρ計算回路



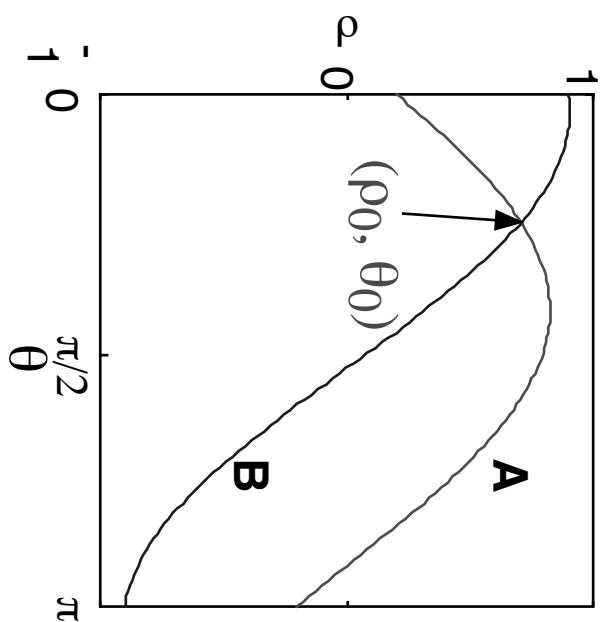
$$S_{i,j} = E_0 R (i dx \cos 2\pi f t + j dy \sin 2\pi f t)$$

$$R = 1/(2 + C_{ox}/C)$$



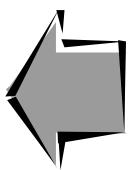
$$\rho = x \cos \theta + y \sin \theta$$

交点検出方法 (1)

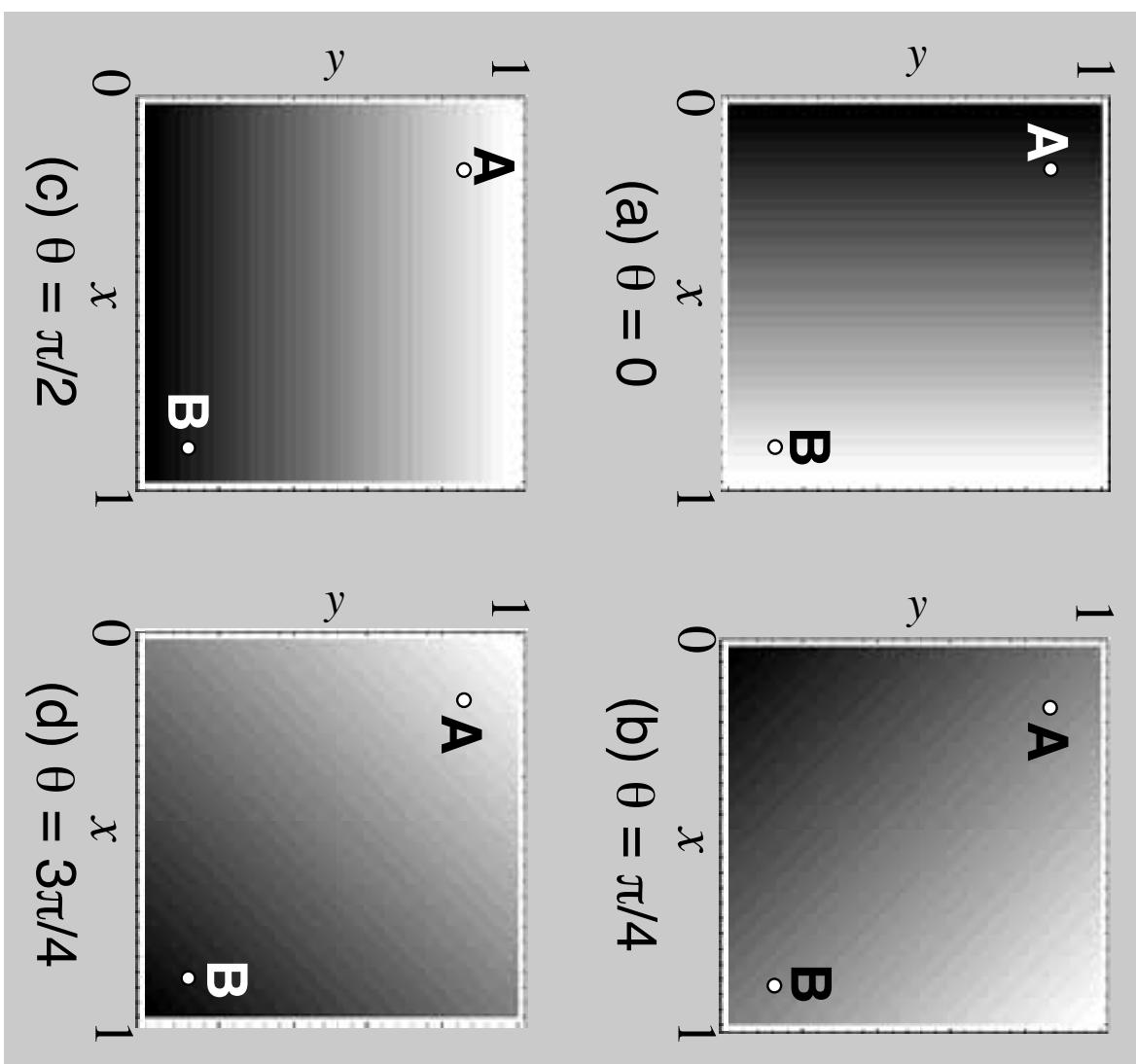


ρ の空間分布

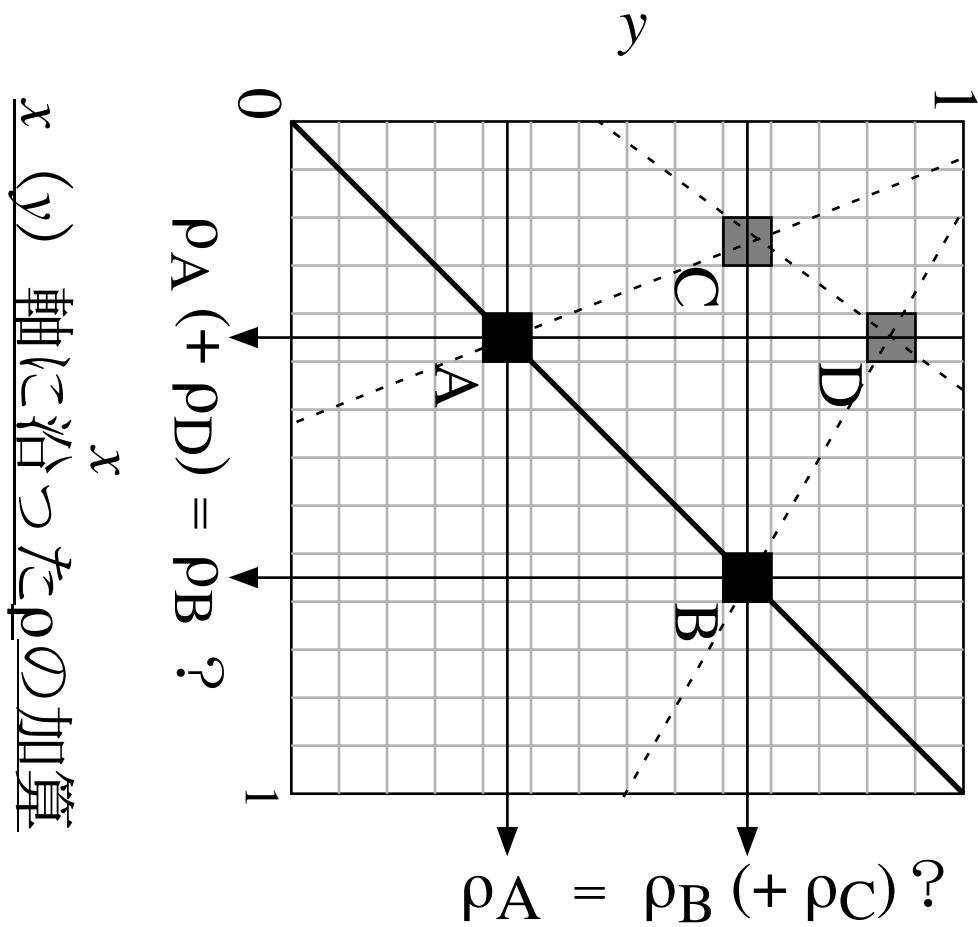
$$\rho(x, y, \theta) = x \cos \theta + y \sin \theta$$



同じ ρ 値をもつ画素を検出

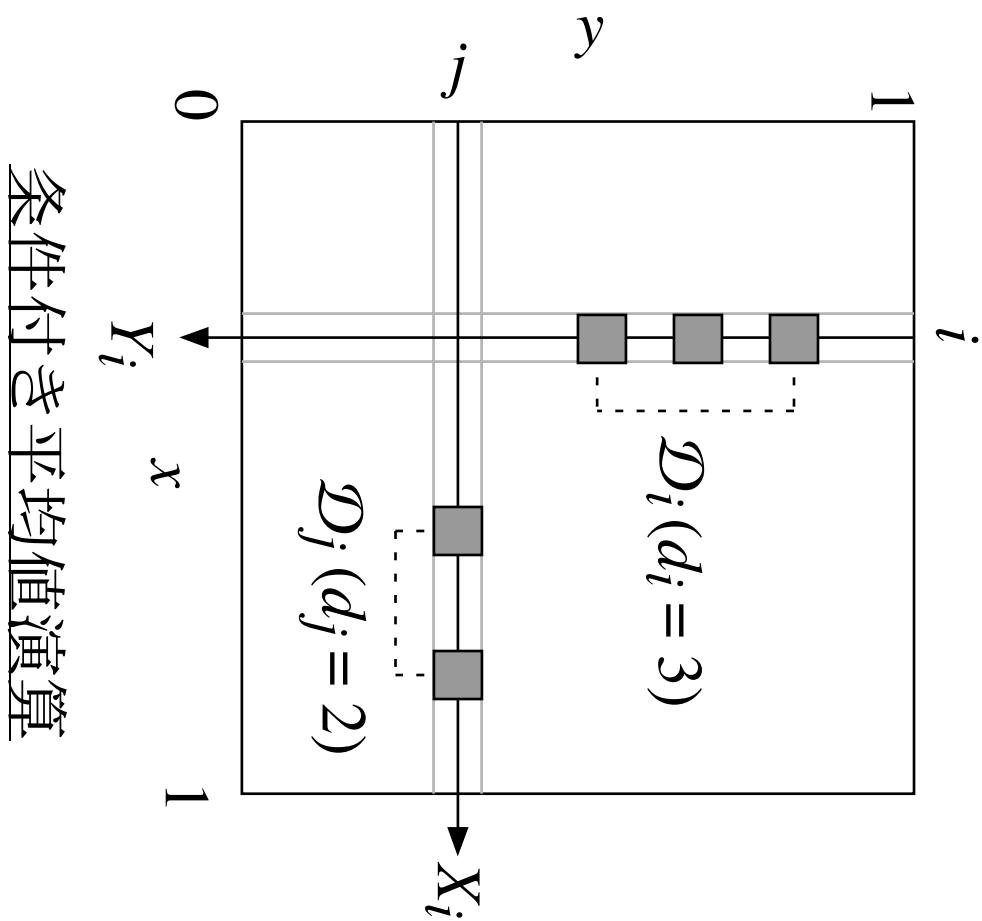


交点検出方法 (2)



x
 x
 x (y) 軸に沿った ρ の加算

$$\rho_A = \rho_B (+ \rho_C) ?$$

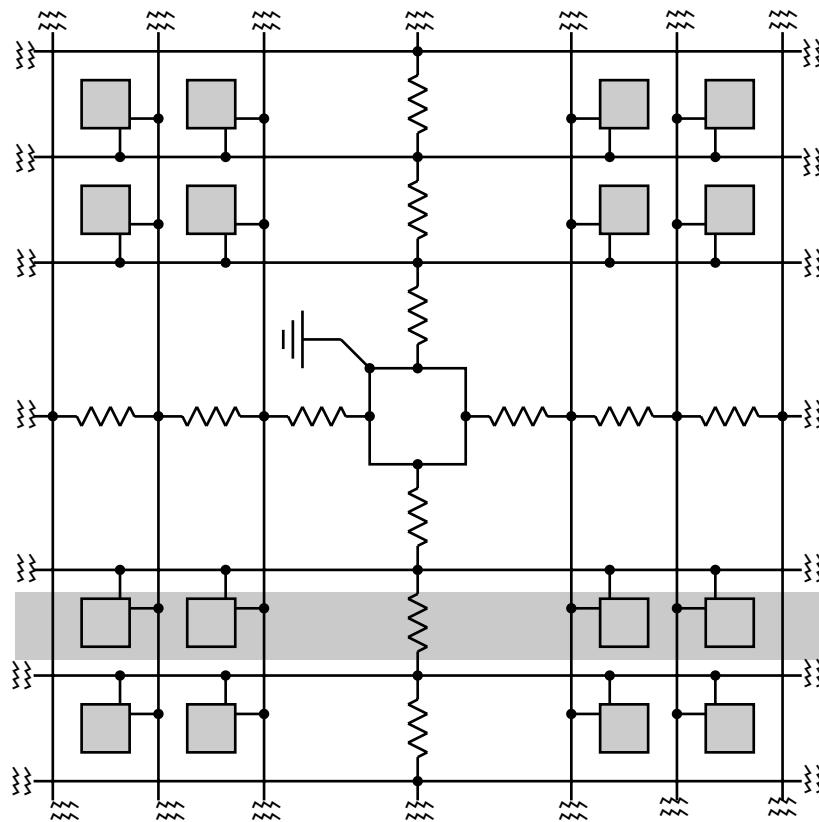


条件付き平均値演算

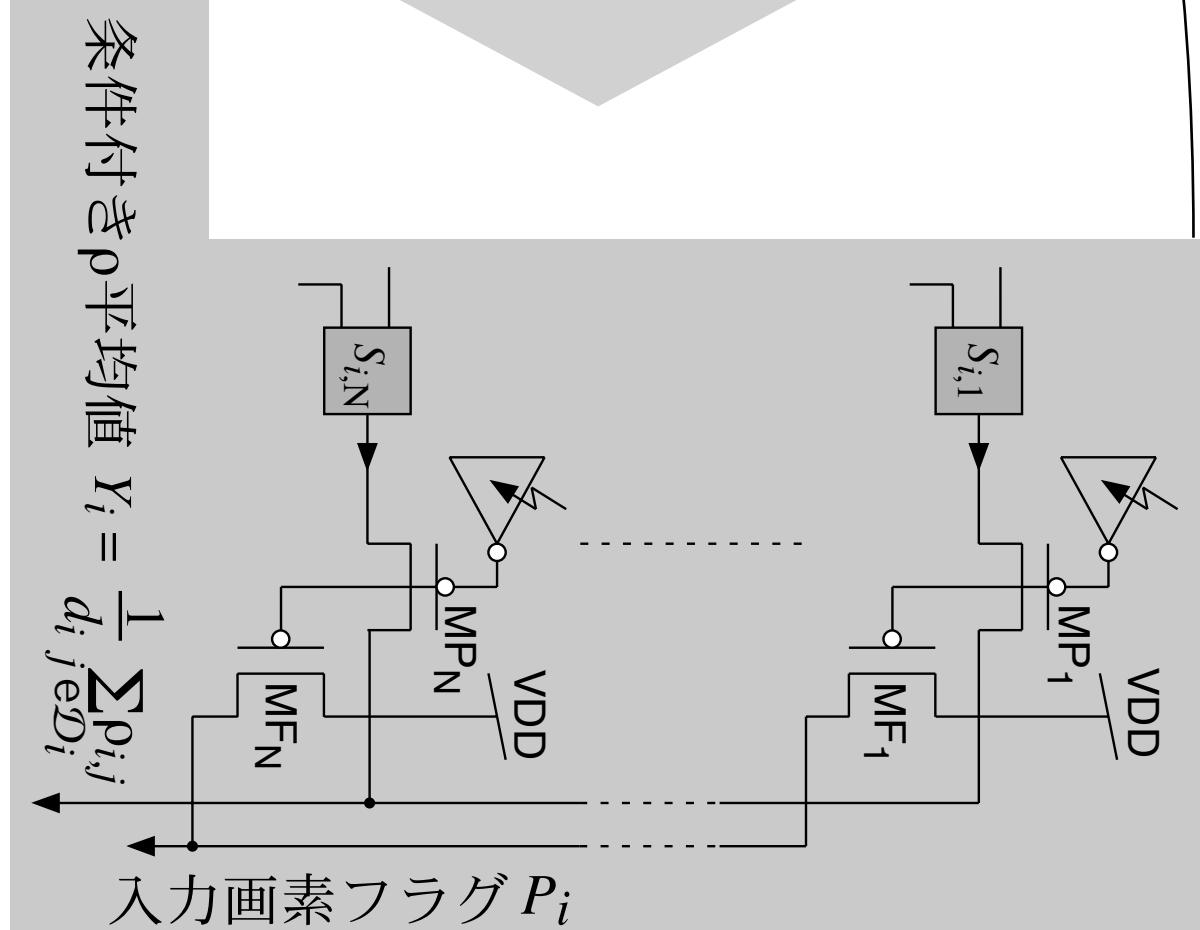
MOS型抵抗回路

交点検出回路 (1)

ρ 計算回路



(8 / 16)

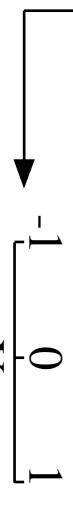


交点検出回路 (2)

条件付き平均値(アナログ)



位置ベクトルに変換



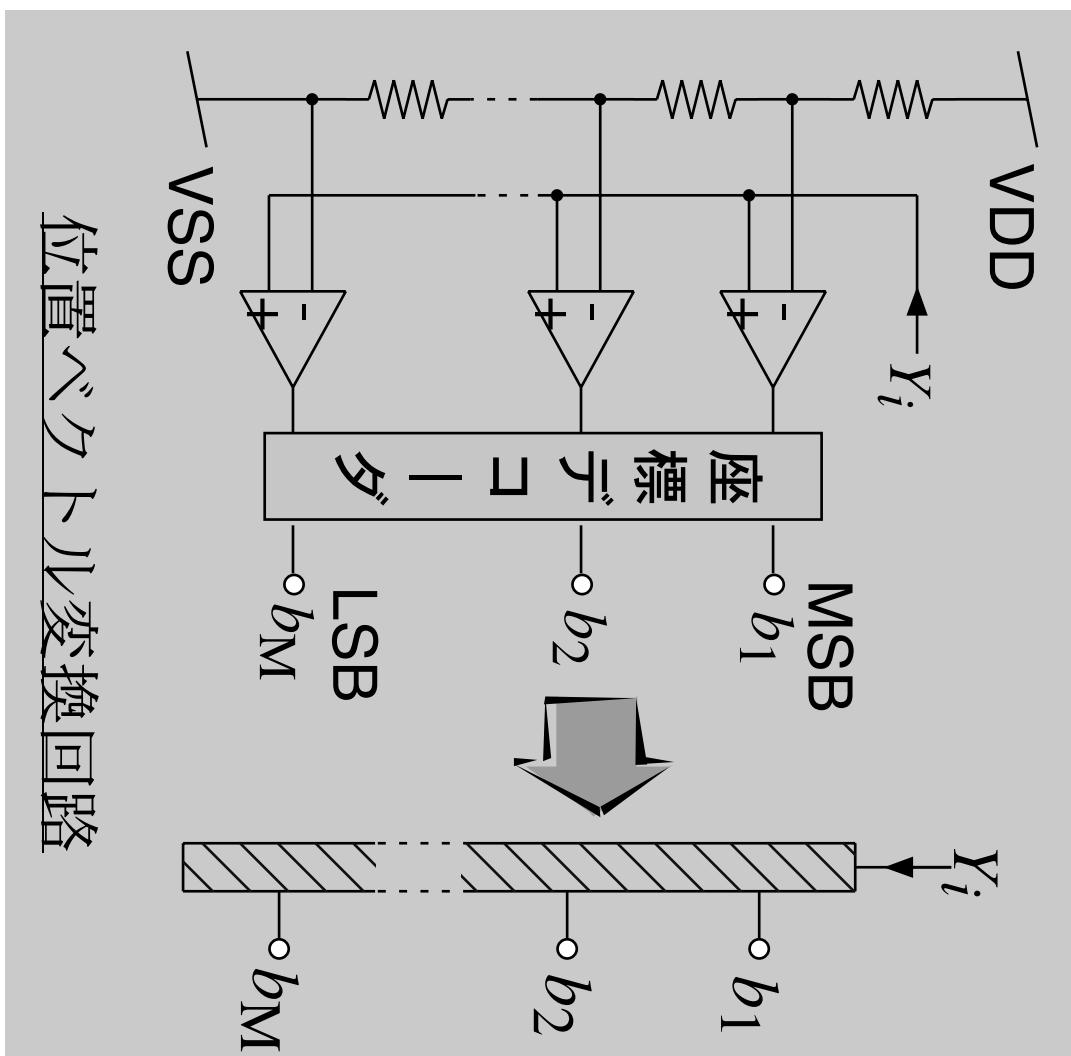
$$\mathbf{Y}_1 \quad (1, 0, 0, \dots, 0)$$

$$\mathbf{Y}_2 \quad (0, 1, 0, \dots, 0)$$

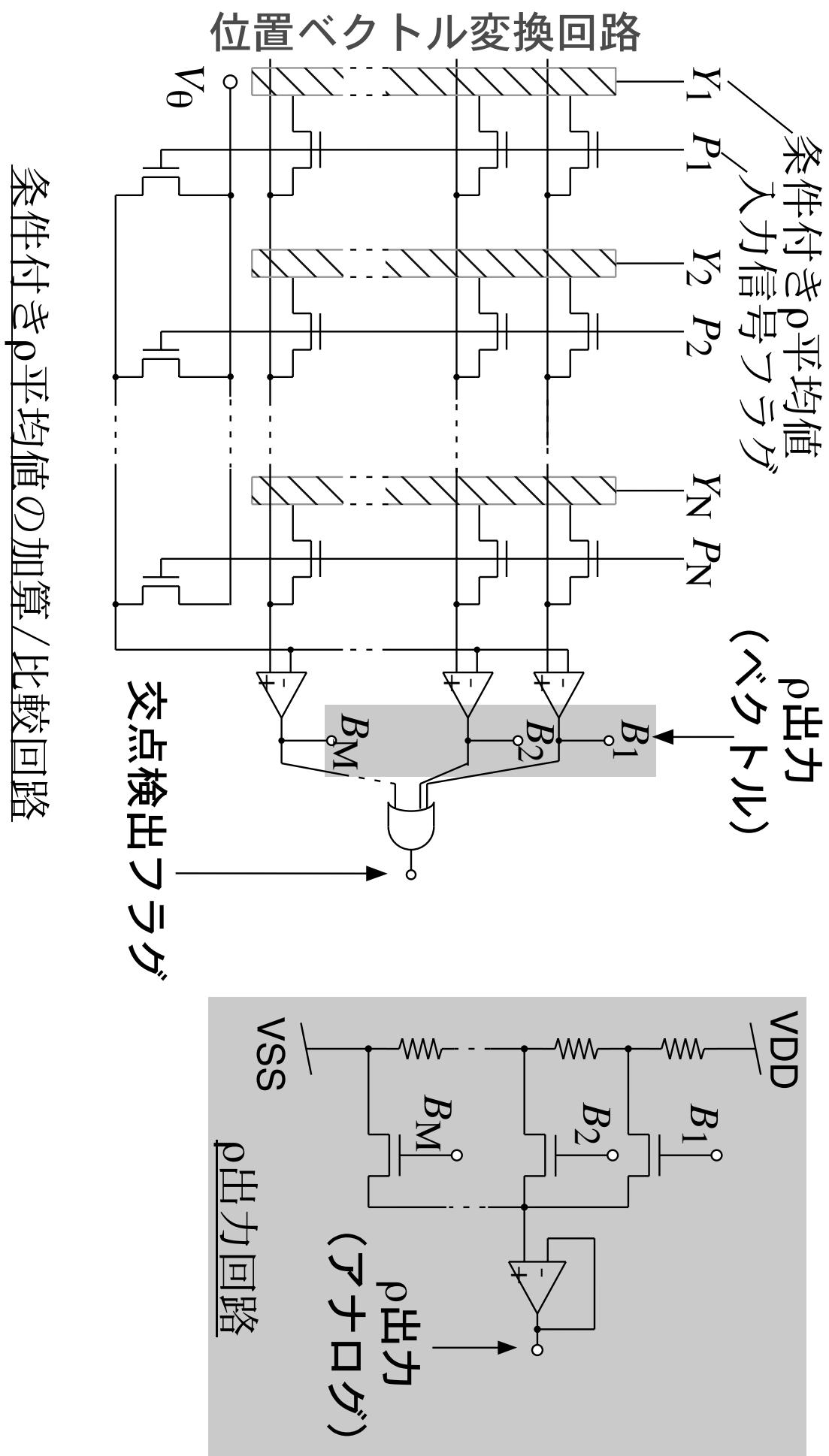
eK

$$+ \frac{\mathbf{Y}_k \quad (1, 0, 0, \dots, 0)}{(2, 1, 0, \dots, 0) / k > \theta / k ?}$$

位置ベクトル変換回路

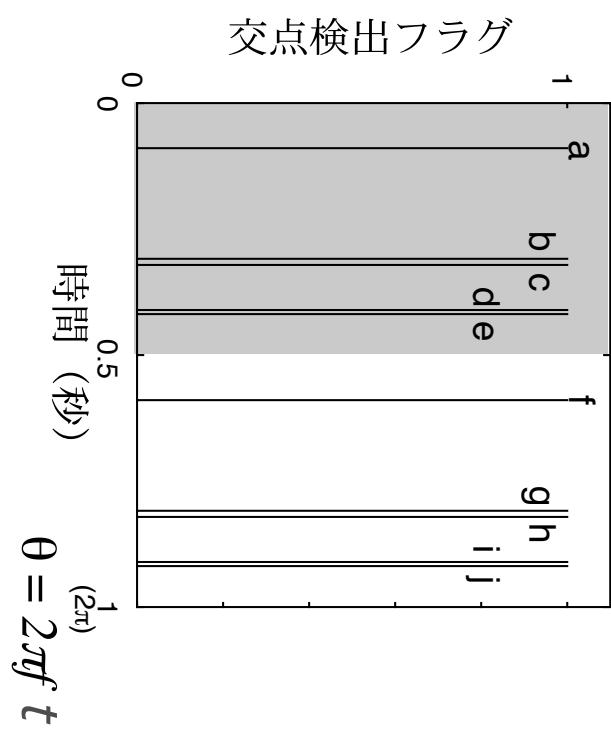
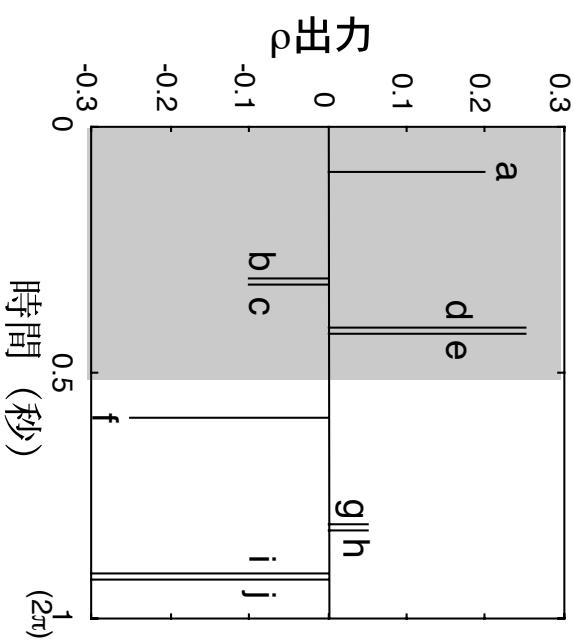
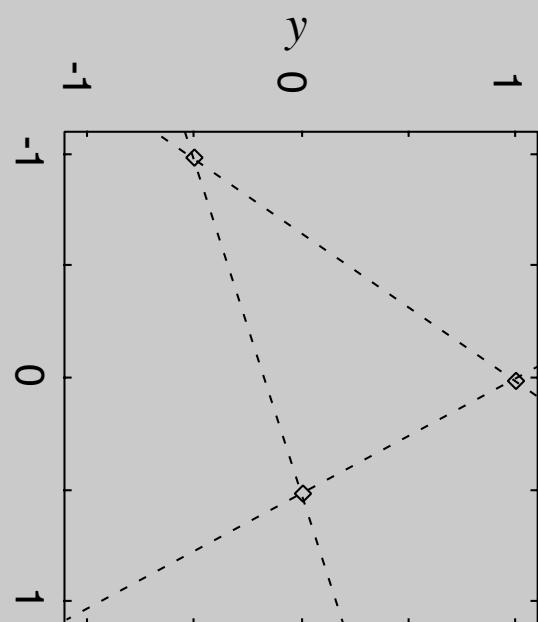


交点検出回路 (3)



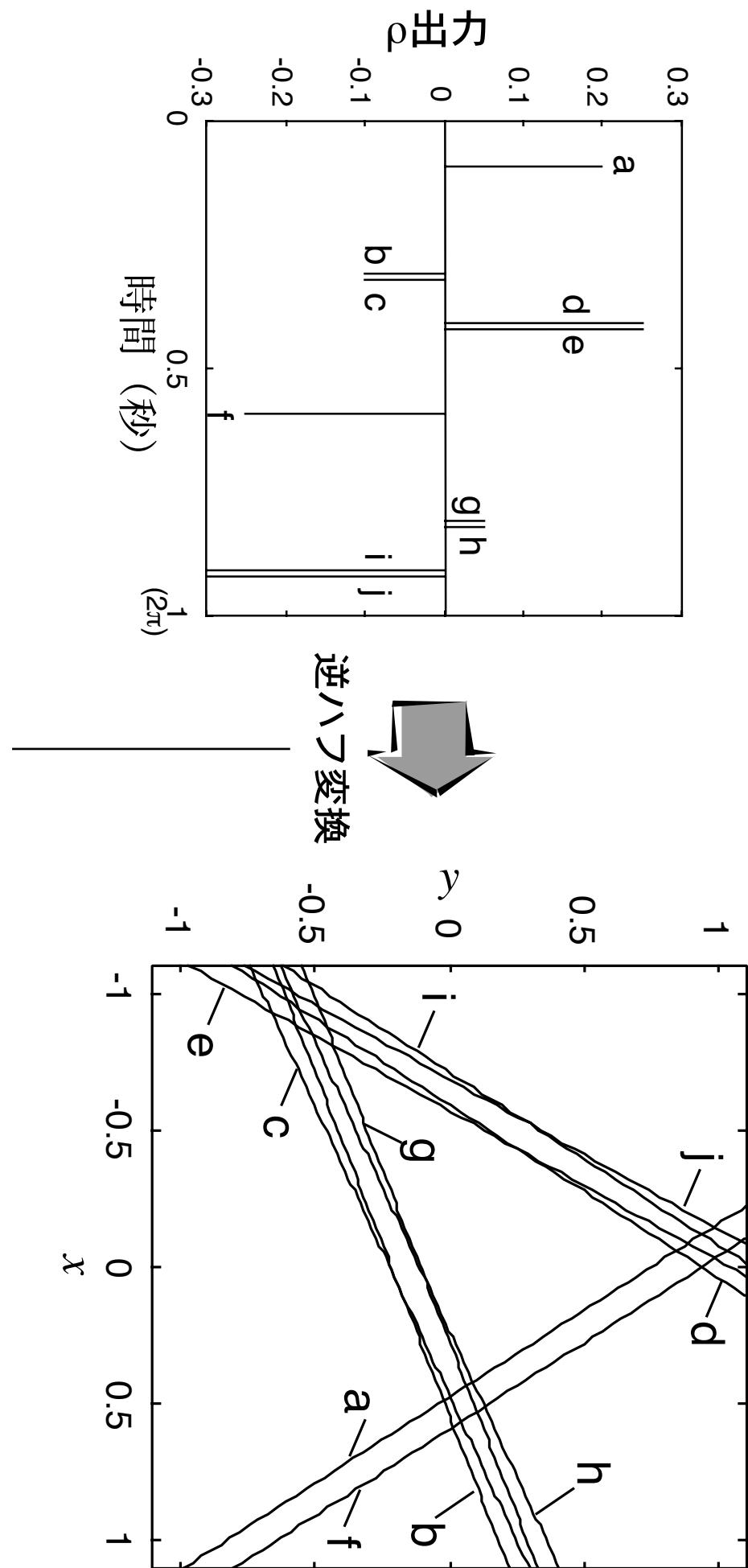
シミュレーション結果 (1)

入力画像 (三點)
 80×80 画素, $f = 1$ (Hz)
 $E_0 = 1$ (V)
位置ベクトル次元数 : 40
(約5.3bit精度)



シミュレーション結果 (2)

$$y = -x / \tan \theta + \rho / \sin \theta$$



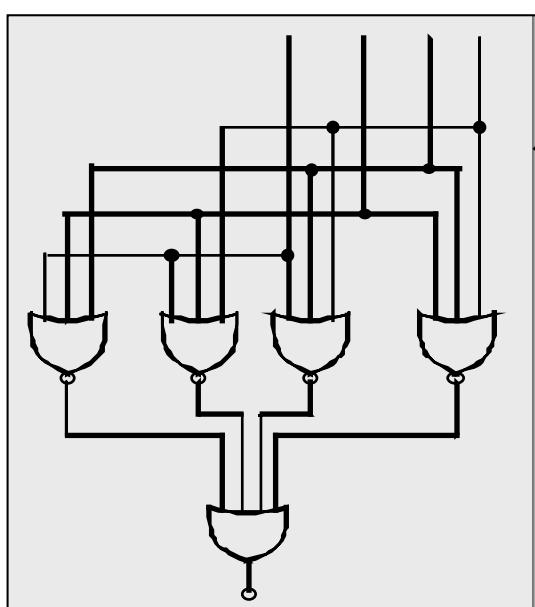
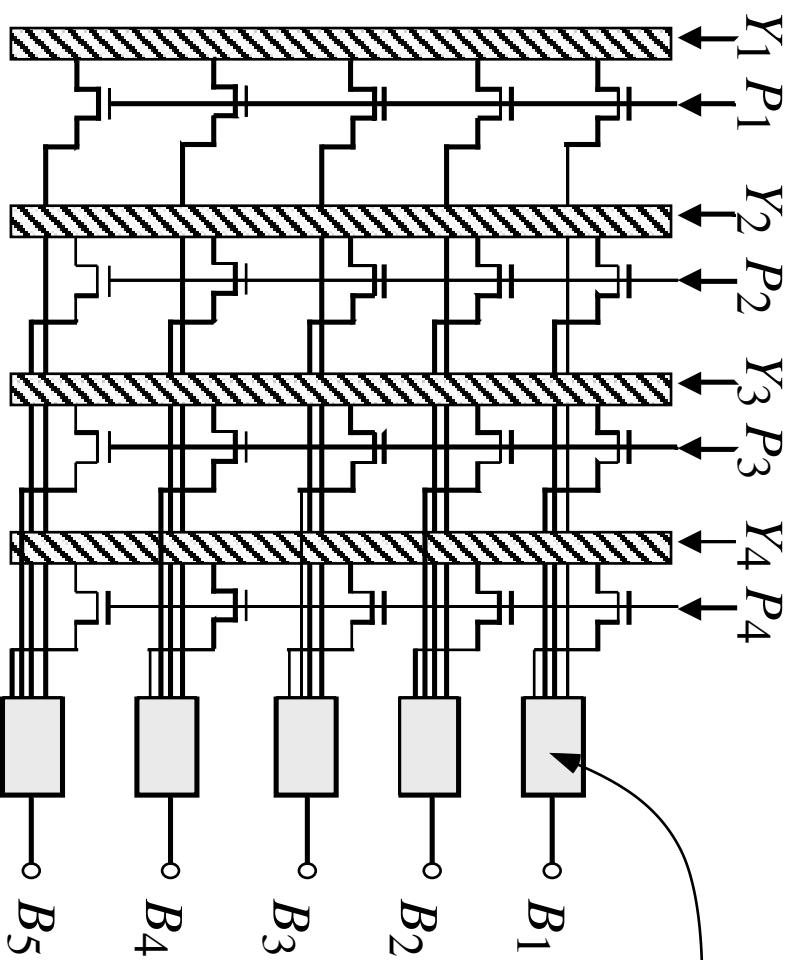
実験結果 (1)

交点検出回路をブレッドボード上に実装

4×4 画素, $f = 10$ (kHz), $E_0 = 5$ (V), $\theta = 2$, 位置ベクトル次元数: 5



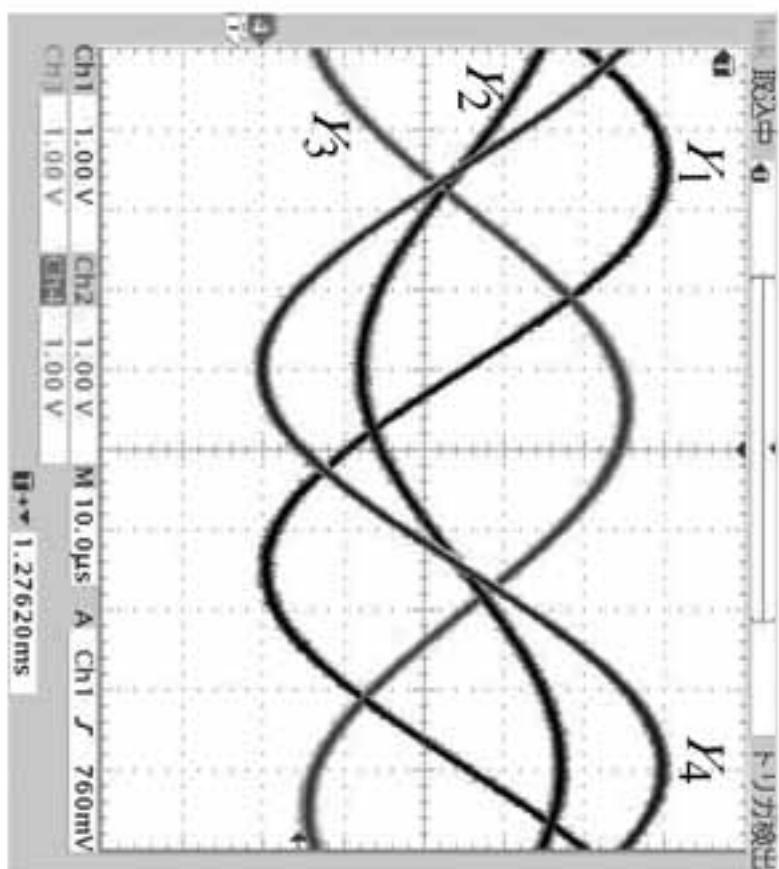
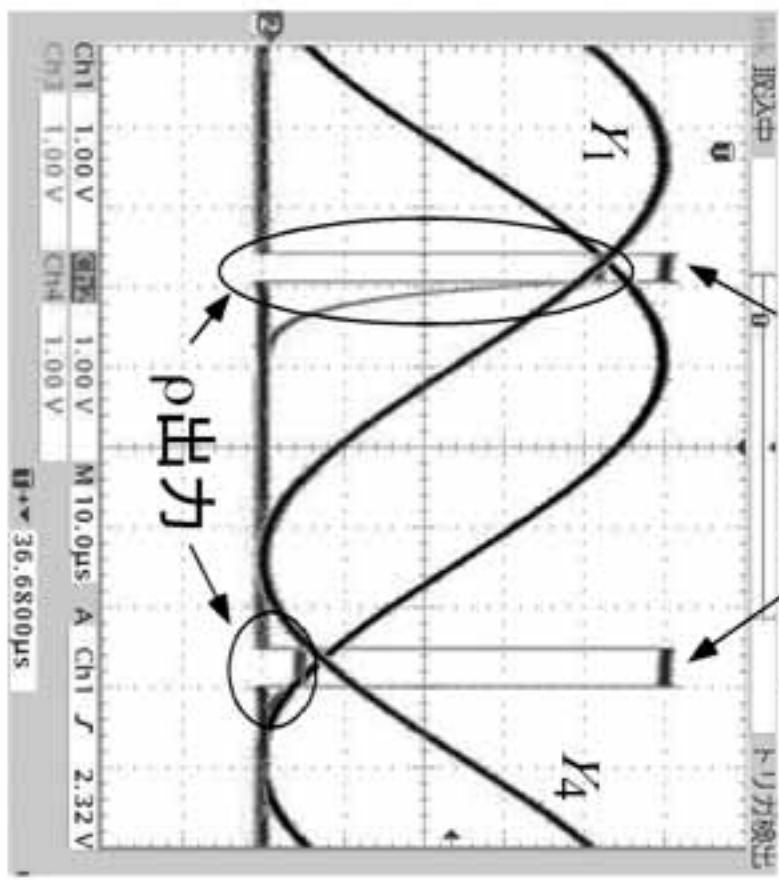
条件付き平均値の加算/比較回路をロジック回路で代用



試作ロジック回路

実験結果 (2)

交点検出フラグ



waveform generator
(計算回路の出力に相当)

Y_1

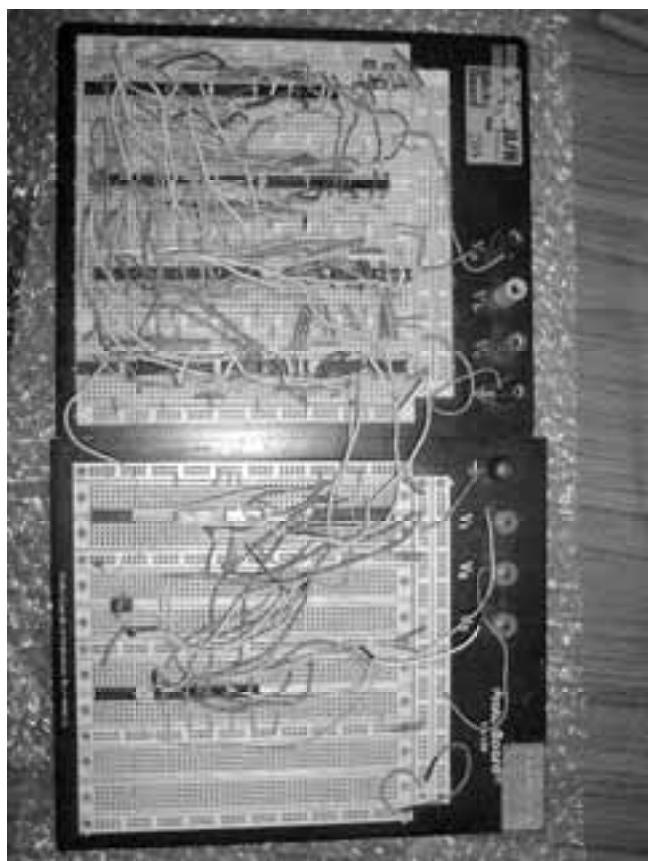
試作ボード
(交点検出回路)

→ 交点検出フラグ

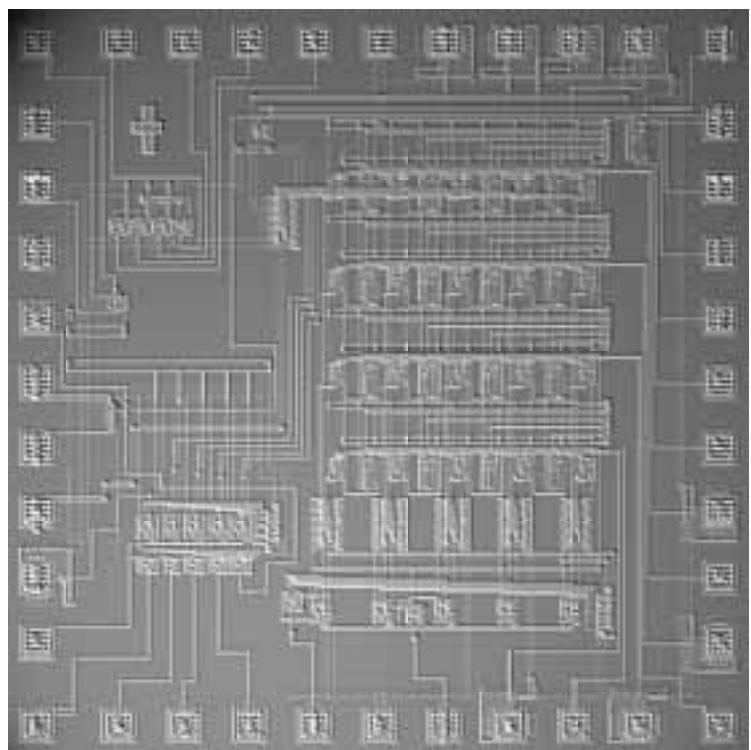
試作ボード
(交点検出回路)

→ 交点検出フラグ

実験結果（3）



試作ボード写真



試作チップレイアウト

4×4画素, $\theta = 2$,
位置ベクトル次元数 : 5
MOSIS AMI 1.5um CMOS process
(double-poly double metal)にて試作
chip size: 2.2mm², 4×4画素

まとめ

ハフ変換を行うアナログ・デジタル混載LSIの設計と試作

空間変換回路：コンパクトな線形アナログ回路

交点検出回路：アナログ・デジタル混載回路（ボード試作）

提案した回路の利点

高速動作

$$\text{駆動交流電圧源の周波数} = \text{フレーム周波数} \\ (\text{画素数に依存しない})$$

イベント駆動型出力インターフェース

次段のアナログ/デジタル回路と容易に接続可

アナログ量（勾配）→位相（時間領域での情報処理へ拡張可）